

**ANKARA ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

YÜKSEK LİSANS TEZİ

**RF MEMS AYGITLAR İÇİN DİKEY/YATAY BESLEMELİ PAKET
YAPISININ GELİŞTİRİLMESİ**

Evrin ÖZÇAKIR

ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

ANKARA

2010

Her hakkı saklıdır

TEZ ONAYI

Evrin ÖZÇAKIR tarafından hazırlanan “**RF MEMS** Aygıtlar için Dikey/Yatay Beslemeli Paket Yapısının Geliştirilmesi” adlı tez çalışması 24/02/2010 tarihinde aşağıdaki jüri tarafından oy birliği ile Ankara Üniversitesi Fen Bilimleri Enstitüsü Elektronik Mühendisliği Anabilim Dalı’nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Danışman : Yrd. Doç Dr. Murat Hüsnu SAZLI

Jüri Üyeleri :

Başkan : Doç.Dr. Erkan AFACAN
Gazi Üniversitesi Elektrik-Elektronik Mühendisliği
Anabilim Dalı

Üye : Yrd. Doç.Dr. Murat Hüsnu SAZLI
Ankara Üniversitesi Elektronik Mühendisliği
Anabilim Dalı

Üye : Yrd. Doç.Dr. Asım Egemen YILMAZ
Ankara Üniversitesi Elektronik Mühendisliği
Anabilim Dalı

Yukarıdaki sonucu onaylarım.

Prof. Dr. Orhan ATAKOL

Enstitü Müdürü

Canım Kızım, Ođlum ve Eşime...

ÖZET

Yüksek Lisans Tezi

RF MEMS AYGITLAR İÇİN DİKEY/YATAY BESLEMELİ PAKET YAPISININ GELİŞTİRİLMESİ

Evrin ÖZÇAKIR

Ankara Üniversitesi
Fen Bilimleri Enstitüsü
Elektronik Mühendisliği Anabilim Dalı

Danışman: Yrd.Doç. Dr. Murat Hüsnü SAZLI

Bu tezde, RF MEMS yapıları için yarı sızdırmaz paket yapısının oluşturulması ve paket içerisindeki sinyalin paket dışına taşınması için yapılan çalışmalar sunulmuştur. Tez kapsamında, pul seviyesinde paket yapısı üzerinde durulmuştur. Yapılan paketleme çalışması yarı sızdırmaz paket gerektiren diğer MEMS ürünler için de uygun olup, RF MEMS yapıları için uygun paketleme yönteminin araştırılması yapılmış ve pul seviyesinde paketleme çalışmaları kapsamında, yüksek öz dirençli silisyum (High resistive Silicon, HRS) bir pul, MEMS yapıların üzerini kapatacak şekilde, ısı sıkıştırma ile altın-altın yapıştırma süreciyle pul yapıştırıcı cihazında yapıştırılmıştır. Altın-altın yapıştırma sürecinde iletim hattının metalden etkilenmemesi için ara malzeme olarak dielektrik malzeme olan BCB (Benzo-cyclo-butene) kullanılmıştır. Tasarım ve üretim aşamasına geçilmeden önce, Ansoft HFSS (High Frequency Structure Simulator) yazılımı kullanılarak üç boyutlu elektromanyetik modellemeler yapılmıştır. Modellemelerde eşdüzlemsel dalga kılavuzu (EDK) yapısı kullanılmış olup, altın-altın yapıştırma halkasının anahtar yapıları üzerine etkileri de ayrıca incelenmiştir. Modellenen EDK yapısının iletim hattının paket dışına taşınması için dikey ve yatay beslemeli paket yapıları çizilmiş ve gömülü yatay beslemeli paket yapısının tasarımı yapılmıştır. RF sinyalin paket dışına taşınması için iletim hattı üzerinden metal geçirilmesi gerektiğinden, geçiş kısmında mikroşerit yapı tasarlanarak geçiş kısmının empedansı ile iletim hattının empedansı uyumlanmıştır. Tasarım, mikroşerit yapının boyutlandırması parametrik tanımlanıp 50 farklı modelleme yapılarak ve en iyi çözüm sağlayan 3 modelin seçilmesi ile sağlanmıştır. Seçilen 3 modelin maske setleri çizilerek üretim aşamasına geçilmiş ve RF sinyalin paket dışına taşınması sağlanmıştır.

Şubat 2010, 113 sayfa

Anahtar Kelimeler: Mikro Elektro Mekanik Sistemler (MEMS), Paketleme, RF (Radyo Frekans), Eşdüzlemsel Dalga Kılavuzu (EDK).

ABSTRACT

Master Thesis

DEVELOPMENT OF A PACKAGING STRUCTURE WITH VERTICAL/LATERAL FEEDTHROUGHS FOR RF MEMS DEVICES

Evrin ÖZÇAKIR

Ankara University
Graduate School of Natural and Applied Sciences
Department of Electronics Engineering

Supervisor: Yrd. Doç. Dr. Murat Hüsnü SAZLI

In this thesis, studies of creating semi-hermetic packaging structures for RF MEMS devices and carrying the signal to outside of the package are presented. The thesis mainly focuses on wafer level packaging structure. This packaging structure is also suitable for other MEMS devices which require semi-hermetic package. Research is done about the appropriate packaging structure for RF MEMS devices and in the context of wafer level packaging studies, so as to cover the MEMS structures a high resistivity silicon wafer is bonded via gold-gold bonding process by using the wafer bonding device. During the thermo compression gold-gold bonding process to prevent the interaction between the transmission line and the metal, BCB material which is a dielectric is used as the intermediate layer. Before going on to design and manufacturing steps, electromagnetic modelling is done by using Ansoft HFSS software. In the simulations coplanar waveguides (CPW) are used and effects of gold-gold bonding ring on the switches are also investigated. Vertical and horizontal feeding packaging structures are drawn to take the transmission line of simulated CPW out of the package and design of horizontally fed package structures is completed. To carry the RF signal outside the package, metal should pass on the transmission line so a microstrip structure is designed and impedance of transmission line are matched. The design is done such that dimensions of microstrip structure are parametrized, 50 different simulations are performed and 3 models with the best results are chosen. Mask sets of the chosen 3 models have been drawn and the manufacturing process has started so the RF signal has been taken out of the package.

February 2010, 113 pages

Key Words: Microelectromechanical Systems (MEMS), Packaging, RF (Radio Frequency), Coplanar Waveguide (CPW).

TEŞEKKÜR

Öncelikle bana güvenip kendisi ile çalışma fırsatını bana verdiği için danışman hocam Sayın Yrd.Doç. Dr. Murat Hüsnu SAZLI'ya (Ankara Üniversitesi) teşekkürlerimi sunarım. Sayın Prof. Dr. Tayfun AKIN'a (Orta Doğu Teknik Üniversitesi) ekibinde çalışma fırsatı verdiği için, tez konusunda yol gösterdiği için ve çok değerli önerileri için teşekkürlerimi sunarım. Tez jürimde bulunan Sayın hocalarım Yrd.Doç.Dr. Asım Egemen YILMAZ (Ankara Üniversitesi) ve Doç. Dr. Erkan AFACAN'a (Gazi Üniversitesi) katkılarından dolayı teşekkür ederim.

Tezimin deneysel çalışmaları boyunca bilgi ve önerileri ile çalışmalarına yön veren ve her konuda destek olan Sayın Dr. Kağan TOPALLI (Orta Doğu Teknik Üniversitesi) ve Sayın Dr. Gökşen TURGUT'a (Ankara Üniversitesi) teşekkür ederim. İkisinin deneyimleri ve katkıları olmadan çalışmalarımı tamamlayabilmem oldukça zor olurdu. Özellikle HFSS, AWR Microwave Office ve Cadence programlarını öğreten Sayın Dr. Kağan Topallı'ya sabrından dolayı da teşekkür etmek isterim. Temiz alandaki üretim çalışmaları sırasında görüş ve önerileri ile önemli katkılarda bulunan Sayın Dr. Ebru SAĞIROĞLU TOPALLI'ya, Sayın Orhan AKAR'a, Sayın Evren ERDİL'e teşekkür ederim. ODTÜ RF MEMS grubunda bulunan ve tez çalışmalarına katkı sağlayan Sayın Ömer BAYRAKTAR'a, Sayın İlker COMART'a, Sayın Ozan Doğan GÜRBÜZ'e ve Sayın Çağrı ÇETİNTEPE'ye; Termal oksit sürecindeki yardımlarından dolayı Sayın Yrd.Doç.Dr. Barış BAYRAM'a (Orta Doğu Teknik Üniversitesi) teşekkür ederim. Katkılarından ve arkadaşlıklarından dolayı bütün ODTÜ MEMS grubuna teşekkür ederim. Üretimdeki katkılarından dolayı başta Sayın Harun TANIK, Sayın Murat ÜNAL ve Sayın Ayşegül NADAR olmak üzere bütün ODTÜ MEMS Merkezi çalışanlarına, Sayın Akın AYDEMİR'e, Sayın Eren ÇANGA'ya, Sayın Kaan DEMİREL'e, Sayın Ufuk ŞENVELİ'ye teşekkür ederim.

Yüksek lisans öğrenciliğim boyunca öğrenci işlerindeki yardımlarından ve önerilerinden dolayı Fen Bilimleri Enstitüsü çalışanlarından Sayın Esra TAMER'e ve Sayın Savaş GÜDÜCÜ'ye teşekkür ederim.

Hayatımın her aşamasında sevgilerini ve yardımlarını benden esirgemeyen, her konuda desteklerini gördüğüm canım ailem ile özellikle eşim Candaş Kaan ÖZÇAKIR'a

desteđi, evdeki ve iřteki anlayıřı ve sonsuz sevgisi iin ok teřekkr ederim. Kızım İrem ZAKIR ve ođlum Emre ZAKIR'a bana evde alıřma řansı verip destek oldukları iin teřekkr ederim.

Evrin ZAKIR
Ankara, řubat 2010

İÇİNDEKİLER

ÖZET.....	i
ABSTRACT	ii
TEŞEKKÜR	iii
SİMGELER DİZİNİ	vii
ŞEKİLLER DİZİNİ	viii
ÇİZELGELER DİZİNİ	xii
1. GİRİŞ	1
1.1 MEMS	3
1.2 Paketleme	5
1.3 Pul Yapıştırma.....	8
1.4 RF MEMS	10
1.5 Tezin Amacı	14
2. KURAMSAL TEMELLER.....	16
2.1 RF MEMS	16
2.1.1 RF MEMS seri anahtar yapısı	17
2.1.2 RF MEMS paralel anahtar yapısı	18
2.1.3 RF MEMS anahtar yapılarının elektromekanik yapısı.....	18
2.1.4 EDK (Eşdüzlemsel Dalga Kılavuzu) topolojisi	25
2.1.5 Mikroşerit hat topolojisi	29
2.2 Paketleme Yaklaşımları.....	32
2.2.1 İnce film kaplama.....	33
2.2.2 Cam hamuru yapıştırma	35
2.2.3 Anodik yapıştırma.....	36
2.2.4 BCB (Benzocyclo-butene) yapıştırma	37
2.2.5 Isıl sıkıştırma ile altın-altın yapıştırma	39
3. MATERYAL VE YÖNTEM.....	41
3.1 Gömülü Yatay Beslemeli Paket Yapısının Üretim Yöntemleri	41
3.1.1 Pul temizleme.....	41
3.1.2 Yüzey pürüzlendirme	41
3.1.3 Metal kaplama ve aşındırma.....	41

3.1.4 Litografi	43
3.1.5 Termal oksitleme.....	46
3.1.6 KOH ile silisyum pulların derin aşındırılması	48
3.1.7 Pul yapıştırma	49
3.2 Gömülü Yatay Beslemeli Paket Yapısının Üretim Adımları	50
3.2.1 Taban pul üretimi	50
3.2.2 Kapak pul üretimi.....	52
3.2.3 Kapak pulun ve taban pulun yapıştırılması	55
4. ARAŞTIRMA BULGULARI.....	58
4.1 HFSS ile Modelleme Çalışmaları.....	58
4.1.1 Tez kapsamındaki EDK yapısının elektromekanik hesaplaması	67
4.1.2 Yapıştırma halkasının EDK iletim hattı üzerindeki etkilerinin incelenmesi .	68
4.1.3 Yapıştırma halkasının paralel anahtarlama yapısı üzerindeki etkileri	71
4.1.4 Kapak pulun ve dikey beslemelerin ilave edilmesi sonrası oluşan etkiler	75
4.2 RF MEMS Yapıları için Gömülü Yatay Beslemeli Paket Yapısı	78
4.2.1 Paket yapısının genel görünümü	78
4.2.2 Yapının modellenmesi.....	81
4.2.3 Altgeçişe ilişkin elektromekanik hesaplamaların gerçekleştirilmesi.....	87
4.2.4 Kapak pulun paket performansı üzerindeki etkilerinin incelenmesi.....	88
4.2.5 Paket yapısının maskelerinin hazırlanması	89
4.3 Ölçüm Sonuçları.....	92
5. TARTIŞMA VE SONUÇ	94
KAYNAKLAR	96
EKLER.....	101
EK 1 Termal Oksit Üretim Akış Diyagramı.....	102
EK 2 Taban Pul Üretim Akış Diyagramı.....	103
EK 3 Kapak Pul Üretim Akış Diyagramı	105
EK 4 HFSS Yazılımı Analiz Yöntemleri	107
EK 5 Ölçüm Ayarları ve Kalibrasyon Bilgileri	112
ÖZGEÇMİŞ.....	113

SİMGELER DİZİNİ

BCB	Benzo-cyclo-butene
EDP	Ethylenediamine pyrocathecol
TMAH	Tetramethylammonium hidroksit
KOH	Potasyum hidroksit
MEMS	Mikroelektromekanik Sistemler
RF	Radyo-frekans
SEM	Scanning electron microscope
IL	Insertion Loss
RL	Return Loss
HFSS	High Frequency Structure Simulator
CPW	Coplanar Waveguide
HRS	High Resistive Silicon
RS	Regular Silicon
PML	Perfect Matched Layer
FBAR	Film Bulk Acoustic Resanator
SOLT	Short-Open-Load-Thru
TRL	Thru-Reflect-Line

ŞEKİLLER DİZİNİ

Şekil 1.1 Yonga seviyesinde paketleme adımları	6
Şekil 1.2 Pul seviyesinde paketleme adımları.....	6
Şekil 1.3 Paketleme türüne göre MEMS yapının maliyet dağılımı (Sağiroğlu 2008)	7
Şekil 1.4 Üretim pulu ile kapak pulun altın-altın yapıştırma süreci ile yapıştırılması... 10	
Şekil 1.5 Seri anahtar yapısı.....	11
Şekil 1.6 Paralel anahtar yapısı	11
Şekil 2.1 Seri anahtar yapısının basit devre modeli	17
Şekil 2.2 Seri anahtar yapısının: a. yukarı durum, b. aşağı durum konumu	17
Şekil 2.3 Paralel anahtar yapısının basit devre modeli	18
Şekil 2.4 Paralel anahtar yapısının: a. yukarı durum, b. aşağı durum konumu.....	18
Şekil 2.5 EDK temelli sığal paralel anahtar yapısı	19
Şekil 2.6 RF MEMS paralel anahtar yapısının eşdeğer devre modeli	19
Şekil 2.7 Anahtarlama yapısında aradaki mesafe değişimiyle oluşan paralel katman sığası ile yay sabiti ilişkisi.....	22
Şekil 2.8 Köprü yüzeyindeki sapma yüzdesi ile uygulanan gerilim arasındaki karakteristik ilişki (Zavracky vd. 1997)	24
Şekil 2.9 Geleneksel Eşdüzlemsel Dalga Kılavuzu yapısı.....	26
Şekil 2.10 İletim hattı yapıları.....	30
Şekil 2.11 Yatay ve dikey beslemeli paket yapıları	32
Şekil 2.12 Silex firması tarafından geliştirilen dikey beslemeli paket yapısı (Anoryoumus 2009a)	33
Şekil 2.13 İnce film ile kaplanmış MEMS yapısının: a. Oluşturulması, b. İnce ara katman serilmesi, c. Kalın ara katman serilmesi, d. İnce film katmanının serilmesi ve şekillendirilmesi e. Ara katmanın aşındırılması, f. Açık kısımların kapatılması	34
Şekil 2.14. a. Leedy vd. tarafından geliştirilen ince film ile kaplanmış RF MEMS anahtar yapısı, b. Stark ve Najafi tarafından geliştirilen ince film kaplama.....	34
Şekil 2.15 Cam hamuru ile pul seviyesinde paketlenmiş MEMS yapısı (Anoryoumus 2009b)	35

Şekil 2.16 ODTÜ MEMS Merkezi tesislerinde cam hamuru yapıştırma tekniği ile üretilen bir yonganın bağlantı penceresinin SEM cihazı ile elde edilen yakın görüntüsü (Foto Dr. Said Emre Alper/ODTÜ).....	36
Şekil 2.17 Anodik yapıştırmanın mekanizması (Najafi 2001).....	37
Şekil 2.18 ODTÜ MEMS Merkezi Tesislerinde denenen BCB yapıştırma pulları (Foto İlker COMART/ODTÜ)	38
Şekil 2.19 BCB ile pul seviyesinde paketlenmiş RF MEMS anahtar yapısı (Jourdain vd. 2005)	38
Şekil 2.20 BCB ile pul seviyesinde paketlenmiş RF MEMS anahtar yapısı (Santos vd. 2004)	39
Şekil 2.21 Altın-altın yöntemi ile paketlenmiş EDK yapısı (Min ve Rebeiz 2006)	40
Şekil 3.1 ODTÜ MEMS Merkezinde kullanılan Tozutma cihazı.....	42
Şekil 3.2 Islak aşındırma sürecinde kullanılan aşındırıcılar ve tezgah	43
Şekil 3.3 Pul çevirme cihazı.....	44
Şekil 3.4 Maske.....	45
Şekil 3.5 Maske Hizalayıcı cihazı.....	45
Şekil 3.6 Termal oksitleme cihazı.....	47
Şekil 3.7 Nanometriks cihazı	48
Şekil 3.8 Silisyum tabanda derin kuyuların oluşturulmasında kullanılan DRIE cihazı..	49
Şekil 3.9 Pul yapıştırma cihazı.....	50
Şekil 3.10 İlk maske setinin üretim sonrası fotoğrafı	51
Şekil 3.11 Taban pulun üçüncü maske basıldıktan sonraki fotoğrafı	52
Şekil 3.12 Nanometrik cihazı ile ölçülen SiO ₂ : a. kalınlık, b. standart sapması.....	53
Şekil 3.13 Anizotropik aşındırma tekniği	54
Şekil 3.14 KOH ile: a. oyuk, b. dünya bağlantı pencerelerinin oluşturulması.....	54
Şekil 3.15 Kapak pul üzerinde yapıştırma halkasının şekillendirilmesi	55
Şekil 3.16 Denemeler sonrası yapışan boş pul.....	56
Şekil 3.17 Taban pul ile kapak pulun ısıl sıkıştırma ile altın-altın yöntemi ile yapıştırılması	57
Şekil 4.1 20/180/20 µm tasarlanmış EDK yapısı.....	60
Şekil 4.2 EDK yapısı hat uzunlukları.....	60
Şekil 4.3 20/180/20 µm EDK (Model-2pml) yapısı eşdeğer devresi.....	60

Şekil 4.4. a. Model-1 dalga kapı, b. Model-2 parça kapılı yapı.....	62
Şekil 4.5 Model-2'nin PML tanımlanmış hali (Model-2pml).....	63
Şekil 4.6 PML'in etkilerinin incelenmesi	64
Şekil 4.7 Tez kapsamında incelenen Model-2pml yapısının eşdeğer devresi.....	65
Şekil 4.8 Model-2pml yapısının eşdeğer devresi ile yapının HFSS modelleme sonuçlarının karşılaştırılması	65
Şekil 4.9 20/50/100 μm 'nin: a. S_{11} , b. S_{21} karşılaştırması.....	67
Şekil 4.10 Yapıştırma halkası ile çevrili Model-3, Model-4, Model-5 ve Model- 6'nın şematik gösterimi	69
Şekil 4.11 Yapıştırma halkası ile çevrili modellerin: a. S_{11} , b. S_{21} değerleri.....	70
Şekil 4.12 Yapıştırma halkası ile çevrili modellerin kayıp grafiği	71
Şekil 4.13 Model-7 Paralel anahtarlamanın: a. yapısı, b. Boyutları	72
Şekil 4.14 Paralel anahtarlama yapısının eşdeğer devre modeli	73
Şekil 4.15 Model-8 100 μm yapıştırma halkası ile çevrili paralel anahtarlama yapısı... 73	
Şekil 4.16 Model-7 ile Model-8'in: a. yukarı durum S_{11} , b. aşağı durum S_{21} değerleri . 74	
Şekil 4.17 Silisyum kapak pul ile paketlenmiş EDK yapısı	76
Şekil 4.18 Cam kapak pul ile paketlenmiş EDK yapısı	76
Şekil 4.19 Model-3 (yapıştırma halkası 400 μm uzakta iken) silisyum pul ve cam pulun RF iletim hattına etkileri.....	77
Şekil 4.20 Kapak puldaki oyuk mesafesinin değiştirilmesi ile oluşan etkiler.....	78
Şekil 4.21 RF MEMS yapıları için öngörülen gömülü yatay beslemeli paket yapısı süreç akışı	80
Şekil 4.22 RF MEMS yapıları için öngörülen gömülü yatay beslemeli yapının altgeçiş metalinin boyutlandırılması	82
Şekil 4.23 Yapının HFSS ortamında çizim adımları.....	83
Şekil 4.24 Yatay beslemeli paket yapısının: a. S_{11} , b. S_{21} değerleri	85
Şekil 4.25 50 model içerisinde seçilen 8 modelin: a. S_{11} , b. S_{21} değerleri ile (a=40, b=12) modeli için yakınsama değişimi ile elde edilen c. S_{11} , d. S_{21} değerleri.....	86
Şekil 4.26 Yatay beslemeli paket yapısında seçilen 3 modelin kayıp grafiği.....	87
Şekil 4.27 Geçiş kısmında yer alan Mikroşerit hat yapısı.....	87
Şekil 4.28 Kapak pulun HRS veya RS pul olması durumunda: a. S_{11} , b. S_{21} değerleri..	89

Şekil 4.29 Gömülü yatay beslemeli paket yapısının maskeleri.....	91
Şekil 4.30 Üretimi yapılan pulun paketleme öncesi, paketleme sonrası ölçüm sonuçları ve HFSS yazılımı ile elde edilen S parametreleri karşılaştırması	93

ÇİZELGELER DİZİNİ

Çizelge 1.1 Yapıştırma teknikleri arasındaki farklılıklar	9
Çizelge 1.2 RF MEMS anahtarların diğer yapılara göre avantaj ve dezavantajları (Rebeiz ve Tan 2003)	13
Çizelge 1.3 RF MEMS yapıların mekanik kısım farkları	14
Çizelge 3.1 BCB (Benzo-cyclo-butene) materyal özellikleri	51
Çizelge 4.1 Modellemeler ile ilgili tanımlamalar	61
Çizelge 4.2 Çeşitli malzemelerin dielektrik sabiti değerleri ve tez kapsamında modellenen yapılar için karşılık gelen Z_0 değerleri	68

1. GİRİŞ

Mikro Elektro Mekanik Sistemler, kısaca MEMS, yüksek performansları, üretime uygun boyutları ve düşük maliyetleri ile elektronik dünyasının birçok alanında yerlerini almışlar ve mikrodalga alanında kullanılan bazı devre elemanlarının daha yüksek verim ve daha düşük maliyet ile tekrar geliştirilmesine imkan sağlamışlardır. Geliştirilen devre elemanları arasında radyo frekanslarında çalışabilen MEMS anahtarlar (RF MEMS anahtar) en başta gelmektedir. Bunun sebebi de RF MEMS anahtarların ayırık devre elemanı olarak kullanılmasının yanı sıra, başka yapıların da temel taşlarını oluşturan parçalar olmalarıdır. Ayrıca bu yapılar, PIN diyot ve FET gibi eşleniklerine göre daha az güç tüketmekte ve daha az RF güç kaybına sebep olmaktadır. Bu yapılar daha geniş bir frekans aralığında giriş-çıkış arasında daha iyi bir yalıtıma sahiptirler.

MEMS ürünlerin kullanıcıya sunulabilir son ürün haline getirilmesi için, sensörün gereksinimlerine ve yapısına uygun paketleme teknolojilerinin geliştirilmesi gerekmektedir. MEMS ürünlerin paketlenmesinde iki tür yaklaşım yer almaktadır. Bunlar,

- Yonga seviyesinde paketleme
- Pul seviyesinde paketleme

Yonga seviyesinde paketleme adımında, aynı pul üzerinde bulunan MEMS ürünler birbirinden ayrılıp küçük numuneler halinde, entegre devrelerin oturtulduğu paket yapılarına benzeyen standart paket yapıları içerisine yerleştirilmektedir. Pul seviyesinde paketlemede ise, MEMS ürünlerin üzeri bir başka pul veya ince bir kabuk katman ile kapatılıp MEMS yapıların üretildiği yöntemle aynı şekilde ve birlikte üretilebilmektedir. MEMS ürünlerin maliyetlerinin düşürülmesi ve entegre devreler gibi bir pazar payına erişebilmesi için paketleme maliyetlerinin de düşürülmesi zorunludur. Bu amaçla, eğer MEMS ürünün yapısına uygunsa, pul seviyesinde paketleme yaklaşımları üzerinde durulması ve bu tekniklerin geliştirilmesi daha uygundur.

RF MEMS ürünler için geliştirilen paket yapılarının değerlendirilmesi ve paketleme için gerekli yapıştırma halkasının RF hatta etkisinin tespit edilebilmesi, RF hattın herhangi bir kayba uğramadan paket dışına taşınması ve sızdırmazlık, RF MEMS paketlemeye ilişkin önemli araştırma konularındandır.

Bu tezde, MEMS teknolojisi ile üretilen RF yapılarına yatay ve dikey bağlantılı paket yapısının oluşturulması ve paket içerisindeki elemanların performansının etkilerinin incelenmesi hedeflenmiştir. Bu amaçla pul seviyesinde paket yapısı üzerinde durulmuştur. Tez kapsamındaki çalışmalarda, HFSS (*High Frequency Structure Simulator*) programı ile RF MEMS aygıtlar için dikey/yatay beslemeli paket yapısı tasarlanmış, yapıştırma adımları için MEMS Merkezinde denemeler yapılmış, yapıştırma halkalarının etkileri için ise üretim aşamasına geçilerek gömülü yatay beslemeli paket yapısı için maskeler hazırlanmış ve üretim aşamasına geçilmiştir.

Bu bölümde öncelikle MEMS teknolojisine ilişkin kısa bir bilgi verilmiş, kullanım alanları özetlenmiş, ardından entegre devrelerin paketlemesine genel bir bakış sunulmuş ve MEMS ürünlerin paketlerinde bulunması beklenen özellikler, paketleme yöntemleri, pul yapıştırma teknikleri ve RF MEMS ürünlerin özellikleri anlatılmıştır. Bu bölümde son olarak tezin amacı ve içeriği özetlenmiştir.

Giriş bölümünün ardından, ikinci bölümde MEMS ürünler için literatürde yer alan daha önceden yapılan paketleme çalışmaları üzerinde yoğunlaşmış, paket içerisine yerleştirilen Eşdüzlemsel Dalga Kılavuzu yapısı ve RF Anahtarlama yapıları hakkında temel bilgiler verilmiş ve RF MEMS ürünler için en uygun paketleme çalışmaları özetlenmeye çalışılmıştır.

Üçüncü bölümde, MEMS teknolojisinde kullanılan bazı temel üretim adımlarıyla ilgili genel bir bilgi verilmiş, ardından ısıl sıkıştırma ile altın-altın yapıştırma (*thermo compression gold-to gold bonding*) ve gömülü yatay beslemeli paket yapısının üretim yöntemi anlatılmıştır.

Dördüncü bölümde, HFSS çalışmaları, deneysel çalışmalar ve bunların ölçüm sonuçları değerlendirilmiştir. Yatay beslemeli paketleme yapısında hattın kayba uğramadan paket dışına taşınması için gerekli modelleme çalışmaları yapılmış ve en uygun modeller seçilerek üretim aşamasına geçilmiştir.

Son olarak, beşinci bölümde tez kapsamında elde edilen sonuçlar özetlenerek gelecekte yapılabilecek çalışmalara ilişkin öngörüler sunulmuş, tasarlanan ve üretimi tamamlanan yatay beslemeli paket yapısının performansının artırılması ve diğer MEMS ürünlerde de kullanılabilirliği değerlendirilmiştir.

1.1 MEMS

Mikro Elektro Mekanik Sistemler (MEMS) teknolojisi mikrometre ölçeğinde karmaşık yapılar, cihazlar ve sistemlerin incelendiği, mekanik elemanların, sensörlerin ve elektronik sistemlerin mikro işlem teknolojisi kullanılarak ortak bir silisyum veya cam taban üzerinde üretildiği bir bilim dalıdır. MEMS sistemlerin karakteristik boyutu birkaç mikrondan (μm) bir kaç cm'e kadar değişebilir. Bazı bilimsel çevrelerde bu bilim dalı nanoteknoloji olarak da anılmaktadır. Ancak nanoteknoloji ilgilendiği sistemleri atomik seviyeden başlayarak oluşturur ve bir nanometreden bir mikrona kadar değişen boyuttaki sistemleri kapsar. Bir mekanik sistemi mikron seviyesinde küçültmenin pek çok faydaları vardır. Böyle bir sistemde hacimle ilgili kuvvetler önemini yitirir. Bu nedenle anlık hareket ettirilebilen ve durdurulabilen yapılar bu teknoloji ile üretilebilmektedir. Ayrıca MEMS sistemlerin seri üretim teknikleri, üretim maliyetlerinin düşük olmasını sağladığından ve diğer büyük hacimli sistemlere göre daha az yer kaplayıp , daha az güç harcadığından avantajlı konuma geçmesini sağlar.

Günümüzde olgunlaşma aşamasına gelen mikroelektronik teknolojisinin üretim yöntemleri ile, minyatürleştirilmiş mekanik, elektro mekanik ve optik sistemlerin üretilmesi mümkündür. MEMS'in mikroelektronik teknolojisi ile benzer yönleri vardır. Her iki teknoloji de ana malzeme olarak silisyumu kullanarak foto-litografi, katkılama, kimyasal buharla biriktirme vs. gibi temel üretim tekniklerini kullanır. Aralarındaki farklılık mikroelektronik cihazların iki boyutlu işaret-bilgi temelli çalışmaları, MEMS

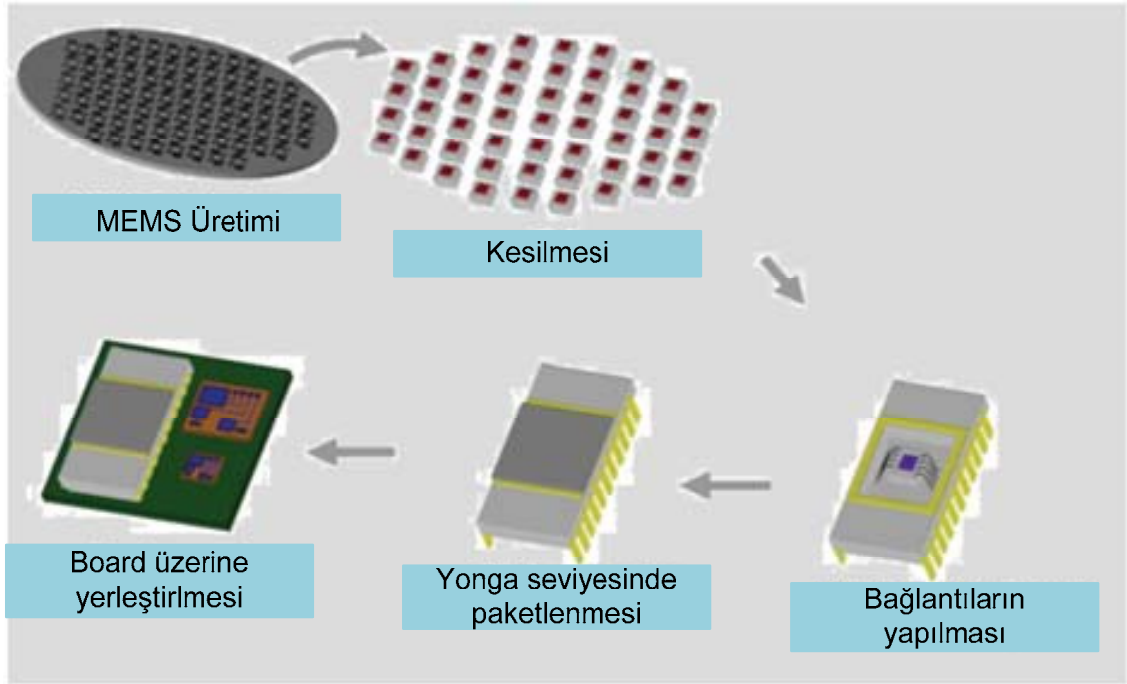
cihazların fiziksel ortamlarla (Elektro manyetik dalgalar vb.) etkileşim halinde ve üç boyutlu olmalarıdır. MEMS'in günümüzde en yaygın kullanım alanlarına örnek olarak araçlardaki hava yastığı sistemlerindeki ivmeölçerler, motor kontrol sistemlerindeki basınç sensörleri, bilgisayarlarda sabit disklerdeki bilginin okunması ve yazılması için kullanılan manyetik başlıklar, nörofizyologların insan beyninin fonksiyonlarını anlamakta kullandıkları elektrotlar, yazıcıların kartuşlarındaki mürekkep akışını kontrol eden sistemler verilebilir (Maluf ve Willams, 2004).

MEMS'in kurucusu olarak Nobel ödüllü ünlü fizikçi Richard Feynman anılır. Feynman, 29 Aralık 1959'da, California Teknolojisi Enstitüsü'nde yaptığı konuşmada, "herşeyi küçük bir ölçekte yönlendirme ve denetleme" düşüncesini dile getirmiştir (Feynman 1959). Malzemeleri buharlaştırarak veya biriktirerek son derece küçük cihazların üretilebileceği fikrini ortaya atmıştır. Tüm Britannica ansiklopedisini toplu iğne başına yazabilecek teknolojiye, çok küçük bilgisayarlardan, mikroskobik araçlardan, ameliyat yapabilecek küçük makinalardan söz etmiştir. O dönemde birçok araştırmacı, ortaya attığı düşünceleri bir şaka olarak değerlendirmişti. 1959'dan bu yana gelen noktada Feynman'ın yaptığı konuşmadaki öngörülerini doğru çıkmış ve MEMS olarak adlandırılan bir teknoloji hızlı bir şekilde gelişim göstermiştir. Bu konuşmada biyolojik sistemleri de örnek göstererek malzemelerin önce kimyasal olarak sentezini yapıp ardından da fiziksel olarak atomik mertebeye bir araya getirerek küçük makinalar üretilmesi önerisinde bulunmuştur. Bu düşüncesinin sınırlı bir çerçevede de olsa hayata geçirilmesi 60'lı yılların ortalarını bulmuştur. Mikro ölçerler, basınç sensörleri, debi ölçerler bu yıllarda üretilmeye başlanmış ve 70'li yıllarla beraber tümleşik devre teknolojilerinden uyarlanan üretim yöntemleri de gelişim göstermiştir. 80'li yılların sonlarına doğru yeni mikro yüzey üretim teknikleri çıkmış (Howe 1988) ve sonucunda rezonanslı sensörler gibi sistemler seri olarak üretilme aşamasına gelmiştir. 90'lı yılların başıyla beraber yüksek enerjili X ışını litografisine bağlı teknikler gelişim göstermeye başlamıştır.

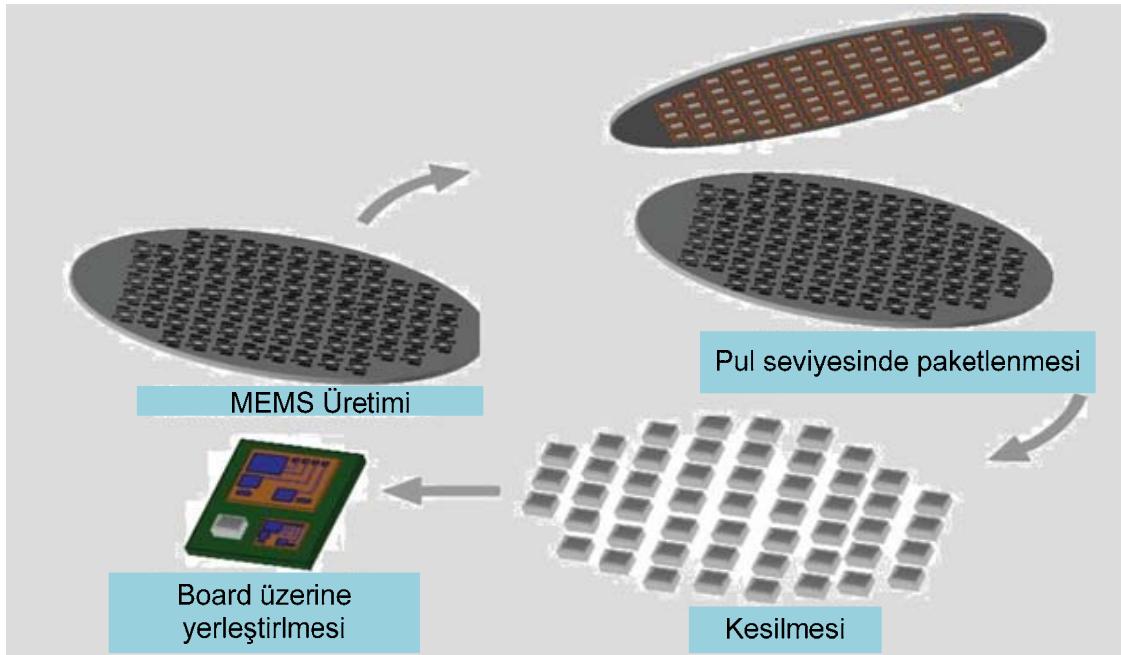
1.2 Paketleme

Paketleme, Mikroelektromekanik Sistemler (MEMS) teknolojisi kullanılarak üretilen dönüölçerler, mikro-rezonatör, RF MEMS devre elemanları ve soğutmasız kızılötesi dedektörler için zorunluluk olmuştur. Bu ürünlerin vakum ortamı içerisinde kullanıcıya sunulabilir son ürün haline getirilmesi için, ürünün gereksinimlerine ve yapısına uygun paketleme teknolojilerinin geliştirilmesi gerekmektedir. MEMS ürünlerin paketlenmesine duyulan gereksinimi ortaya koyabilmek için, bu bölümde paketleme konusu kısaca özetlenmiştir.

MEMS ürünlerin kullanıcıya sunulabilir son ürün haline getirilmesi için, ürünün gereksinimlerine ve yapısına uygun paketleme teknolojilerinin geliştirilmesi zorunludur. MEMS yapıların maliyetlerinin önemli bir bölümünü paketleme ve paketlenmiş ürünü test etme masrafları oluşturmaktadır. Şekil 1.1'de yonga seviyesinde paketleme adımları yer almaktadır. Paketleme maliyetlerinin düşürülmesi için yapıların yongalar haline gelmeden önce pul seviyesinde paketlenmesi gerekmektedir. Bu seviyede yapılan paketleme, aynı zamanda MEMS yapıların pul kesimi sırasında oluşabilecek kimyasal ve mekanik zararlardan korunması açısından önemlidir. MEMS ürünlerin bulunduğu pulun üzeri bir başka pul ile gerekirse bir ara malzeme kullanılarak yapıştırılmakta veya MEMS ürünlerin üzerine başka katmanlar büyütülerek yapıların üzeri ince bir kabuk ile örtülmektedir. Bu tür paketlemeler literatürde 0-seviye paketleme olarak adlandırılır. Şekil 1.2'de pul seviyesinde paketleme adımları resmedilmeye çalışılmıştır.



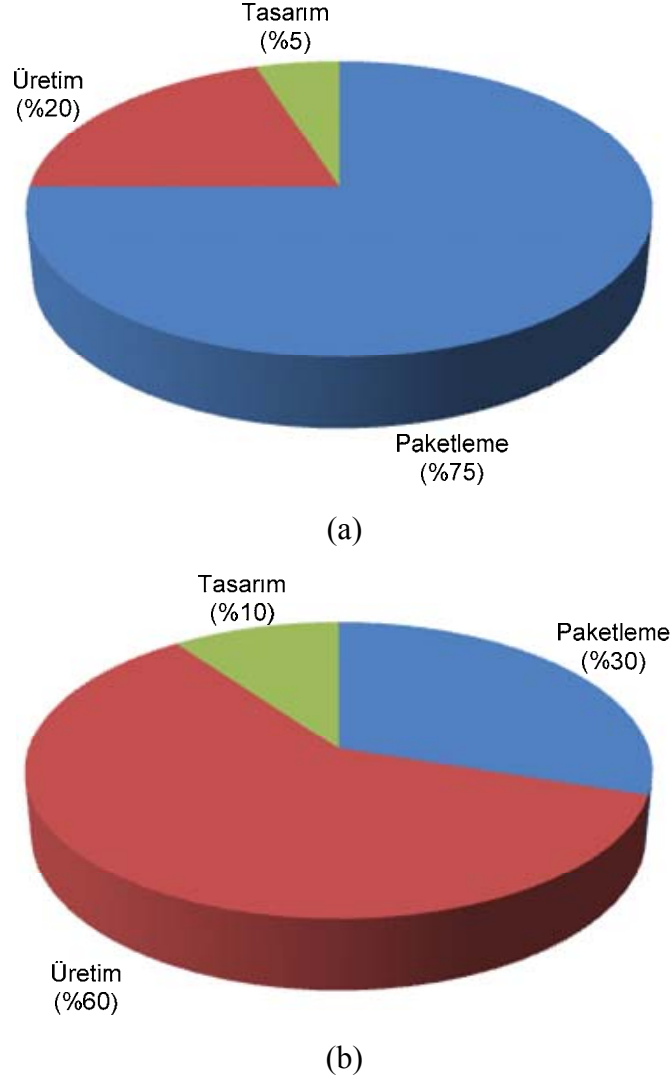
Şekil 1.1 Yonga seviyesinde paketleme adımları



Şekil 1.2 Pul seviyesinde paketleme adımları

Şekil 1.3'te farklı yöntemlerle paketlenmiş bir MEMS yapısı için maliyet dağılımı yer almaktadır (Premachandran 2002). Yonga seviyesinde paketlenmiş yapının maliyet analizi Şekil 1.3.a'da görülmektedir. Maliyetin % 75 gibi büyük bir kısmını paketleme

masrafları oluşturmaktadır. Bu masrafı en aza indirgeyecek çözüm ise pulun kesilmeden önce bir kapak pul veya ince bir malzeme ile paketlenmekten sonra kesilmesidir. Şekil 1.3.b’de de görüldüğü gibi paketleme maliyetlerinin % 30 seviyelerine düşmesi bu şekilde sağlanabilmektedir.



Şekil 1.3 Paketleme türüne göre MEMS yapının maliyet dağılımı (Sağiroğlu 2008)

a. Yonga seviyesinde., b. pul seviyesinde

Bu tezde, RF MEMS devre elemanlarının üzerine bir başka kapak pulunun yapıştırılmasıyla oluşturulan paket yapısı üzerinde durulmuştur. RF MEMS yapıların paketlenmesinde çevresel ve mekanik etkilerden koruma gibi gereksinimlere ek olarak,

paketin RF performansı da önemli bir kriterdir (Morton vd. 2006). Bu tezde RF performansını etkilemeyecek en uygun paketleme yöntemleri araştırılmaya çalışılmıştır.

MEMS paketleme gereksinimleri 3 grupta toplanırsa (Brown ve Ulrich 2006, Greig 2006):

- Koruma: MEMS yapılar kolayca zarar görebilen yapılardır. Mikron seviyesindeki kirlilik MEMS yapıya zarar verebilir. Paketleme, elektriksel olarak kısa devre oluşmasına ve MEMS yapının hareketine engel teşkil edebilir.
- Sızdırmaz/Vakum paketleme: Çevresel faktörler paket içerisindeki hatlar ve elektronik devrelerde çeşitli zararlara yol açabilir. Örneğin nem, paketlenmiş MEMS yapısı için çok büyük önem arz etmektedir. Elektronik devrenin üretimi sırasında ortamda kalan nem MEMS yapının tutturulduğu yerden kabarmasına ve zamanla soyulmasına yol açabilir. Bu sıkıntıları ortadan kaldırmak amacıyla, pek çok uygulamada sızdırmaz malzemelerden oluşan paket yapısı kullanılmaktadır.
- Elektriksel bağlantılar: Entegre devre ile sistem arasındaki bağlantıdaki ara yüz olarak kullanılan paket yapısı, DC veya RF işaretleri paketin içerisine transfer edebilmelidir. Paket içerisinde birden fazla bileşen olması durumunda da sinyal kaybını ve gürültüyü izole eden iyi bir elektriksel bağlantı sağlanması beklenir.

1.3 Pul Yapıştırma

Pul yapıştırma; benzer veya farklı malzemelerden yapılan iki farklı pulun birbirine tutturulması işlemi olarak tanımlanabilir. Silisyum veya cam tabanların birbirine kimyasal olarak yapıştırılmaları olarak da isimlendirilir. Bağımsız pullar üretim adımından sonra tek bir pul konumunu alırlar (Najafi 2001-2006). Pul yapıştırma MEMS yapıların değişik uygulamalarında kullanılmaktadır. Bunlar;

- Sensör ve MEMS üretimi (Ko vd. 1985)
- Paketleme ve montaj
- 3 boyutlu veya karmaşık mikrosistemlerin üretimi

- Birleşik pul veya materyallerin oluşturulması.

Pul yapıştırma 2 ana kategoriye ayrılabilir.

- Doğrudan pul yapıştırma
 - Doğrudan Anodik yapıştırma
 - Füzyon yapıştırma
- Dolaylı pul yapıştırma
 - Anodik yapıştırma
 - Isıl sıkıştırma ile altın-altın yapıştırma
 - Lehim yapıştırma
 - Ötektik yapıştırma

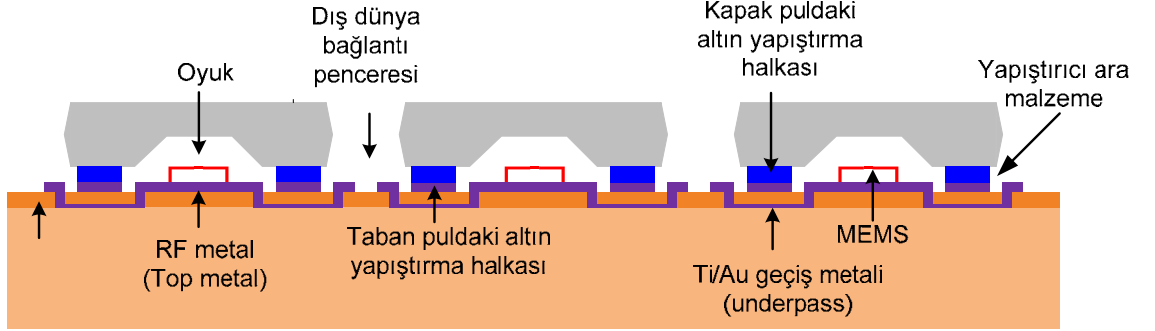
Yukarıda yer alan yapıştırma teknikleri ile ilgili detaylar Bölüm-2’de yer almakta olup, aralarındaki farklılıklar Çizelge 1.1’de verilmektedir. Kısaca özetlenecek olursa, istenen karakteristik ve yapıştırma yöntemine bağlı olarak yapıştırma sürecine yardımcı olmak ve süreci başlatmak için ısı, elektrik alan, basınç veya kuvvet gibi etkenlerin değiştirilmesi ile yapıştırma teknikleri farklılık göstermektedir.

Çizelge 1.1 Yapıştırma teknikleri arasındaki farklılıklar

Yapıştırma tekniği	Doğrudan pul yapıştırma			Dolaylı pul yapıştırma				
	Anodik	Füzyon		Altın-Altın	Eutectic	Lehim	Anodik	
Parametre	Cam-Silisyum	Islak akt.	Plazma Akt.				Cam	Polimer
Isı	< 400°C	< 1000°C	< 400°C	<500°C	363°C	200 - 350°C	< 500°C	< 300°C
Gerilim	1000	-	-	-	-	-	-	-
Yüzey	Çok düz	Çok düz	-	-	Düz	Düz	-	Düz
Yapıştırma Gücü	30-40 Mpa	Yüksek	İyi	Yüksek	17 Mpa	14.6 Mpa	-	4.3-16 Mpa
Sızdırmazlık	+++	+++	+	Gerek duymaz	+++	+	+++	-
Fiyat	Düşük	Orta	Orta	Düşük	Düşük	Düşük	Düşük	Düşük

Tez kapsamında denemeleri yapılan ısıl sıkıştırma ile altın-altın yapıştırma yönteminde MEMS yapıların bulunduğu taban pulu, taban puluna uygun olarak işlenmiş bir kapak pulu ile bir ara malzeme kullanılarak yapıştırılmaktadır (Şekil 1.4). Bu ara malzeme altın olup, altının erime sıcaklığının dikkate alınması gerekmektedir (Min ve Rebeiz 2006). Si veya Cam pulların üzeri metal kaplanarak metallerin birbirleri arasında sıcaklığın da etkisiyle kimyasal bağ oluşturması sağlanmaktadır. Bu nedenle, kullanılan metalin erime sıcaklığı önem arz etmektedir. Çok fazla ısıtılması metalin yanlara

yayılmamasına neden olacak ve yapışma olsa bile istenen üretim gerçekleştirilemeyecek; ayrıca paket içerisinde yer alan MEMS yapı fazla ısıdan zarar görecektir. Sıcaklık düşük tutulursa iki pul birbirine yapışmayacaktır.

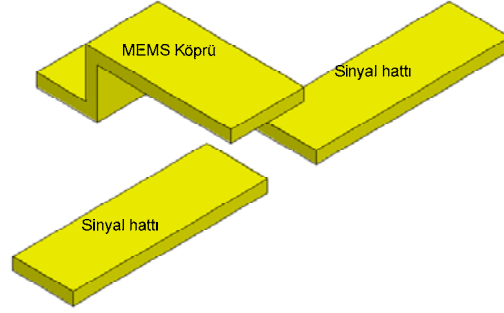


Şekil 1.4 Üretim pulu ile kapak pulun altın-altın yapıştırma süreci ile yapıştırılması

1.4 RF MEMS

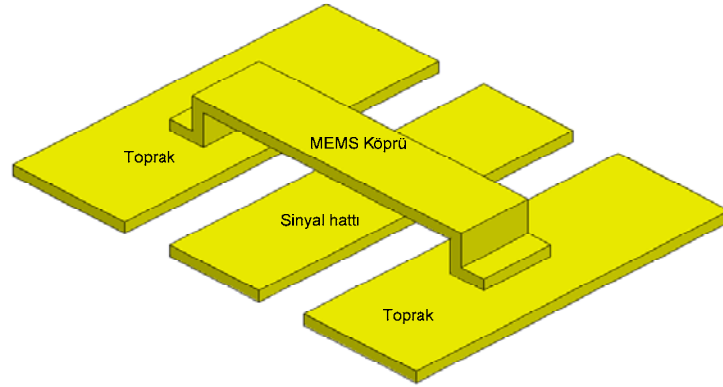
İlk RF MEMS yapıları 1991 yılında üretilmiş olup bu yıllarda üretilen yapıların yarı iletken teknolojisindeki rakipleri ile kıyaslandığında tam gelişimini sağlayamadığı gözlemlenmiştir (Rebeiz 2003). Geliştirilmiş RF MEMS yapılar 1995 yılında Rocwell Science Center ve Texas Instruments tarafından sunulmuştur (Goldsmith vd. 1996). Rocwell Science Center tarafından geliştirilen yapılar seri anahtarlı yapılardır. Texas Instrument tarafından geliştirilen yapılar ise paralel anahtarlama yapısında ve 10-120 GHz frekans aralığında çalışabilmektedir (Yao ve Chang 1995).

Seri RF MEMS anahtar yapılarında; toprak hattı, MEMS yapılar ve metal hat farklı platformda olup, aynı taban üzerinde yer almamaktadır. Ayrıca MEMS yapı ile sinyalin geçtiği düzlem arasında iki farklı sığa oluşmaktadır. Şekil 1.5'te seri anahtarlama yapısı şematik olarak gösterilmektedir.



Şekil 1.5 Seri anahtar yapısı

Paralel RF MEMS anahtar yapılarında toprak ve sinyalin geçtiği taban aynı düzlemde yer almakta ve sinyal ile MEMS köprü arasında tek bir sığa değeri oluşmaktadır. RF MEMS paralel anahtarlar EDK (Eşdüzlemsel Dalga Kılavuzu) topolojisi üzerine geliştirilebilmektedir. Şekil 1.6'da paralel anahtarlama yapısı şematik olarak yer almaktadır.



Şekil 1.6 Paralel anahtar yapısı

Günümüzde faz kaydırıcılar, filtreler, empedans eşleştiriciler, antenler, FBAR'lar anahtarlama teknolojisi ile üretilebilen RF MEMS yapılarıdır (Topallı 2007). RF MEMS yapıların diğer uygulamalara göre avantajları;

- Düşük güç tüketimi: RF MEMS anahtarlama yapıları elektrostatik hareket için yüksek gerilim gerektirmesine rağmen her bir anahtarlama periyodunda çok düşük akım çekmektedir.
- Yüksek doğrusallık: MEMS anahtarlar oldukça doğrusal cihazlar olup, PIN ve FET anahtarlara göre 30 dB daha iyi performans sağlarlar.
- Düşük araya girme kaybı: RF MEMS seri ve paralel anahtarlama yapılarında araya girme kaybı oldukça düşük olup, 0.1 dB civarlarındadır.
- Yüksek izolasyon: Aşağı durum sığası çok yüksek olduğundan (2-4 fF) oldukça iyi izolasyon sağlamaktadır.

Avantajları yanında dezavantajlarından da bahsedilecek olursa,

- Yüksek Gerilim Sürümü: RF MEMS yapıların anahtarlama gerilimi diğer uygulamalara göre yüksek olup, bazı uygulamalar (taşınabilir telekomünikasyon sistemleri) gerilim dönüştürücüye ihtiyaç duyar.
- Anahtarlama performansı: Çoğu sistem 20-200 milyar döngü anahtarlama performansı sağlarken, RF MEMS uygulamalarında bu değer 0.1-10 milyar döngüde kalmaktadır.
- Anahtarlama süresi: Çoğu MEMS yapıların anahtarlama süresi 2-40 μ s iken, haberleşme ve radar sistemleri daha hızlı anahtarlama süresine ihtiyaç duymaktadır.
- Paketleme: Henüz pul seviyesinde RF MEMS paketleme çalışmaları devam etmekte olup yonga seviyesinde paketleme ise maliyeti artırmaktadır.
- Maliyet: Yüksek gerilim sürümü ve paketleme üretim maliyetini artırmaktadır.

RF MEMS anahtarların, diğer teknolojilerle üretilen benzer yapılara göre avantaj ve dezavantajları Çizelge 1.2'de sunulmuştur.

Çizelge 1.2 RF MEMS anahtarların diğer yapılara göre avantaj ve dezavantajları (Rebeiz ve Tan 2003)

Özellikler			
	GaAs FET	HBT / PIN	MEMS Anahtar
Yansıma kaybı	1 - 2 dB	0.82 dB	~ 0.1 dB
İzolasyon	~ 20 dB	25 dB	> 40 dB
Güç Tüketimi	1 - 5 mW	1 - 5 mW	~ 1 μ W
Anahtarlama Voltajı	1 - 10 V	1 - 10 V	20 - 80 V
Anahtarlama Süresi	2 - 10 ns	1 - 5 ns	1-200 μ s
Band genişliği	Aynı	Aynı	Aynı
Doğrusallık	Kötü	Kötü	Çok iyi
Anahtarlama performansı	> 20 milyar	> 20 milyar	> 1 milyar

RF MEMS yapıların kullanım alanlarını ve bu alanlardaki çalışma frekansları verilecek olursa,

- Savunma sanayinde radar sistemleri (5-94 GHz)
- Otomotiv sanayinde radar sistemleri (24, 60, 77 GHz)
- Uydu haberleşme sistemleri (12-35 GHz)
- Kablosuz Haberleşme sistemleri (0.8-6GHz)
- Endüstriyel sistemler (0.01-50 GHz)

RF MEMS yapıları Elektrik ve Mekanik olmak üzere 2 grupta incelenebilir (Rebeiz ve Muldavin 2003):

Elektriksel kısım;

- Metal-metal kontak DC 60 GHz
- Sığal kontak 6-120 GHz

Mekanik kısım;

- Termal
- Piezoelektrik
- Elektrostatik
- Magnetostatik

olarak gruplandırılabilir. Çizelge 1.3'te mekanik kısımlar arasındaki farklılıklar yer almaktadır (Rebeiz ve Tan 2003). Günümüzde elektrostatik tür anahtarlar 0.1-100 GHz aralığında yüksek güvenilirlik göstermektedir (Rebeiz ve Muldavin 2003). RF MEMS yapılar ve elektromekanik incelemeleri Bölüm-2'de detaylandırılmıştır.

Çizelge 1.3 RF MEMS yapıların mekanik kısım farkları

Mekanik kısım	Voltaj (V)	Akım (mA)	Güç (mW)	Boyut	Anahtarlama süresi (µs.)	Temas Kuvveti (µN)
Elektrostatik	20-80	0	0	Küçük	1-200	50-1000
Termal	3 - 5 V	5 - 100 mA	0 - 200	Büyük	300-10000	500-4000
Manyetik	3 - 5 V	20 - 150 mA	0 - 100	Büyük	300-1000	50-200
Piezoelektrik	3 - 20 V	0	0	Orta	50-500	50-200

1.5 Tezin Amacı

Tez kapsamında, RF MEMS ürünlerin kullanıcıya sunulabilir son ürün haline getirilmesi için, ürünün gereksinimlerine ve yapısına uygun paketleme teknolojilerinin geliştirilmesi amaçlanmaktadır. MEMS teknolojisi ile üretilen RF yapılarına uygun paket yapısının oluşturulması ve paket içerisindeki elemanların performanslarına etkilerinin incelenmesi amacıyla dikey ve yatay beslemeli paket yapıları, HFSS (*High Frequency Structure Simulator*) yazılımı ile ayrı ayrı incelenmiş ve bunlardan gömülü yatay beslemeli paket yapısının üretimi de ODTÜ MEMS Merkezi tesislerinde gerçekleştirilmeye çalışılmıştır. Bu çalışmalar kapsamında;

- Literatür taraması yapılarak RF MEMS aygıtlar için en uygun paketleme yöntemleri araştırılarak Yatay/Dikey Beslemeli Paket yapısı detaylı incelenmiştir.
- Yatay/Dikey Beslemeli Paket yapısının içerisine yerleştirilecek RF MEMS yapısının elektromanyetik uyumluluk yönünden araştırılması kapsamında HFSS yazılımı kullanılarak,
 - Yapıştırma halkasının RF iletim hattına etkisi incelenmiş; 400 µm, 200 µm, 100 µm ve 50 µm mesafelerdeki etkileri ayrı ayrı ele alınmış,
 - RF sinyalin dikey ve yatay yönde paket dışına taşınması için modellemeler yapılmış,
 - Kapak pulun; cam ve silisyum olması durumu ayrı ayrı ele alınmış, kapak pulun silisyum olması durumunda; yüksek dirençli pul (HRS) veya normal silisyum pul (RS) olması durumları için RF performansın değişimi de HFSS yazılımı ile incelenmiştir.
 - Yapıştırma halkasının iletim hattı üzerinden geçmesi durumunda hattın empedansının etkilenmemesi için gerekli mikroşerit yapı tasarlanmış

(Morton ve Papapolymerou, 2004) modellemeler parametrik olarak yapılmış, 50 farklı model incelenmiştir.

- RF MEMS aygıtlar için geliştirilen Yatay Beslemeli Paket Yapısının üretim sürecine başlanmıştır. Bu kapsamda,
 - HFSS ile modellenmesi yapılan 50 çözüm arasından en iyi çözüm sağlayan 3 tasarımın maske setleri oluşturulmuş ve toplam 6 maske Cadence programı ile çizilmiştir.
 - Tasarlanan ve maskeleri çizilen Yatay Beslemeli Paket yapısının ODTÜ MEMS Merkezi Üretim Tesisleri'nde üretimi tamamlanmıştır.
- Son olarak üretimi tamamlanan Yatay Beslemeli Paket Yapısının deneysel ölçüm sonuçlarının değerlendirilmesi yapılmıştır. Tez kapsamında RF MEMS aygıtlar için geliştirilen paket yapısının diğer MEMS ürünler içinde uygunluğu değerlendirilmiştir.

2. KURAMSAL TEMELLER

Bu bölümde ilk olarak RF MEMS yapıların paketleme çalışmaları kapsamında modellenen RF MEMS anahtarlar ve tasarımı yapıp paket içerisine yerleştirilen eşdüzensel dalga kılavuzu (EDK) yapıları hakkında detaylı bilgiler verilmiş ve literatürde sunulan çalışmalara genel bir bakış sunulmuştur. Ardından paketleme çalışmalarında en yaygın kullanılan teknikler özetlenmiş, RF MEMS uygulamalarında kullanılan paketleme yaklaşımları detaylandırılmıştır. Son olarak, tez kapsamındaki çalışmalarda, paketleme yöntemi olarak kullanılan ısıl sıkıştırma ile altın-altın yapıştırma yönteminin çalışma prensibi anlatılmıştır.

2.1 RF MEMS

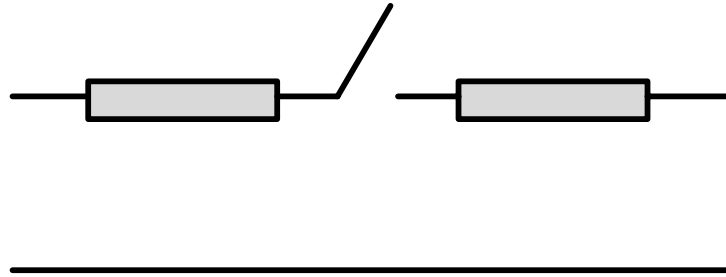
MEMS anahtarlar, idealde RF iletim hattında açık devre ve kısa devre oluşturarak mekanik hareket sağlayan yapılardır. RF MEMS anahtarlar, 0.1-100 GHz milimetre dalga bandında çalışırlar. Tezin giriş kısmında RF MEMS yapılarının mekanik hareketlerinin elektrostatik, termal, magnetostatik ve piezoelektrik tür anahtarlar olduğundan bahsedilmişti. Elektrostatik anahtarlama, diğer anahtarlama tekniklerine göre daha basit üretim, tasarım, ölçüm gereksinimlerine sahip olduğundan en çok tercih edilen tekniktir. Bu nedenle bu bölümde elektrostatik tür anahtarlar anlatılmaktadır.

RF MEMS yapılar devre konfigürasyonu olarak seri ve paralel anahtar olarak 2 ana gruba ayrılmaktadır. Her iki anahtarlama yapısında da yukarı durum (*upstate*) ve aşağı durum (*downstate*) konumu oluşur. Bunlar kısaca anlatılacak olursa; yukarı durumda RF güç iletim hattı boyunca ilerler. Aşağı durumda ise, MEMS köprüye DC gerilim uygulanarak köprünün üzerinde elektrostatik kuvvet oluşturulur. Bu kuvvetin etkisiyle köprü aşağı inerek giriş ve çıkış portu arasında yalıtım sağlar. Sinyal ile toprak arasında çok düşük empedans değeri oluşur. Uygulanan DC gerilim kesildiğinde MEMS köprü, başlangıç pozisyonu olan yukarı duruma geri döner.

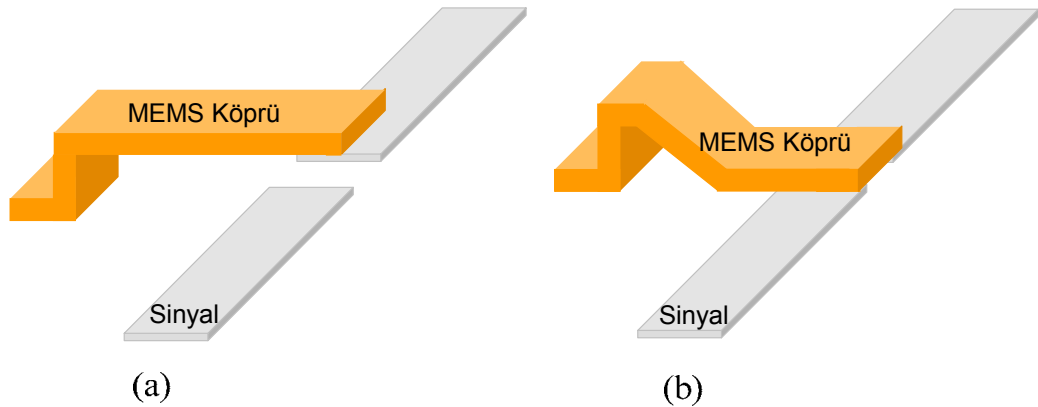
Aşağıdaki kısımlarda seri ve paralel anahtar yapıları, anahtar yapılarının elektromekanik yapısı, eşdüzlemsel dalga kılavuzunun çalışma prensipleri ve mikroşerit hat topolojisi özetlenmiştir.

2.1.1 RF MEMS seri anahtar yapısı

Seri RF MEMS anahtar yapısının basit devre modeli Şekil 2.1’de yer almaktadır. İdeal seri anahtarlar gerilim uygulanmadığında yani yukarı durum konumunda açık devre, gerilim uygulandığında (aşağı durum) kısa devre olmaktadır. Yukarı durum konumunda sonsuz yalıtım, aşağı durum konumunda sıfır araya girme kaybı sağlarlar. Şekil 2.2’de mikroşerit hat üzerine yerleştirilmiş seri anahtarın yukarı durum ve aşağı durum konumu yer almaktadır. Seri anahtarlar 0.1-40 GHz band aralığındaki uygulamalarda tercih edilen anahtarlama türüdür. 1 GHz frekansında yaklaşık 50-60 dB civarlarında yüksek yalıtım sağlamaktadır. Bu anahtarlar aşağı durum konumunda çok düşük araya girme kaybı oluşturmaktadır (0.1-0.2 dB).



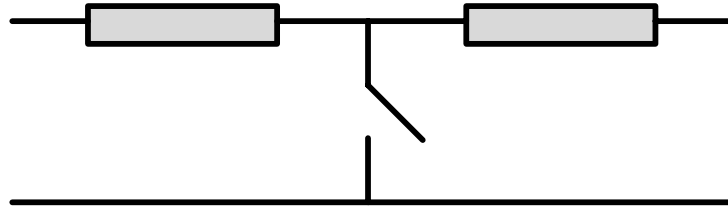
Şekil 2.1 Seri anahtar yapısının basit devre modeli



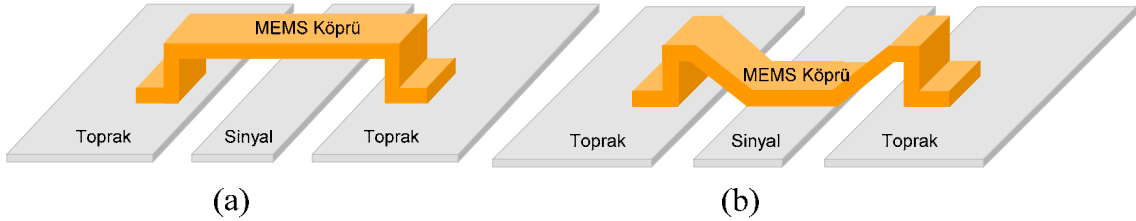
Şekil 2.2 Seri anahtar yapısının: a. yukarı durum, b. aşağı durum konumu

2.1.2 RF MEMS paralel anahtar yapısı

Paralel RF MEMS anahtar yapısının devre modellemesi Şekil 2.3'te yer almaktadır. Paralel anahtarlar toprak hat ile iletim hattı paralel yerleştirilmiş anahtar yapılarıdır. Sığal paralel RF MEMS anahtar yapısı Şekil 2.4'te yer almaktadır. İdeal paralel anahtarlar yukarı durum konumunda sıfır araya girme kaybı, aşağı durum konumunda sonsuz yalıtım sağlamaktadır. Yüksek frekanslara uygun yapılar olup, 5-100 GHz band aralığında çalışmaktadır. 10-50 GHz frekansında aşağı durum konumunda 20 dB'den daha yüksek yalıtım sağlarken, yukarı durum konumunda çok düşük araya girme kaybına neden olmaktadır (0.04-0.1 dB).



Şekil 2.3 Paralel anahtar yapısının basit devre modeli

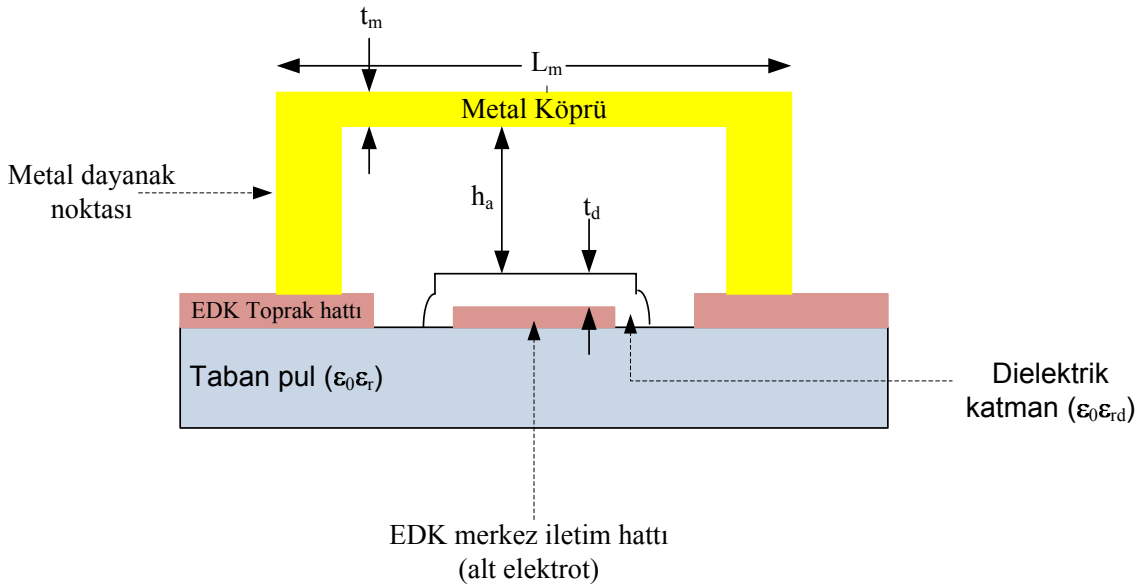


Şekil 2.4 Paralel anahtar yapısının: a. yukarı durum, b. aşağı durum konumu

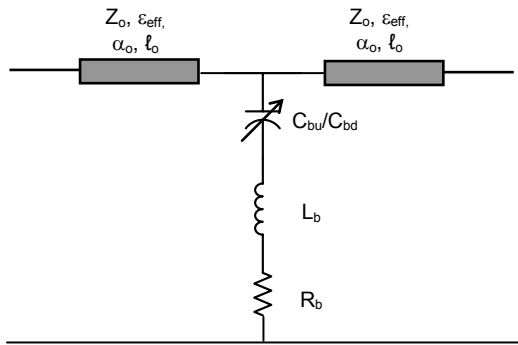
2.1.3 RF MEMS anahtar yapılarının elektromekanik yapısı

Eşdüzlemsel dalga kılavuzu (EDK) temelli sığal paralel anahtar yapısı Şekil 2.5'te yer almaktadır. Anahtar yapısı, alt düzlemde EDK yapısı ve üzerinde ince metal köprüden oluşmaktadır. Metalin kalınlığı (t_m), genişliği (W_m) ve köprü'nün uzunluğu (L_m) mekanik yay sabitinin belirlenmesi açısından çok önemlidir. Köprü hareket ettiğinde üst ve alt elektrot arasındaki mesafe değişimiyle oluşan paralel-tabaka sığası değişmektedir.

Köprünün üzerine DC gerilim uygulanması yoluyla hareket etmesi sağlanarak aradaki mesafe azaltılıp sığa değeri artırılmaktadır. Şekil 2.6'da paralel anahtar yapısının eşdeğer devre modeli yer almakta olup, burada C_b , L_b ve R_b , sırasıyla MEMS köprü sığa, indüktans ve direncini ifade etmekte ve paralel sığa değeri aşağı (C_{bd}) ve yukarı (C_{bu}) durum konumları için değişken olmaktadır. Bu yüzden bir EDK temelli paralel anahtar yapısı incelenirken aşağıdaki terimler önem kazanmaktadır (Aynı kavramlar seri anahtar yapısı için de önemli olup, burada paralel anahtar üzerinde durulmuştur).



Şekil 2.5 EDK temelli sığal paralel anahtar yapısı



Şekil 2.6 RF MEMS paralel anahtar yapısının eşdeğer devre modeli

• Yukarı durum (OFF) ve Aşağı durum (ON) Sığası

Yukarı durum sığası köprü yukarı durum konumundayken oluşan sığa değeri olup,

$$C_{OFF} = \frac{1}{\left(\frac{t_d}{A\epsilon_0\epsilon_{rd}}\right) + \left(\frac{h_a}{A\epsilon_0}\right)} \quad (2.1)$$

şeklinde formüle edilir. Burada,

A, köprü ile alt elektrot arasında yer alan kontak alanı; h_a , köprü ile dielektrik katman arasındaki yükseklik; t_d , dielektrik katmanın yüksekliği; ϵ_{rd} , katmanın görelî dielektrik sabitini ifade etmektedir. Aşağı durum sığası köprü aşağı durum konumundayken oluşan sığa değeri olup,

$$C_{ON} = \frac{A\epsilon_0\epsilon_{rd}}{t_d} \quad (2.2)$$

şeklinde formüle edilir. Buradan,

$$\text{Sığa oranı} = \frac{C_{ON}}{C_{OFF}} \quad (2.3)$$

elde edilir.

Anahtar yapısı için sığa oranı RF performansı açısından çok önemli olup, bu değer çoğu uygulamalarda yaklaşık 100 civarlarındadır. Örnek verilecek olursa, $t_d=2000 \text{ \AA}$, $\epsilon_{rd}=6,7$ (PECVD ile kaplanmış silisyum nitür için), kontak alanı $A=120 \text{ \mu m}^2$, $h_a=3,6 \text{ \mu m}$ olduğunda $C_{OFF}=34 \text{ fF}$, $C_{ON}=4,3 \text{ pF}$ olmakta ve sığa oranı 123 çıkmaktadır. Ancak bu

ideal bir deęerdir ve yzey pürzrlüęü gibi sebeblerle ařaęı durumdaki sıęa yarı yarıyadan daha fazla dūřerek uygulamada sıęa oranı 40-50 civarlarında olmaktadır.

- Kesim Frekansı (Cut off frequency)

Anahtar yapısının kesim frekansı (Yao vd. 1999),

$$f_c = \frac{1}{2\pi R_{ON} C_{OFF}} \quad (2.4)$$

R_{ON} , etkin ařaęı durum direnci veya anahtarın parasitik direnci (0,35 Ω -0,4 Ω aralıęında) olarak ifade edilebilir.

Yukarıda sıęa oranı hesaplanan anahtar yapısı için, kesim frekansı f_c 9000 GHz olarak hesaplanır. Bu deęer GaAs MESFET (280 GHz) ve PIN diyoda iliřkin f_c deęerine (730 GHz) göre çok yüksektir. MEMS anahtarın f_c kesim frekansı en iyi elektronik anahtardan 12 kat daha yüksek olmaktadır (Yao 1999).

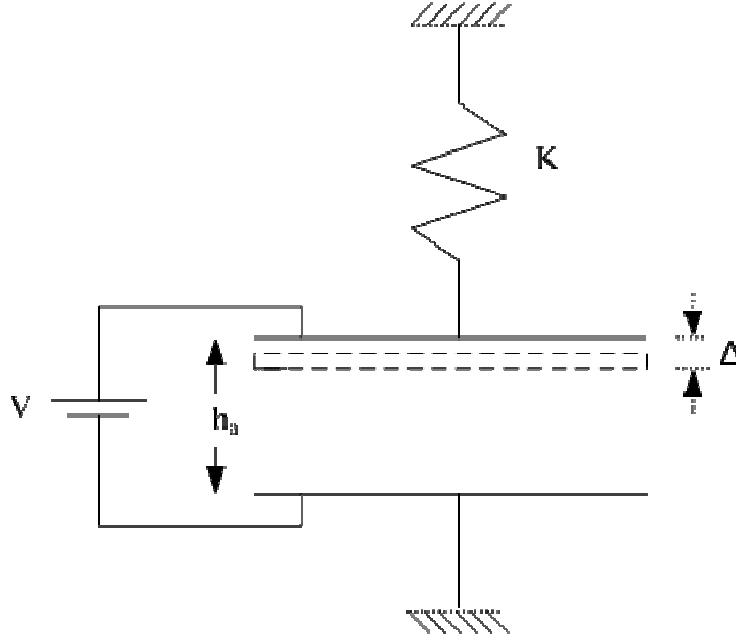
- Çekme (pull down) gerilimi

Daha önceden anahtarlama yapısının sabit alt katmanı (alt elektrot) ile hareketli üst katmanından (köprü) bahsedilmiřti. Bu iki katman arasında paralel-tabaka sıęası oluřmakta olup, bununla iliřkili doęrusal hareket Őekil 2.7’de görülmektedir. Yay sabiti K , uygulanan DC gerilim V , sıęal katmanlar arasındaki boşluk h_a ile ifade edilmektedir. Gerilim (V) uygulandıęında sıęanın hareketli ve sabit katmanları arasındaki alan deęiřerek elektrostatik kuvvet oluřur. Bu kuvvet,

$$F_{elektrostatik} = \frac{\epsilon_0 SW_m V^2}{2(h_a - \Delta)^2} \text{ Newton} \quad (2.5)$$

formülü ile ifade edilir.

Burada S , EDK merkez iletim hattı genişliği; W_m , köprünün genişliği; Δ , yüzeydeki sapma; K , yay sabiti olarak ifade edilmektedir.



Şekil 2.7 Anahtar yapısında aradaki mesafe değişimiyle oluşan paralel katman sığası ile yay sabiti ilişkisi

Yay kuvveti aşağıdaki formül ile verilir (Zavracky vd. 1997):

$$F_{yay} = K\Delta \text{ Newton} \quad (2.6)$$

Sistem dengede ise, köprünün yay kuvveti ile paralel katman arasındaki elektrostatik kuvvet eşitlenebilir.

$$F_{elektrostatik} = F_{yay} \quad (2.7)$$

$$\frac{\varepsilon_0 S W_m V^2}{2(h_a - \Delta)^2} = K \Delta \text{ Newton} \quad (2.8)$$

Bu eşitlikten gerilim (V),

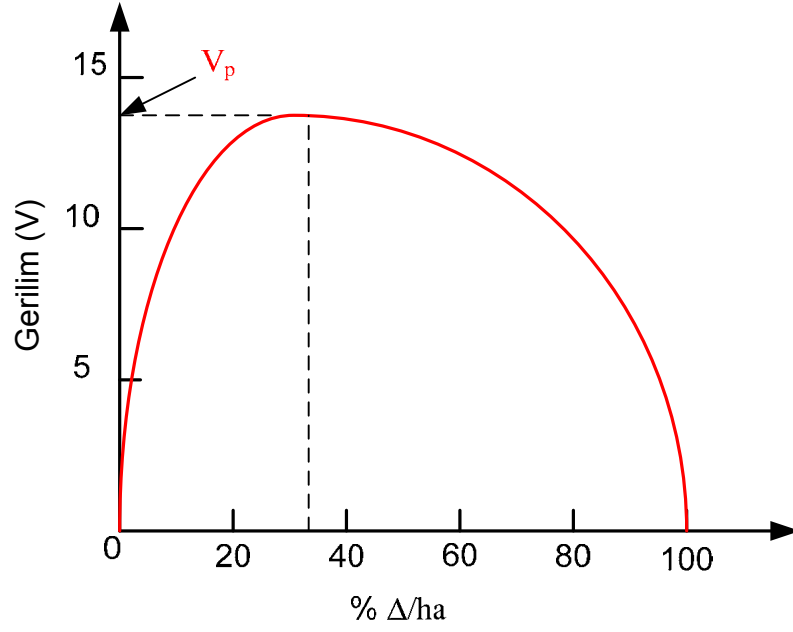
$$V = (h_a - \Delta) \sqrt{\frac{2K\Delta}{\varepsilon_0 S W_m}} \text{ Volt} \quad (2.9)$$

olarak bulunur.

Şekil 2.8’de gerilimin yüzeydeki sapmanın (Δ) yüzdesi ile değişim eğrisi yer almaktadır. Aradaki h_a mesafesinin gerilim ile değişimi incelendiğinde $h_a/3$ noktasında gerilimin en yüksek seviyede olduğu, daha sonra düşüşe geçtiği görülmektedir. Bu gerilim noktasından itibaren anahtar yapısı dielektrik katmana değerek köprüyü aşağı çeker. Gerilimin düşük tutulması ise köprünün kararsız davranarak salınım yapmasına neden olur. Bu nedenle V_p kritik gerilim değerine çekme gerilimi adı verilir. Yukarıdaki formülde $\Delta=h_a/3$ alındığında V_p ,

$$V_p = \left[\frac{8K}{27\varepsilon_0 S W_m} h_a^3 \right]^{\frac{1}{2}} \text{ Volt} \quad (2.10)$$

formülü ile ifade edilir.



Şekil 2.8 Köprü yüzeyindeki sapma yüzdesi ile uygulanan gerilim arasındaki karakteristik ilişki (Zavracky vd. 1997)

- Yay sabiti K

İki taraftan tutturulmuş (*fixed-fixed beam*) köprü için yay sabiti,

$$K = \frac{32Et_m^3W_m}{L_m^3} + \frac{8\sigma(1-\nu)t_mW_m}{L_m} \text{ Newton/metre} \quad (2.11)$$

E , köprü metalinin Young modülü; σ , köprünün iç kalıntı gerilme stresi; ν , köprü metalinin poisson oranı; t_m , köprü kalınlığı; L_m , köprü uzunluğu parametrelerini ifade etmektedir.

Daha önceden üzerinde durulan anahtar yapısı için tipik bir örnek olarak, $W_m=120 \mu\text{m}$, $L_m=280 \mu\text{m}$, $E=70 \text{ MPa}$, $\sigma=120 \text{ MPa}$, ve $\nu=0.33$ alınırsa, $K=138 \text{ MPa}\cdot\text{m}$ bulunur.

2.1.4 EDK (Eşdüzlemsel Dalga Kılavuzu) topolojisi

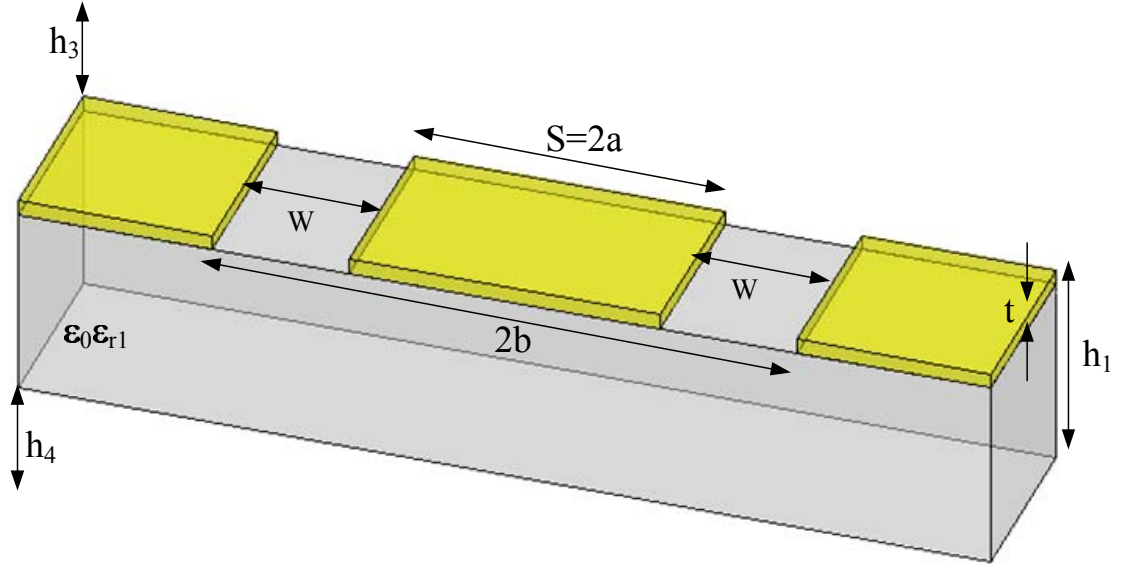
Bir eşdüzlemsel dalga kılavuzunun (EDK) dielektrik yüzey üzerinde üretilmesi 1969 yılında C.P.Wen tarafından yapılmıştır (Wen 1969). Bu zamandan itibaren, EDK temelli mikrodalga entegre devreleri (MIC), benzer şekilde tek parça mikrodalga entegre devreleri (MMIC) çok büyük gelişme göstermiştir. EDK yapısı geleneksel mikroşerit hatta göre çeşitli avantajlar taşımaktadır (Brown 1987, 1992). Bunlar,

- Üretim basitliği
- Düşük ışıma kaybı
- Frekans ayrıştırıcı etkinin azlığı
- Yüzey boyunca elektriksel bağlantıların kolay olmasıdır (mikroşerit hat temelli bir anahtar yapısında toprak hattının tabanın altında oluşturulması gerekmektedir).

EDK yapıları 3 gruba ayrılmaktadır:

- Geleneksel EDK
- İletken destekli EDK
- Mikro işlenmiş EDK

Tez kapsamında tasarımı yapılan EDK yapıları ilk gruba giren geleneksel EDK yapıları olup Şekil 2.9'da yer almaktadır.



Şekil 2.9 Geleneksel Eşdüzlemsel Dalga Kılavuzu yapısı

Burada ϵ_0 ve ϵ_{r1} dielektrik katsayısı (Gevorgian vd. 1995) olmak üzere,

$$C_1 = 2\epsilon_0(\epsilon_{r1} - 1) \frac{K(k_1)}{K(k_1')} \quad (2.12)$$

eşitliği ile hesaplanır.

$K(k_1)$ ve $K(k_1')$ eliptik integral argümanları,

$$k_1 = \frac{\sinh\left(\frac{\pi S}{4h_1}\right)}{\sinh\left(\frac{\pi(S + 2W)}{4h_1}\right)} \quad (2.13)$$

$$k_1' = \sqrt{1 - k_1^2} \quad (2.14)$$

eşitlikleri ile ifade edilir.

Birinci tipteki Eliptik integral değeri aşağıdaki formül ile ifade edilir.

$$K(k) = \int_0^1 \frac{d\zeta}{[(1-\zeta^2)(1-\zeta^2k^2)]^{\frac{1}{2}}} \quad (2.15)$$

$\varepsilon_{r2}=1$ olduğundan

$$C_2 = 2\varepsilon_0(\varepsilon_{r2} - 1) \frac{K(k_2)}{K(k_2')} = 0 \quad (2.16)$$

olmaktadır. Şekil 2.9'da gösterilen $h3=h4=\infty$ değerinden,

$$k_3 = k_4 = k_0 = \frac{S}{S + 2W} \quad (2.17)$$

ve

$$C_{hava} = 4\varepsilon_0 \frac{K(k_0)}{K(k_0')} \quad (2.18)$$

olarak bulunur.

Toplam sığa C_{EDK} (Veyres ve Hanna 1980),

$$C_{EDK} = C_1 + C_2 + C_{hava} \quad (2.19)$$

$$C_{EDK} = 2\varepsilon_0(\varepsilon_{r1} - 1) \frac{K(k_1)}{K(k_1')} + 4\varepsilon_0 \frac{K(k_0)}{K(k_0')} \quad (2.20)$$

formülü elde edilir.

$$\epsilon_{\text{etkin}} = \frac{C_{EDK}}{C_{\text{hava}}} = 1 + \frac{(\epsilon_r - 1)}{2} \frac{K(k_1)}{K(k_1')} \frac{K(k_0)}{K(k_0')} \quad (2.21)$$

En son olarak da v_{ph} ve Z_0 denklemleri verilecek olursa (Gevorgian vd. 1995)

$$v_{ph} = \frac{c}{\sqrt{\epsilon_{\text{etkin}}}} \quad (2.22)$$

$$Z_0 = \frac{1}{C_{EDK} v_{ph}} = \frac{1}{c C_{\text{hava}} \sqrt{\epsilon_{\text{etkin}}}} = \frac{30\pi}{\epsilon_{\text{etkin}}} \frac{K(k_0)}{K(k_0')} \quad (2.23)$$

eşitlikleri ile hesaplanır.

EDK yapısının zayıflama katsayısı verilecek olursa (Simons 2001),

$$\alpha = \alpha_c + \alpha_d \quad \text{Neper/metre} \quad (2.24)$$

biçimindedir. Burada dielektrik kaybı α_d ,

$$\alpha_d = \frac{\pi}{\lambda_0} \frac{\epsilon_r}{\sqrt{\epsilon_{\text{etkin}}}} q \tan \delta_s \quad (2.25)$$

ve q değeri,

$$q = \frac{K(k_1) K(k_2')}{K(k_1') K(k_2)} \quad (2.26)$$

ile ifade edilir. İletim kaybı α_c

$$\alpha_c = \frac{R_c + R_g}{Z_0} \quad (2.27)$$

olup, merkez iletim hattının seri direnci, R_C

$$R_C = \frac{R_S}{4S(1 - k_0^2)K^2(k_0)} \left[\pi + \ln\left(\frac{4\pi S}{t}\right) - k_0 \ln\left(\frac{1 + k_0}{1 - k_0}\right) \right] \quad (2.28)$$

ve toprak hattının dağıtılmış seri direnci R_g ,

$$R_g = \frac{k_0 R_S}{4S(1 - k_0^2)K^2(k_0)} \left[\pi + \ln\left(\frac{4\pi(S + 2W)}{t}\right) - \frac{1}{k_0} \ln\left(\frac{1 + k_0}{1 - k_0}\right) \right] \quad (2.29)$$

eşitlikleri ile hesaplanır. Burada yüzey direnci R_s ,

$$R_s = \frac{1}{\delta \sigma} \quad (2.30)$$

ve deri kalınlığı, δ

$$\delta = \frac{2}{\sqrt{w\pi\sigma}} \quad (2.31)$$

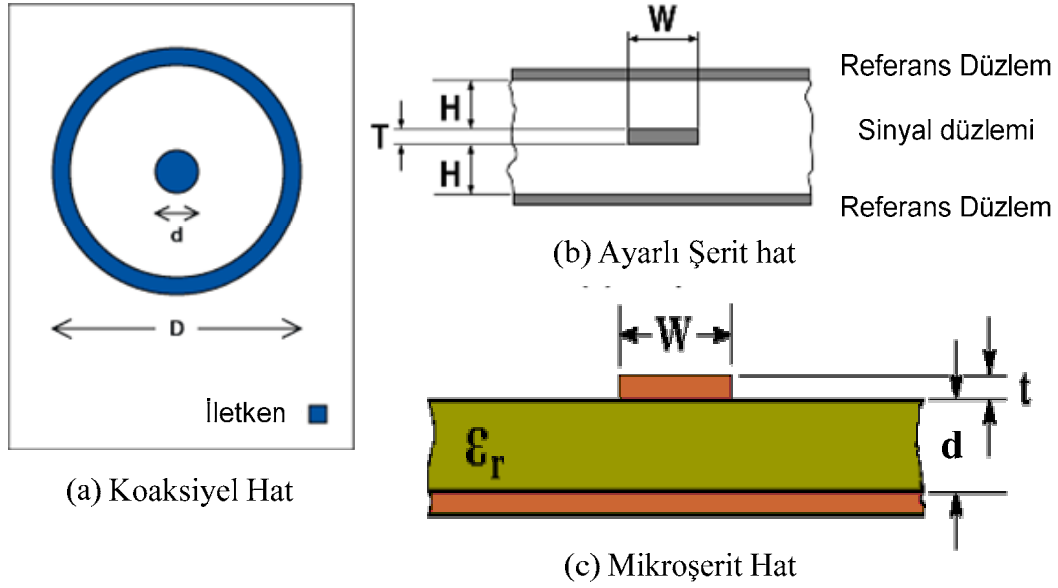
formülleri kullanılarak bulunur. Ayrıca kayıp, aşağıdaki formül ile de ifade edilmektedir (Rebeiz 2003).

$$Kayıp = 1 - |S_{11}|^2 - |S_{21}|^2 \quad (2.32)$$

2.1.5 Mikroşerit hat topolojisi

Literatürde en yaygın kullanılan 3 tür iletim hattı vardır. Bunlar koaksiyel hat, ayarlı şerit hat ve mikroşerit hat olup geometrik gösterimleri Şekil 2.10'da yer almaktadır. Mikroşerit hat iletim hattının en çok kullanılan türlerinden biridir. Bunun sebebi foto litografi yöntemi ile kolayca üretilebilir olması ve aktif-pasif mikrodalga yapıları ile

birleştirilebilmesidir. Mikroşerit hattın geometrisi Şekil 2.10.c’de yer almaktadır. Burada W üst iletkenin genişliği, d dielektrik katmanın kalınlığı ve ϵ_r dielektrik katmanın göreceli dielektrik sabiti değerini ifade etmektedir. Eğer ara katman olarak dielektrik malzeme yerleştirilmezse $\epsilon_r=1$ olacağından yapı W genişliğinde iki düz iletken hat gibi düşünülebilir.



Şekil 2.10 İletim hattı yapıları

a. Koaksiyel hat, b.Ayarlı Şerit hat, c. Mikroşerit hat

Mikroşerit hattın etkin dielektrik sabiti ve karakteristik empedans değerleri aşağıdaki formüller yardımı ile bulunmaktadır (Fooks ve Zakarevicius 1990) (Pozar 1998).

d ve W değerine bağlı olarak,

$$1 < \epsilon_e < \epsilon_r \quad (2.33)$$

olmakta olup, bir mikroşerit hattın etkin dielektrik sabiti,

$$\epsilon_e = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \frac{1}{\sqrt{1 + 12d/W}} \quad (2.34)$$

formülü ile ifade edilir.

Karakteristik empedans değeri ise W/d oranına bağlı olarak,

$$Z_0 = \begin{cases} \frac{60}{\sqrt{\epsilon_r}} \ln\left(\frac{8d}{W} + \frac{W}{4d}\right) & W/d \leq 1 \\ \frac{120\pi}{\sqrt{\epsilon_r} \left[W/d + 1.393 + 0.667 \ln(W/d + 1.444) \right]} & W/d \geq 1 \end{cases} \quad (2.35)$$

formülünden hesaplanır. W/d 'nin A ve B ile ilintisi

$$\frac{W}{d} = \begin{cases} \frac{8e^A}{e^{2A} - 2} & W/d < 2 \\ \frac{2}{\pi} \left[B - 1 - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left\{ \ln(B - 1) + 0.39 - \frac{0.61}{\epsilon_r} \right\} \right] & W/d > 2 \end{cases} \quad (2.36)$$

ifadesindeki gibi olup A ve B ,

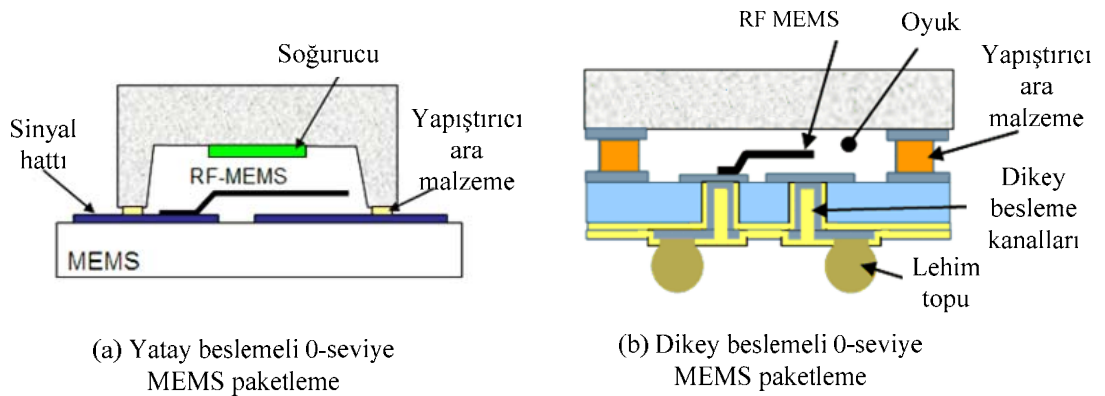
$$A = \sqrt{\frac{\epsilon_r + 1}{2}} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0.23 + \frac{0.11}{\epsilon_r} \right) \quad (2.37)$$

$$B = \frac{377\pi}{2Z_0\sqrt{\epsilon_r}} \quad (2.38)$$

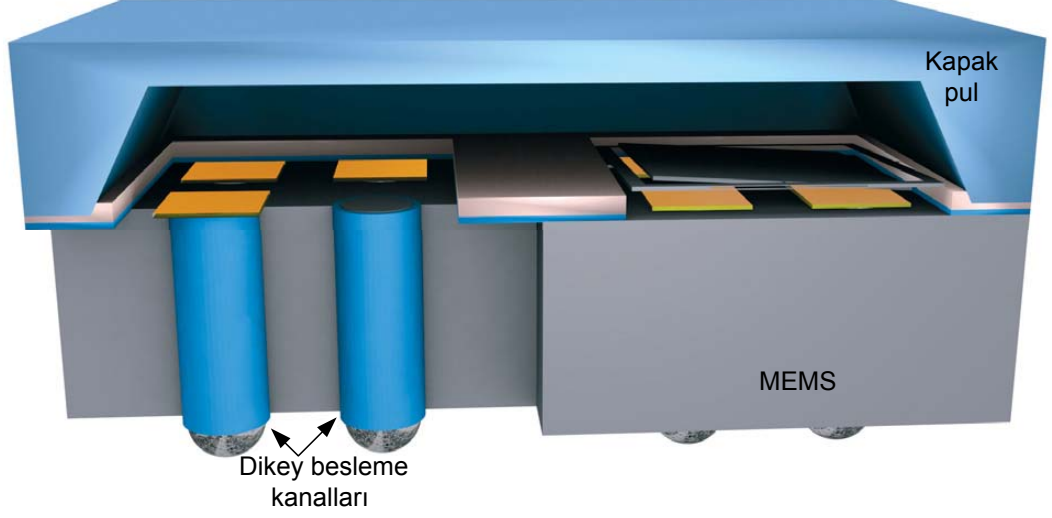
ifadelerinden bulunur. Tez kapsamında tasarımı yapılan paket yapılarının geometrisi bu bölümde verilen formüller kullanılarak oluşturulmuştur. Bununla ilgili detaylar Araştırma bulguları kısmında yer almaktadır.

2.2 Paketleme Yaklaşımları

MEMS ürünlerin gereksinimleri doğrultusunda pek çok paketleme yöntemi geliştirilmiştir. Bazı MEMS ürünler vakum ortamında sızdırmaz paketlemeye ihtiyaç duyarken, RF MEMS ürünler gibi bazı MEMS ürünler vakum gerektirmese de yarı sızdırmaz pakete ihtiyaç duymaktadır. Standart entegre devre paketleme RF MEMS ürünlerin paketleme gereksinimlerini karşılayamamaktadır. MEMS ürünlerin entegre devreler ile rekabet edebilmesi, düşük maliyetli yeni paketleme yöntemlerinin geliştirilmesine bağlıdır. Bu nedenle tez kapsamında ele alınan RF MEMS ürünlerin paketleme süreçlerinin geliştirilmesi ve sızdırmaz paket yapılarının üretilmesi büyük önem arz etmektedir. RF MEMS sinyalin paket dışına taşınması için 2 tür yaklaşım üzerinde durulabilir. Bunlar yatay beslemeli ve dikey beslemeli paketlemeler olup, Şekil 2.11’de yer almaktadır. Dikey beslemeli paket yapısı, geliştirildiği Silex, Allvia vb. endüstriyel firmalardan temin edilebilmektedir. Bu nedenle tez kapsamında temini mümkün olmayan yatay beslemeli paketleme yapıları üzerinde durulmuştur. Şekil 2.12’de Silex firması tarafından geliştirilen dikey beslemeli paket yapısı görülmektedir. Bu yapıda MEMS yapı, DC bağlantıları yapılmış pul üzerinde üretildikten sonra ayrı bir kapak pul ile paketlenmiştir.



Şekil 2.11 Yatay ve dikey beslemeli paket yapıları



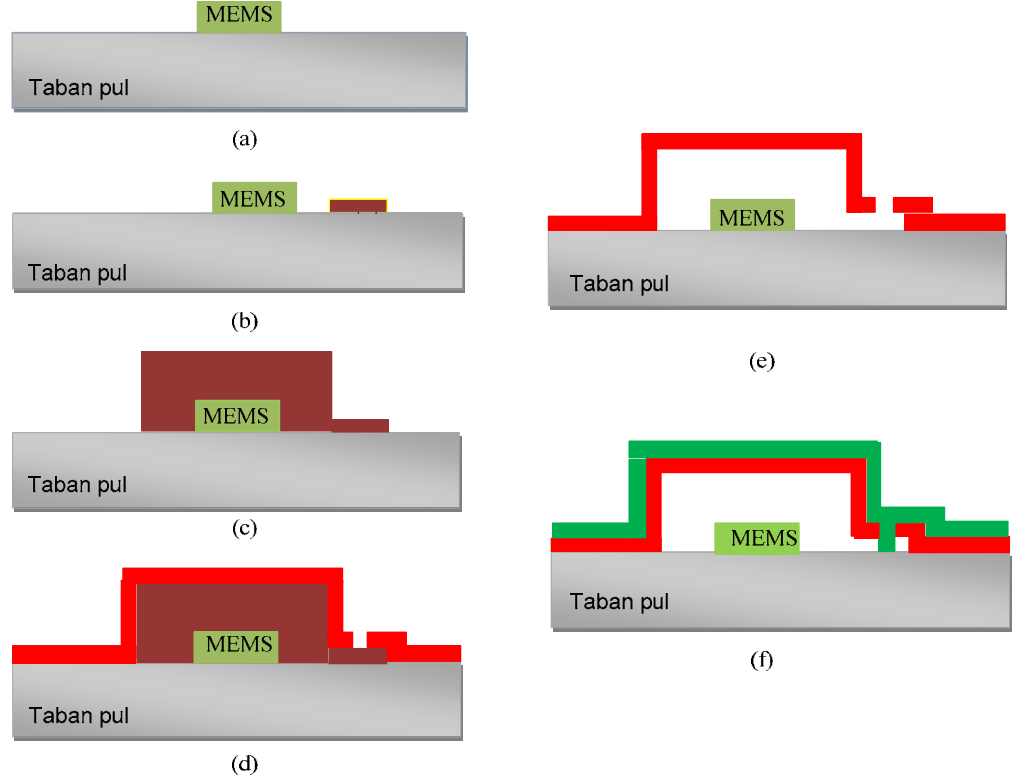
Şekil 2.12 Silex firması tarafından geliştirilen dikey beslemeli paket yapısı (Anoryoumus 2009a)

Literatürde pek çok paketleme yöntemi bulunmakta olup, burada en yaygın kullanılanlar üzerinde durulmuştur. Aşağıda yer alan paketleme yaklaşımları pul seviyesinde yatay beslemeli paket yapılarıdır.

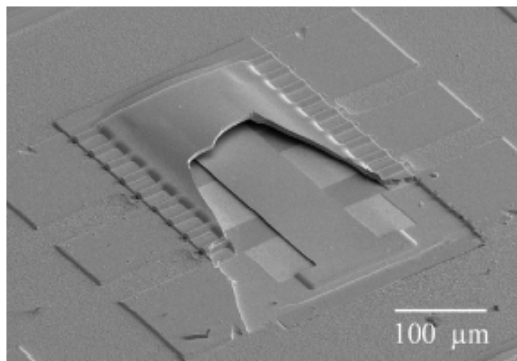
2.2.1 İnce film kaplama

Bu teknik, pul seviyesinde paketleme yaklaşımı olup, MEMS yapı üzerine ince bir film kaplanmasına dayanır (Bartek vd. 1997, Stark ve Najafi 2004, Leedy vd. 2007). İnce film serilmeden önce MEMS yapı ile arasında bir ara katman oluşturulur. Bu şekilde ince filmin havada kalması sağlanmış olur. İnce film kaplama yönteminin kullanıldığı paket yapısının üretim adımları Şekil 2.13'te görülmektedir. İlk olarak MEMS yapı üretilmiş ardından ara katmanın sonradan aşındırılabilmesi için ince bir ara katman şekillendirilmiştir. Daha kalın ara katmanın şekillendirilmesi Şekil 2.13.c'de görülmektedir. Ardından ince film serildikten sonra ara katman aşındırılmış ve MEMS yapı ile ince filmin birbirinden bağımsız durması sağlanmıştır. En son olarak da ince film kaplama, vakum ortamında kapatılarak paketleme gerçekleştirilmiştir (Şekil 2.13.f) Şekil 2.14'te literatürde yer alan ince film kaplama tekniğine örnek olarak; Şekil 2.14.a'da tozutmama tekniği ile silisyum nitrür, (Leedy vd. 2007), Şekil 2.14.b'de ise

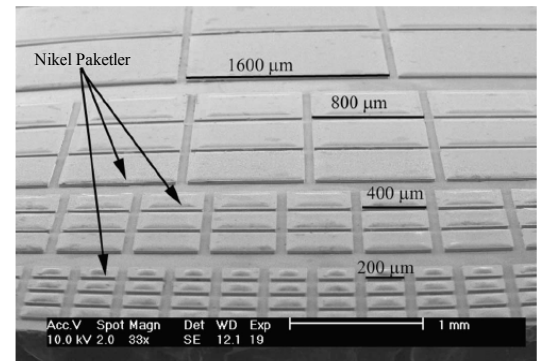
elektrokaplama tekniđi ile nikel kaplamayla olmak üzere paketlenmiş yapılar görölmektedir (Stark ve Najafi 2004).



Şekil 2.13 İnce film ile kaplanmış MEMS yapısının: a. Oluşturulması, b. İnce ara katman serilmesi, c. Kalın ara katman serilmesi, d. İnce film katmanının serilmesi ve şekillendirilmesi e. Ara katmanın aşındırılması, f. Açık kısımların kapatılması



(a)

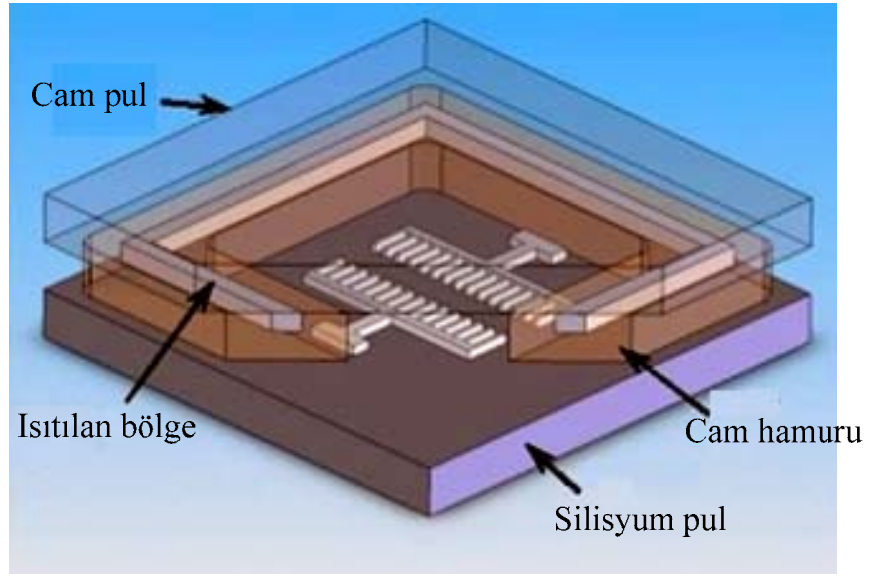


(b)

Şekil 2.14. a. Leedy vd. tarafından geliştirilen ince film ile kaplanmış RF MEMS anahtar yapısı, b. Stark ve Najafi tarafından geliştirilen ince film kaplama

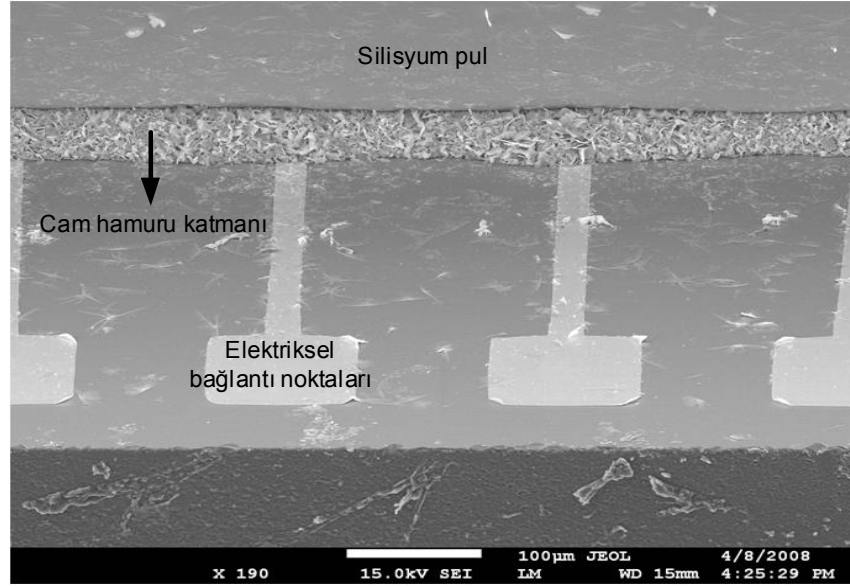
2.2.2 Cam hamuru yapıştırma

Cam hamuru yapıştırma paketlemede yaygın olarak kullanılan bir yöntemdir. En çok dönüölçer, ivmeölçer ve basınç sensörü paketlemelerinde kullanılan bu yöntemle; düşük erime sıcaklığına (~400°C) sahip bir malzeme olan cam hamuru kullanılarak iki pul birbirine yapıştırılır. Şekil 2.15'te cam hamuru kullanılarak yapıştırılmış olan silisyum ve cam pullar görülmektedir.



Şekil 2.15 Cam hamuru ile pul seviyesinde paketlenmiş MEMS yapısı (Anoryoumus 2009b)

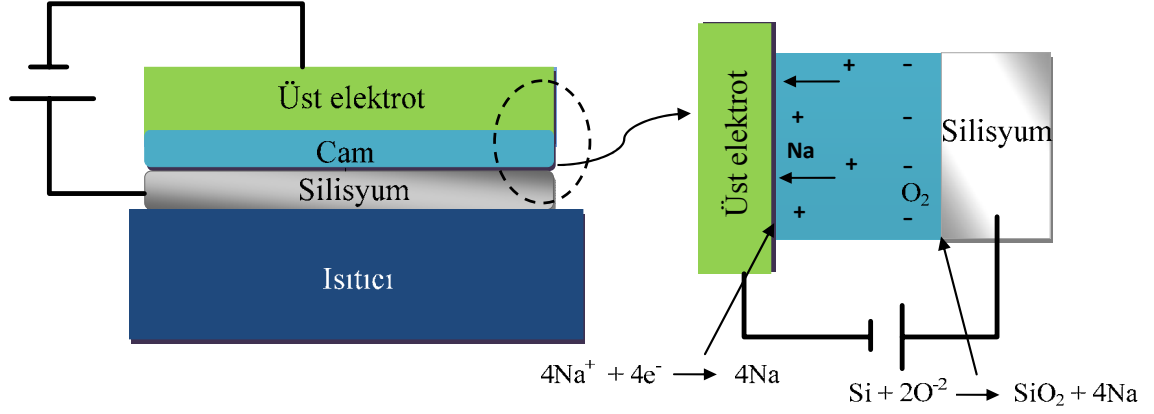
ODTÜ MEMS Merkezi Tesislerinde Dr. Said Emre ALPER ve Dr. Ebru SAĞIROĞLU tarafından cam hamuru yapıştırma denemeleri yapılmış olup, Şekil 2.16'da SEM (Taramalı Elektron Mikroskobu) cihazı ile alınmış görüntüsü yer almaktadır.



Şekil 2.16 ODTÜ MEMS Merkezi tesislerinde cam hamuru yapıştırma tekniği ile üretilen bir yonganın bağlantı penceresinin SEM cihazı ile elde edilen yakın görüntüsü (Foto Dr. Said Emre Alper/ODTÜ)

2.2.3 Anodik yapıştırma

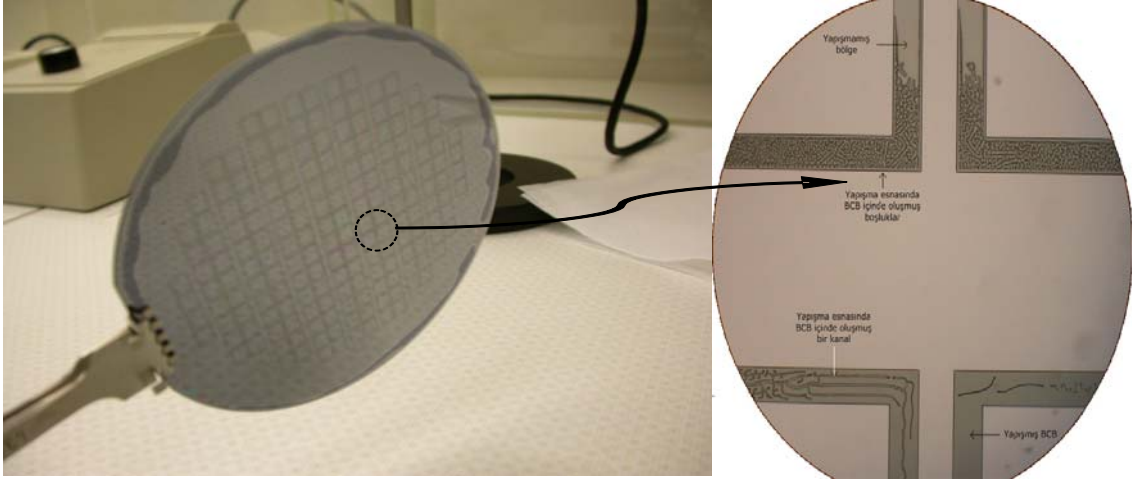
Cam pul ile Silisyum pulun birbirine yapıştırılması için kullanılan yöntem olup, aralarında kimyasal bağ oluşturarak yapıştırma gerçekleştirilir. Camdan kopan oksijen atomları ile silisyum atomları arasında oluşan Si-O kimyasal bağı, iki pulun birbirine yapışmasını sağlar. Şekil 2.17’de anodik yapıştırmanın mekanizması görülmektedir. Uygulanan gerilim, silisyum atomları ile oksijen atomlarının aynı düzleme çekilmesini ve aralarında kimyasal bağ oluşmasını sağlamaktadır. En çok kullanılan yöntemlerden biri olan anodik yapıştırma yönteminde pullar maske hizalayıcı cihazı ile birbirlerine hizalanıp pul yapıştırma cihazına yerleştirilir. Ardından elektriksel iletkenliği sağlamak amacıyla cam pulun üzerine grafit yerleştirilir. Ortam vakum altına alınıp ısıtılarak, grafit üzerinden cam pula yüksek gerilim uygulanır (1000 Volt) (Sağiroğlu 2008).



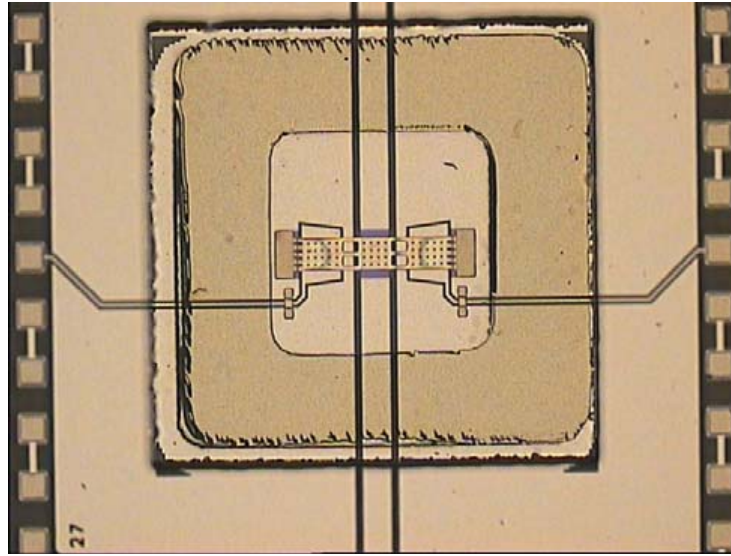
Şekil 2.17 Anodik yapıştırmanın mekanizması (Najafi 2001)

2.2.4 BCB (Benzocyclo-butene) yapıştırma

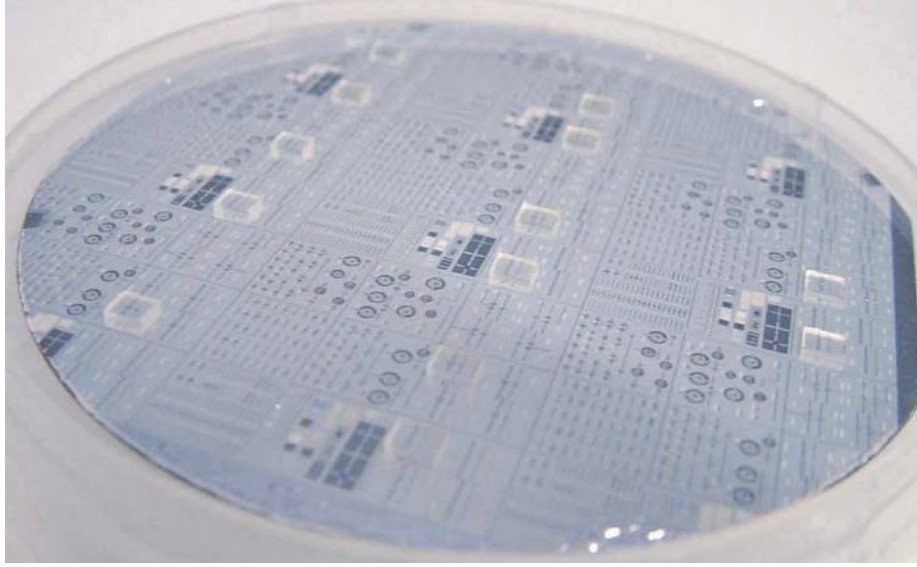
BCB yöntemi, RF MEMS gibi vakum gerektirmeyen yarı sızdırmaz paket yapıları için en uygun paketlenme yöntemlerinden birisidir. Negatif bir malzeme olan BCB, MEMS yapının etrafını halka şeklinde saracak şekilde kapak pul üzerinde oluşturulur. Kapak pul, uygun sıcaklık ve kuvvet uygulanarak, MEMS yapının olduğu tabana doğru bastırılmakta ve BCB halkanın, sıcaklığın etkisiyle bir miktar eriyerek taban pula yapışması sağlanmaktadır. İki pulun BCB malzemesi kullanılarak yapıştırılması düşük sıcaklıklarda (250°C) gerçekleştirilmiş olması nedeniyle, RF MEMS yapıların performansında bozulmalar görülmesini engellemektedir. ODTÜ MEMS Merkezi Tesislerinde İlker COMART tarafından BCB yapıştırma tekniğiyle gerçekleştirilen denemeler Şekil 2.18’de yer almaktadır. Şekil 2.19 ve Şekil 2.20’de de BCB malzeme kullanılarak paketlenmiş RF MEMS anahtar yapıları görülmektedir.



Şekil 2.18 ODTÜ MEMS Merkezi Tesislerinde denenilen BCB yapıştırma pulları (Foto İlker COMART/ODTÜ)



Şekil 2.19 BCB ile pul seviyesinde paketlenmiş RF MEMS anahtar yapısı (Jourdain vd. 2005)

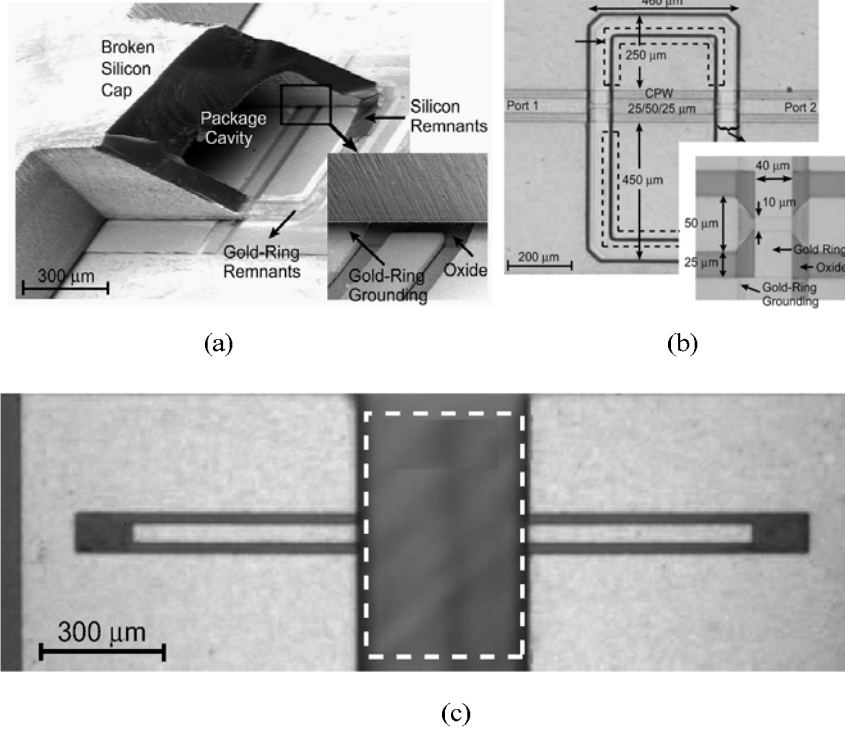


Şekil 2.20 BCB ile pul seviyesinde paketlenmiş RF MEMS anahtar yapısı (Santos vd. 2004)

2.2.5 Isıl sıkıştırma ile altın-altın yapıştırma

Tez kapsamında, RF MEMS yapıların paketlenmesi için ısıl sıkıştırma ile altın-altın yapıştırma yöntemi kullanılmıştır. Isıl sıkıştırma ile yapıştırma, bir yapıştırma halkasına gereksinim duyar. Bu çalışmada bu amaçla altın yapıştırma halkası kullanılmıştır. Altının iletim hattını etkilememesi için geçiş kısmında dielektrik malzeme kullanılması gerekmektedir. Şekil 2.21'de Min ve Rebeiz tarafından geliştirilmiş altın-altın yapıştırma yöntemine ilişkin görüntüler yer almaktadır. Burada ara malzeme olarak SiO_2 kullanılmıştır. Şekil 2.21.a'da paketlenmiş yapının kenarı kırılarak alınmış olan görüntü, Şekil 2.21.b'de EDK yapısının paketlenmeden önceki görünümü, Şekil 2.21.c'de ise ölçüm noktaları dışarıda kalacak şekilde paketlenmiş EDK yapısının resmi yer almaktadır. Benzer şekilde Morton ve Papapolymerou tarafından da altın-altın yapıştırma denemeleri yapılmış ve ara malzeme olarak $3 \mu\text{m}$ kalınlığında SiO_2 kullanılmıştır. (Morton ve Papapolymerou 2004), (Morton ve Papapolymerou 2006). Her üç çalışmada da geçiş kısmının empedansı ile iletim hattının empedansının uyumlandırılmaya çalışıldığı görülmektedir.

Altın-altın yapıştırma yönteminde en önemli iki etken basınç ve ısı olmaktadır. Üretimin başarılı bir şekilde tamamlanması bu faktörlere bağlıdır. Basınç ince film veya diğer yapıların; yüksek ısı ise MEMS yapının zarar görmesine neden olabilir. Paketleme yöntemleri için önem arz eden diğer bir husus da yapıştırma süresidir. Fakat altın-altın yapıştırma yönteminde yapıştırma süresi çok önem arz eden bir kriter değildir. Yapışacak olan iki pulun yüzeyinin düz ve oldukça temiz olması yeterlidir. Arada kalacak ufak bir kirlilik yapışmayı engelleyecek bir faktör olacaktır. Tsau vd. tarafından yapılan altın-altın yapıştırma sürecinin 0.5 Mpa basınç altında 300 °C ısıda 30 dakikalık işlem sonucunda başarıyla gerçekleştirildiği ifade edilmektedir. (Jakobsen vd. 2004).



Şekil 2.21 Altın-altın yöntemi ile paketlenmiş EDK yapısı (Min ve Rebeiz 2006)
a. Paketlenmiş yapının iç görünümü, b. Paketleme öncesi EDK yapısı, c. Paketlenmiş yapı

3. MATERYAL VE YÖNTEM

3.1 Gömülü Yatay Beslemeli Paket Yapısının Üretim Yöntemleri

Bu bölümde METU MEMS Merkezinde geliştirilen yatay beslemeli paket yapısının üretim adımları yer almaktadır. Kısaca üretim akışı aşağıdaki ana başlıklara ayrılabilir.

- Pul temizleme
- Yüzey pürüzlendirme
- Metal kaplama ve aşındırma
- Litografi
- Termal oksitleme
- KOH ile pulların derin aşındırılması
- Pul yapıştırma

3.1.1 Pul temizleme

Sürecin ilk adımlarından biri olan pul temizleme işlemi için pullar 30 dakika piranha adı verilen kimyasal solüsyona daldırılır. Piranha solüsyonu 1:1 oranında sülfirik asit ile hidrojen peroksit'in karışımı ile elde edilir.

3.1.2 Yüzey pürüzlendirme

Kullandığımız pul cam veya kuvarz ise yüzeylerine metallerin yapışabilmesi için pul tamponlanmış HF asiti içerisinde bir süre tutularak yüzeyi pürüzlendirilir. Bu işlem metalin pul üzerinden soyulmasını engellemektedir.

3.1.3 Metal kaplama ve aşındırma

Metal kaplama yöntemleri üç gruba ayrılır:

- Tozutma
- Buharlaştırma
- Elektro kaplama

Tez kapsamında kullanılan metal kaplama yöntemi tozutma yöntemidir. Şekil 3.1’de METU MEMS merkezinde kullanılan tozutma cihazı yer almaktadır. Pul, vakum haznesi içerisine yerleştirildikten sonra hazne yüksek vakuma alınmakta ve daha sonra metallerin bulunduğu vakum altında tutulan başka bir hazneye yerleştirilmektedir. Ardından, yüksek vakumda tutulan metal malzemenin tozutularak pulların yüzeyine yapışması sağlanmaktadır. Bir sonraki kısımda bahsedilecek litografi adımından sonra, kaplanan metaller ıslak veya kuru yöntemlerle aşındırılmaktadır. Tez kapsamında, her metal için uygun aşındırıcı malzeme kullanılarak aşındırma tezgahlarında (Şekil 3.2) ıslak aşındırma süreci gerçekleştirilmiştir.



Şekil 3.1 ODTÜ MEMS Merkezinde kullanılan Tozutma cihazı



Şekil 3.2 Islak aşındırma sürecinde kullanılan aşındırıcılar ve tezgah

3.1.4 Litografi

Litografi, ışığa duyarlı fotorezist ismi verilen malzemenin pul üzerine serilmesi ve pozlandıktan sonra şekillendirilmesidir. Litografi işlemi 3 ana başlıkta özetlenebilir:

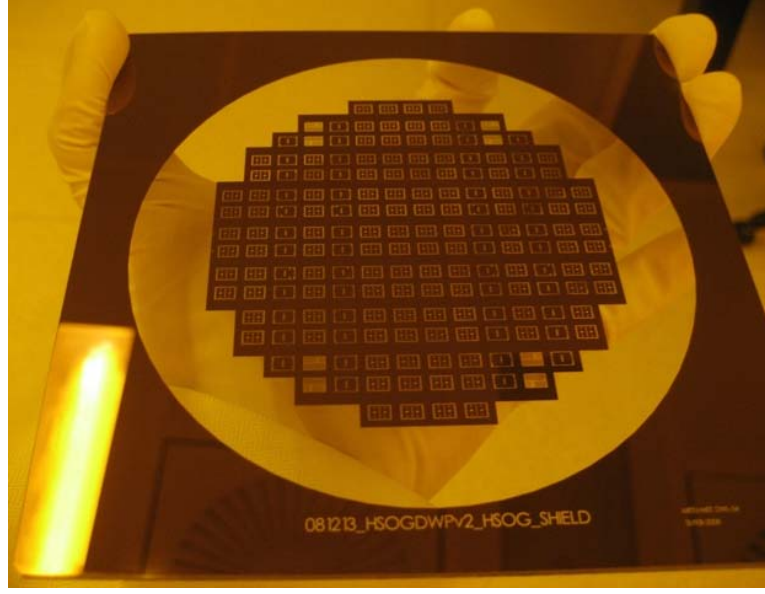
- Fotorezist serilmesi işlemi; çevirme hızı fotorezist malzemenin kalınlığına göre ayarlanarak pul çevirici cihazı ile gerçekleştirilmektedir. Serme işleminden sonra rezistin sıcak tabla üzerinde pişirilmesi sağlanır. Şekil 3.3'te pul çevirme cihazı ve fotorezist serildikten sonra pulun pişirildiği sıcak tabla görülmektedir.
- Pozlama işleminde; krom kaplı maske üzerindeki şekiller, morötesi ışık uygulanarak Maske Hizalayıcı cihazı ile pula aktarılır. Fotorezist; duyarlı olduğu dalga boyundaki morötesi ışık yardımıyla pozitif veya negatif olmasına göre pul

üzerinde şekillendirilir. Tez kapsamında hem pozitif hem de negatif fotorezist kullanılmıştır. Krom kaplı maske üzerindeki (Şekil 3.4) şekillerin pula aktarılmasını sağlayan Maske hizalayıcı cihazı Şekil 3.5’te görülmektedir.

- Çözelti içerisine atılan pulda pozitif fotorezist kullanıldığında; ışık gören bölgeler, negatif fotorezist kullanıldığında ise ışık görmeyen bölgeler çözelti içerisinde çözülür.



Şekil 3.3 Pul çevirme cihazı



Şekil 3.4 Maske



Şekil 3.5 Maske Hizalayıcı cihazı

3.1.5 Termal oksitleme

Termal oksitleme, oksijen moleküllerinin, pulların yapıldığı silisyum ile sıcaklığın etkisiyle tepkimeye girerek, pulların üzerinde SiO₂ moleküllerinden oluşan, istenilen kalınlıkta bir katman oluşturulması işlemidir. Oksitleme işlemi termal olarak yapılabildiği gibi, LPCVD (*Liquid Plasma Chemical Vapour Deposition*) cihazı ile düşük basınçta, 525-725°C arasında sıcaklık altında veya PECVD (*Plasma Etched Chemical Vapour Deposition*) cihazı ile 300 °C sıcaklık altında gerçekleştirilebilir.

Termal oksit sürecinde 1150°C gibi çok yüksek sıcaklıklarla oksitleme işlemi gerçekleştirilir. Bu sıcaklıkta Oksijen molekülleri Silisyum pula nüfuz edip, içindeki silisyum atomlarıyla bağ oluşturarak Silisyumdioksit (SiO₂) katmanını oluşturmaktadır. LPCVD ve PECVD yöntemlerinde ise SiO₂ molekülleri pul üzerine eklenen bir katman durumundadır.

Silisyum pul üzerinde SiO₂ katmanının oluşturulmasının en önemli nedenlerinden biri maskeleme amaçlı kullanılmasıdır. Litografi işleminde fotorezist kullanıldığı bir önceki kısımda anlatılmıştır. Litografi sonrası yapılacak aşındırma sürecinde rezistin dayanabilmesi MEMS yapıların istenilen kalitede üretilmesi açısından oldukça önemlidir. Maskelemede kullanılan rezist, kalınlığı istenilen seviyeye ulaşsa bile, aşındırma sürecinde yeterli dayanıklılığı gösteremeyip silisyum pulun aşınmasının kontrollü olmasını engellemektedir. Bu nedenle pulun SiO₂ ile kaplanarak aşındırma işlemine dayanıklılığının artırılması yoluna gidilmektedir. Tez kapsamında tasarlanan kapak pulun, oyukların açılması ve dış dünya bağlantı pencerelerinin oluşturulması sürecinde, kullanılan potasyum hidroksit (KOH) çözeltilisine dayanıklılığının artırılması için termal oksitleme işlemi gerçekleştirilmiş ve 1,2 µm kalınlığında SiO₂ katmanı silisyum pul üzerinde oluşturulmuştur.



Şekil 3.6 Termal oksitleme cihazı

Şekil 3.6’da termal oksitleme cihazı görülmektedir. Bu cihazla SiO_2 büyütüldüğü gibi boron ve fosfor katkılama amaçlı da kullanılmaktadır. Aynı şekilde PECVD cihazı ile nitrür, SiO_2 ; LPCVD cihazı ile de nitrür, SiO_2 , düşük ısıda oksit, polisilisyum kaplanabilmektedir.

Termal oksit cihazı ile kaplanan SiO_2 kalınlıkları Nanometrics cihazı ile ölçülmektedir. Şekil 3.7’de ODTÜ MEMS Merkezi’nde kullanılan Nanometriks cihazı görülmektedir.



Şekil 3.7 Nanometriks cihazı

3.1.6 KOH ile silisyum pulların derin aşındırılması

Kullanılan aşındırıcının özelliklerine bağlı olarak geliştirilmiş aşındırma yöntemleri iki gruba ayrılır:

- Islak aşındırma

Asit temelli kimyasal maddeler kullanılan yöntemlerdir. Bu yöntemler anizotropik kazıma ve izotropik kazıma diye kendi içerisinde gruplandırılabilir. Anizotropik aşındırma KOH, EDP gibi kimyasalların kullanıldığı ve V şeklinde oyuk oluşmasını sağlayan aşındırma yöntemidir. Oluşan oyuğun V şeklinde olması silisyum pulun kristal yapısı ile ilgilidir. İzotropik kazımda HF, HC asit gibi kimyasal maddeler kullanılarak U şeklinde oyuk oluşması sağlanmaktadır.

- Kuru aşındırma

Silisyum pulların aşındırılmasında kullanılan yöntemdir. Paralel elektrotlu tepkime odalarında kazıyıcı gazlar kullanılarak yapılan derin aşındırma yöntemidir. Bu işlem DRIE (*Deep Reactive Ion Etching*) cihazı ile yapılmaktadır (Şekil 3.8). Bu adımda, fotorezist (veya SiO_2 gibi bir başka malzeme) ile maskelenen silisyum pulun içerisine oldukça dar ve derin kuyular açılması mümkün olmaktadır. Bu üretim adımı, DRIE cihazında çeşitli gazlar kullanılarak gerçekleştirilmektedir. Tez kapsamında oyuk oluşturulması için kullanılan yöntem ıslak aşındırma kategorisinde yer alan anizotropik aşındırma yöntemidir.

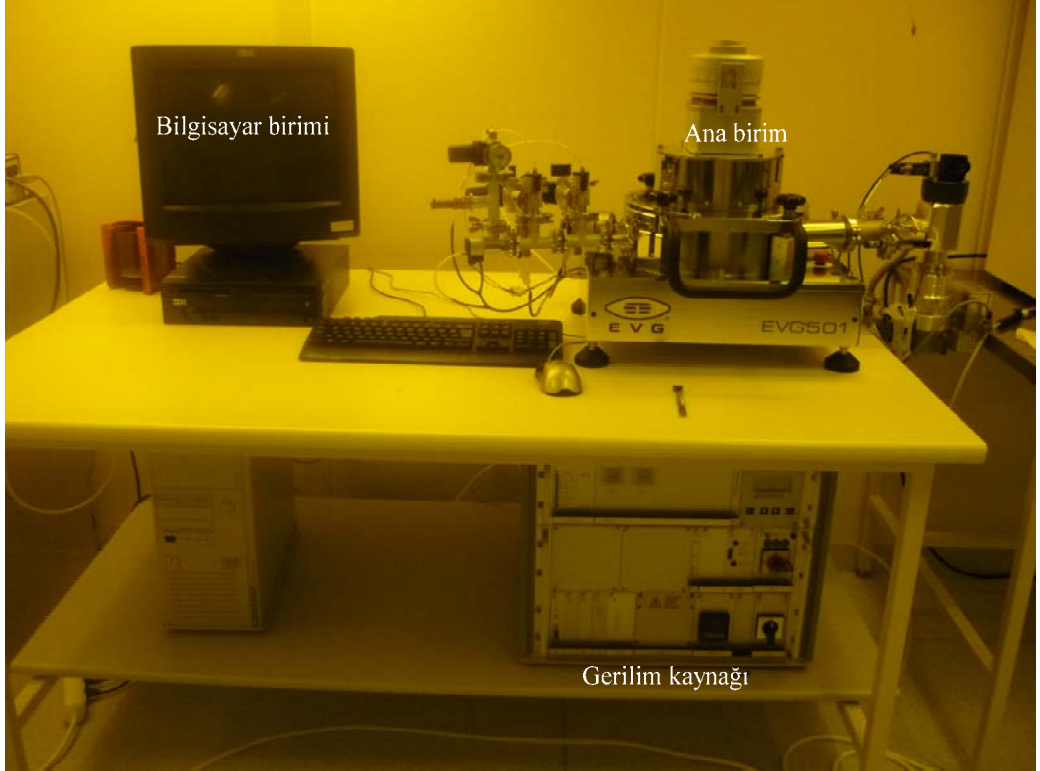


Şekil 3.8 Silisyum tabanda derin kuyuların oluşturulmasında kullanılan DRIE cihazı

3.1.7 Pul yapıştırma

Silisyum veya cam tabanların birbirini ile aralarında kimyasal bağ oluşturarak yapışmasını Pul Yapıştırma cihazı sağlar (Şekil 3.9). Pul yapıştırma cihazına yerleştirilmeden önce birleştirilecek pulların yüzeylerinin tozdan ve yabancı parçacıklardan arındırılması gerekir. Üzerlerindeki mikro yapıların maske hizalayıcı cihazı ile hizalandığı iki pulun

yüzeyleri oda sıcaklığında temas ettirilir. Elektriksel iletkenliği sağlaması için pulların üzerine grafit levha konulur. Daha sonra hazırlanmış plakalar yüksek sıcaklığa çıkarılır. Grafit levha üzerinden üstteki pula yüksek gerilim verilir. Yapıştırma sürecine göre birleştirmeye yardımcı olmak için basınç, elektrostatik alan, sıcaklık vb. uygulanabilir.



Şekil 3.9 Pul yapıştırma cihazı

3.2 Gömülü Yatay Beslemeli Paket Yapısının Üretim Adımları

3.2.1 Taban pul üretimi

- Altgeçiş metalinin serilmesi ve şekillendirilmesi

İlk maske seti kullanılarak, altın kaplanıp litografisi yapılan ve metalleri aşındırılan pul Şekil 3.10'da görülmektedir. Üretimin bu aşamasında mikroşerit yapıda altgeçiş oluşturulmuştur.



Şekil 3.10 İlk maske setinin üretim sonrası fotoğrafı

- BCB katmanının serilmesi ve şekillendirilmesi

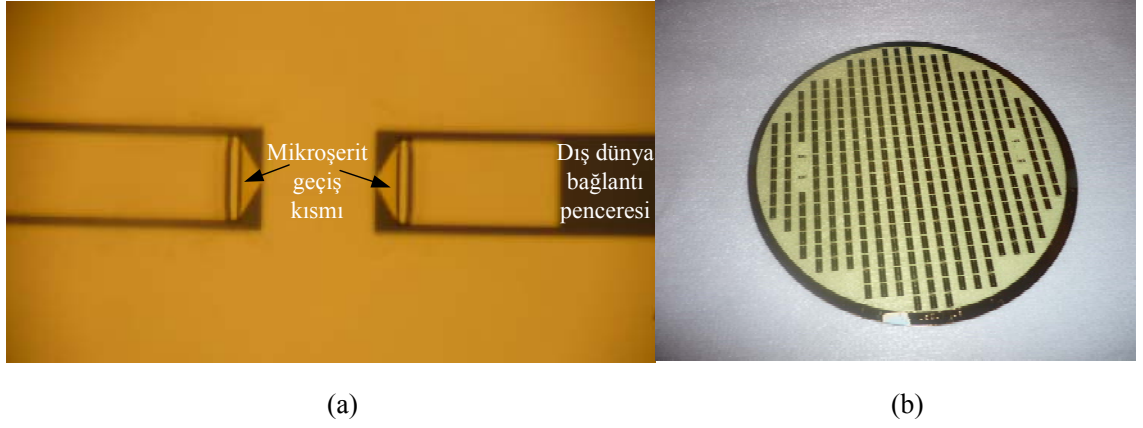
İkinci maske seti kullanılarak, önceki işlemlerle mikroşerit altgeçişin oluşturulduğu kuvarz pul üzerine BCB kaplanıp litografisi yapılmıştır. BCB'nin materyal özellikleri Çizelge 3.1'de yer almaktadır.

Çizelge 3.1 BCB (Benzo-cyclo-butene) materyal özellikleri

	BCB (Benzo-cyclo-butene)
Dielektrik katsayısı	2,65
Bozulma gerilimi (V/cm)	3×10^6
Direnç(Ω -cm)	1×10^{19}
Termal iletkenlik (W/m ² K)	0,29
Tg (°C)	>350
Young modülü (Gpa)	2,9±0,2
Gerilme direnci (Mpa)	87±9
Poisson Oranı	0,34

- EDK yapısının ve yapıştırma halkasının serilmesi ve şekillendirilmesi

Üçüncü maske seti kullanılarak, BCB malzeme üzerine altın kaplanıp litografisi yapılan ve metalleri aşındırılan yapı ve pul Şekil 3.11'de görülmektedir.

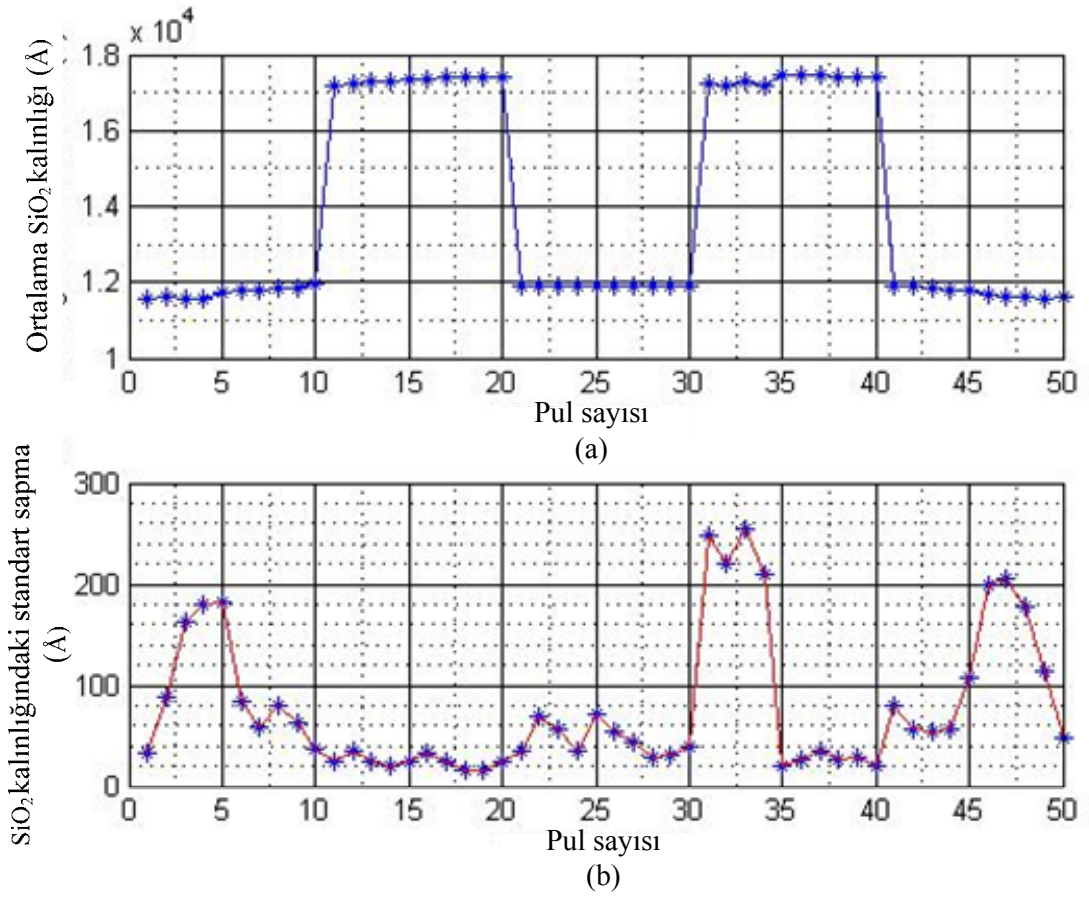


Şekil 3.11 Taban pulun üçüncü maske basıldıktan sonraki fotoğrafı

3.2.2 Kapak pul üretimi

- Termal oksitlemenin gerçekleştirilmesi

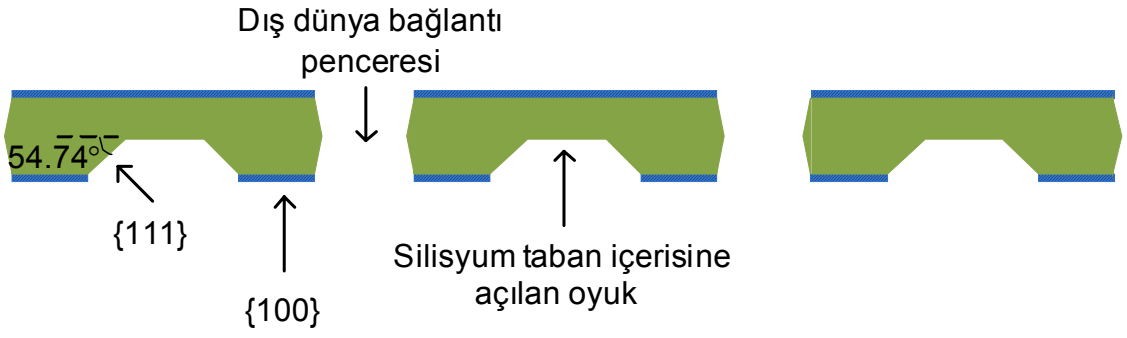
Termal oksit cihazı ile kaplanan ve tez kapsamında üretimde kullanılacak olan 10 adet HRS pulun nanometrik cihazı ile alınan ölçüm sonuçları Şekil 3.12’de yer almaktadır. Toplam 50 adet pul üzerinde SiO_2 kaplanmış olup, grafikteki 20-30 slotlardaki pul tez kapsamında kullanılacak HRS pulları göstermektedir. HRS pul 12000 Å kalınlığında (Şekil 3.12.a), 10-20 ve 30-40 slotlarda bulunan pullar, üzerlerinde daha önceden de SiO_2 bulunduğu için 18000 Å kalınlığındadır. Tüm pullardaki standart sapmanın 260 Å değerini geçmediği, 20-30 slotlardaki pullar için ise 80 Å değerinden daha küçük olduğu Şekil 3.12.b’de görülmektedir. Termal oksit cihazı ile kaplanan pulların kırılma indisi ölçümü IR-VASE elipsometre cihazı ile (J.A.Woollom Co. Lincoln, NE, USA) gerçekleştirilmiş ve 1,44 olarak ölçülmüştür.



Şekil 3.12 Nanometrik cihazı ile ölçülen SiO₂: a. kalınlık, b. standart sapması

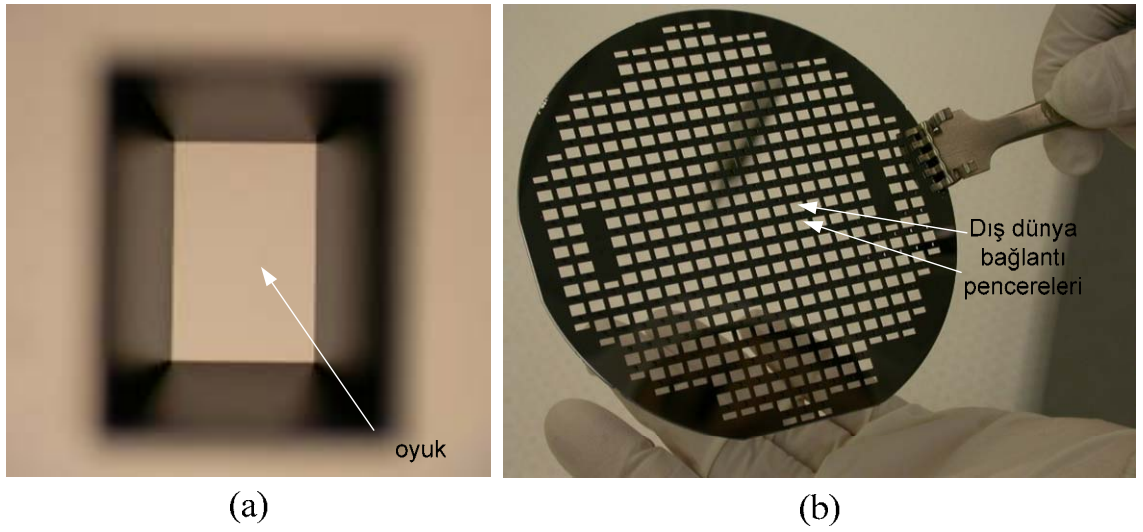
- Litografi ve KOH ile pulların derin aşındırılması

Dış dünya bağlantı penceresinin ve oyukların oluşturulması için litografi ile şekillendirilen pul KOH (potasyum hidroksit) çözeltisinde bekletilir. Anizotropik aşındırma tekniği olarak adlandırılan bu sürecin işleyişi Şekil 3.13'te görülmektedir. 500 µm kalınlığındaki silisyum pul üzerinde gerçekleştirilen bu adımda, SiO₂ maske katmanı kullanılmıştır. KOH içerisine daldırılan pulda, her iki taraftan birden gerçekleşen 250 µm aşındırma sonucunda dış dünya bağlantı pencereleri, tek bir yüzde, MEMS yapıların üzerine oturacak 250 µm derinliğinde oyuklar elde edilmektedir. KOH, EDP gibi kimyasal maddeler (111) düzlemini, (100) düzlemine oranla çok yavaş aşındırmaktadır. V şeklinde oyuk oluşmasının nedeni bölgede yavaş da olsa aşınma gerçekleşmesidir. Aşınma hızı, silisyum pulun kristal yapısı ile ilgilidir (Ernest 1978).



Şekil 3.13 Anizotropik aşındırma tekniği

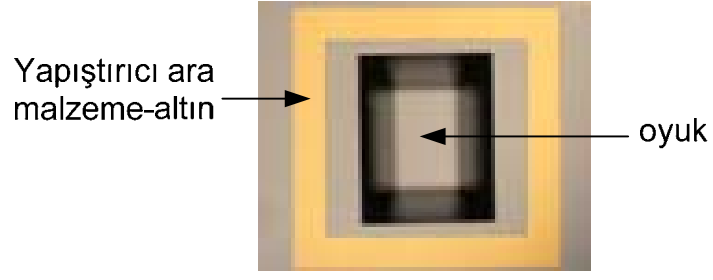
Üretimin bu aşamasında dördüncü ve beşinci maske seti kullanılarak litografisi yapılmış ve KOH içerisinde daldırılarak aşındırılıp, oyuk ve dış dünya bağlantı penceresi oluşturulmuştur. Şekil 3.14'te üretim sonrası pul üzerinde oluşturulan yapılar görülmektedir.



Şekil 3.14 KOH ile: a. oyuk, b. dünya bağlantı pencerelerinin oluşturulması

- Metal kaplanıp yapıştırma halkalarının şekillendirilmesi

Üretimin bu aşamasında altıncı maske seti kullanılarak, altın kaplanıp litografisi yapılmış ve metalleri aşındırılarak paketlenme için gerekli altın yapıştırma halkaları şekillendirilmiştir (Şekil 3.15).



Şekil 3.15 Kapak pul üzerinde yapıştırma halkasının şekillendirilmesi

3.2.3 Kapak pulun ve taban pulun yapıştırılması

Yapıştırma sürecinin geliştirilmesi için iki farklı deneme adımı başlatılmıştır. Bunlar:

- Boş pulların altın-altın yapıştırma tekniği ile yapıştırılması

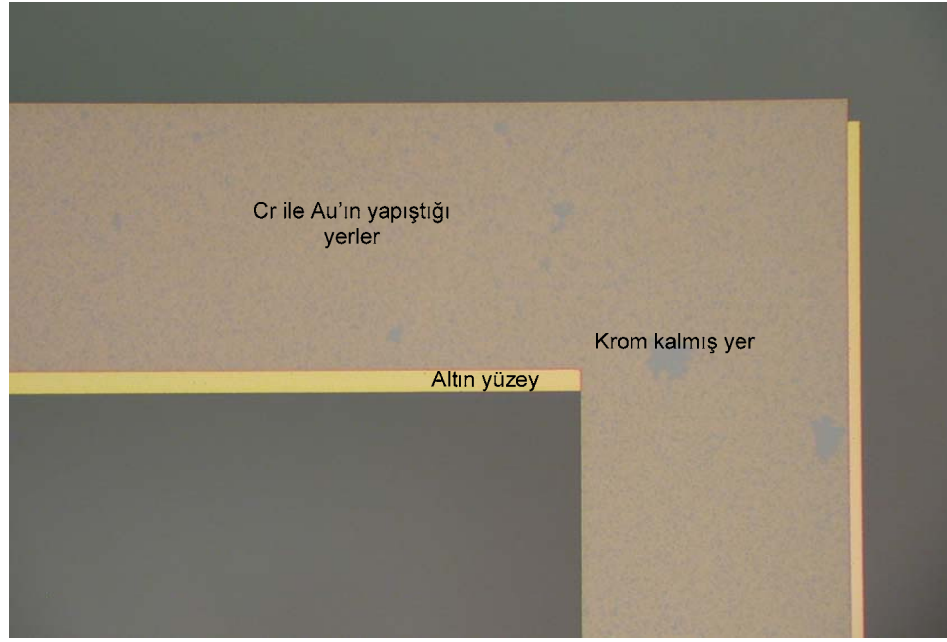
Bu doğrultuda dört adet paketleme denemesi yapılmıştır. Bu paketleme denemelerinde uygulanan işlemler ve elde edilen sonuçlar aşağıda yer almaktadır.

- Deneme 1: 350°C sıcaklıkta 100/1500 Å Cr/Au kaplı pullar 30 dakika süreçten geçirilmiş ve pulların birbirine yapışmadığı gözlemlenmiştir.
- Deneme 2: Daha sonra metal kalınlığı artırılarak 100/5000 Å kalınlıkta Cr/Au kaplı pulların 350°C 30 dakika tutulduğu süreç sonunda yine başarılı olunamamıştır.
- Deneme 3: Aynı pullar 350°C 60 dakika yapıştırma cihazında tutulmuş ve pulların birbiri ile kısmen yapıştığı gözlemlenmiştir.
- Deneme 4: Literatürde daha önceden sunulan çalışmalardan yola çıkılarak (Min, Rebeiz 2006), 365°C'de 60 dakika süreçte tutulan pulların beklenildiği gibi birbirine yapıştığı gözlemlenmiştir. Şekil 3.16'da yapışan pulların resmi yer almaktadır.

Tüm denemelerde pulların arasında hava kalmasını engellemek için, pul yapıştırıcı cihazın bir özelliği olan ve bayrak diye adlandırılan 50 µm kalınlığında küçük metal

levhalar, pulların arasına yerleştirilmiş ve cihazın içi vakumlandıktan sonra bu bayraklar çekilerek arada hava kalmaması sağlanmıştır.

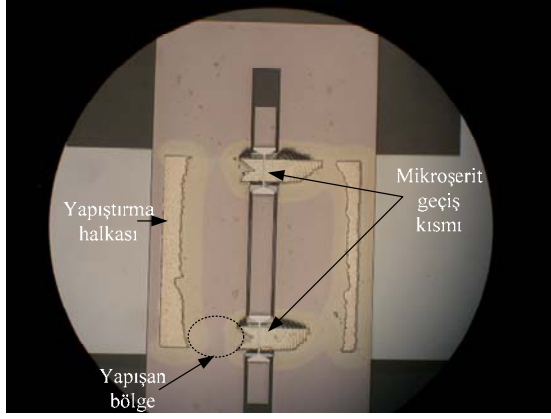
Üretim işlemlerinin iyileştirilmesinin ardından RF MEMS yapılar, boş pul denemeleri ile geliştirilen yöntemle paketlenmiş ve elektromanyetik başarımlarının nasıl etkilendiği incelenmiştir.



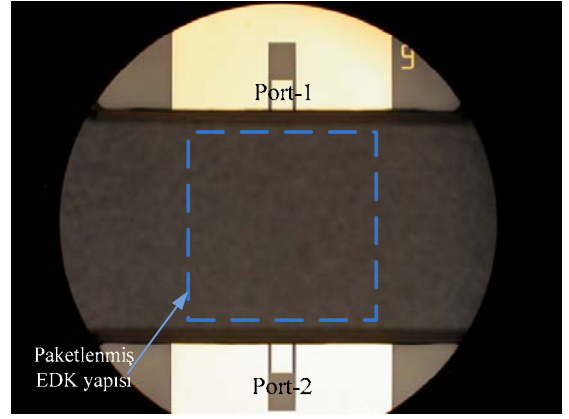
Şekil 3.16 Denemeler sonrası yapışan boş pul

- EDK hatlı yapıların altın-altın yapıştırma tekniği ile yapıştırılması

Elektromanyetik başarımlarının asgari düzeyde etkilenmesi için, RF MEMS yapıların paketlenmesi sırasında kapak pulu olarak yüksek öz dirençli silisyum pullar kullanılmıştır. Üretimin bu aşaması bittikten sonra RF iletim hattının ölçümleri alınmış ve pul pakatlendikten sonra iletim hattının performansı değerlendirilmiştir. Şekil 3.17'de EDK hattı oluşturulmuş üretim pulu ile kapak pulun ısı sıkıştırma ile altın-altın yapıştırma yöntemi ile paketlenmiş hali görülmektedir.



(a) Kuvartz pul yüzeyinden çekilen fotoğraf



(b) Silisyum kapak pul yüzeyinden çekilen fotoğraf

Şekil 3.17 Taban pul ile kapak pulun ısı sıkıştırma ile altın-altın yöntemi ile yapıştırılması

4. ARAŞTIRMA BULGULARI

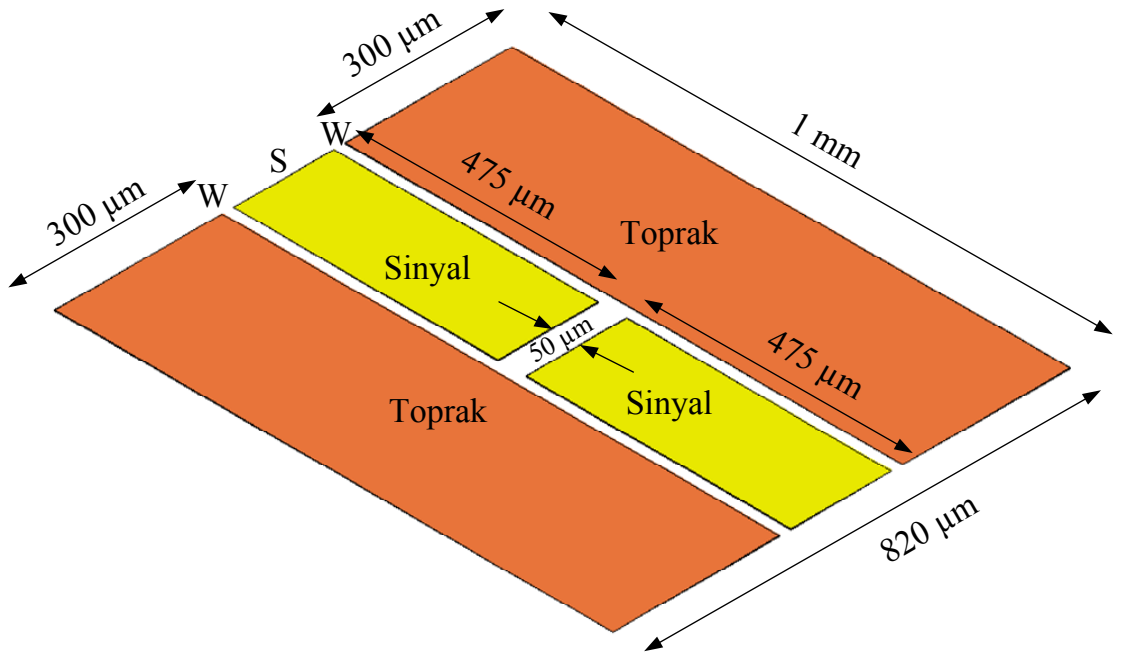
Bu bölümde Yatay/Dikey Beslemeli paket yapısının içerisine yerleştirilecek RF MEMS yapıların elektromanyetik başarımının araştırılması kapsamında HFSS yazılımı kullanılarak çeşitli modellemeler yapılmıştır. Yatay beslemeli paketleme için tasarlanan yapıda, sinyal ve toprak hatları Şekil 4.1’de görüldüğü gibi aynı düzlemde yer almaktadır. Dielektrik alttaş gibi davranan taban pulun üzerinde; aralarında açıklık bulunacak biçimde, toprak ve sinyal hatları; toprak/sinyal/toprak biçiminde yerleştirildiğinde, bu bir EDK yapısı oluşturmaktadır. Yapıştırma halkasının bu EDK iletim hattı üzerinden geçmesi durumunda, sinyal hattı ile toprak hattını ayırmak üzere araya serilen dielektrik malzemenin de etkisiyle oluşan yapı bir mikroşerit hat yapısıyla modellenebilir. Tez kapsamında RF MEMS aygıtlar için geliştirilen yatay beslemeli paket yapısının parçası olarak yapılan modellemelerden sonra, paket yapısının üretim sürecine başlanmıştır. Bu kapsamda, en iyi çözüm sağlayan 3 tasarımın maske setleri oluşturulmuş ve toplam 6 maske Cadence programı ile çizilmiştir. Tasarlanan ve maskeleri çizilen Yatay Beslemeli Paket yapısının ODTÜ MEMS Merkezi Üretim Tesisleri’nde üretimlerine başlanmıştır. Son olarak, üretimine başlanan paket yapısının deneysel ölçüm sonuçlarının değerlendirilmesi yapılmış ve diğer MEMS ürünler için uygunluğu değerlendirilmiştir.

4.1 HFSS ile Modelleme Çalışmaları

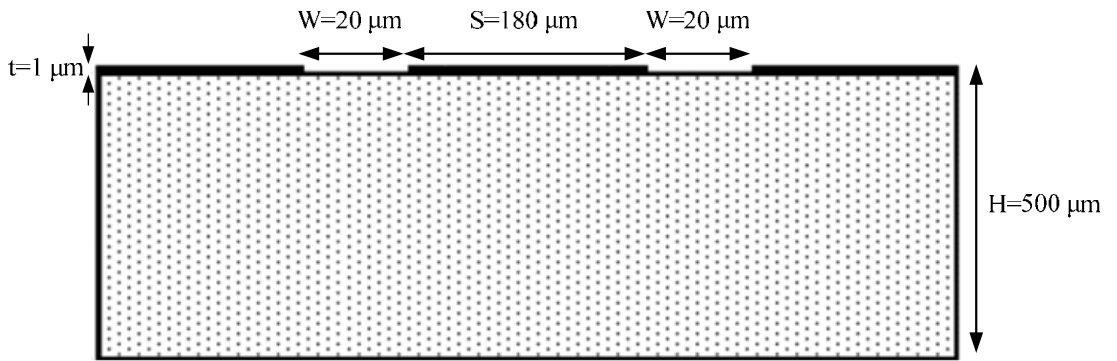
Bir eşdüzlemsel dalga kılavuzu yapısının etrafında yapıştırma halkası olması durumunda ve paketleme sonrasında iletim hattının RF performansının nasıl etkileneceğini araştırmak için çözüm yolu olarak sonlu elemanlar yöntemine dayanan HFSS yazılımı kullanılmıştır. HFSS yazılımında geometrik olarak çizimler yapıldıktan sonra analiz aşamasına geçmeden yazılım üzerinde çeşitli ayarlamalar yapılması, S parametrelerinin doğru analiz edilmesi açısından önemlidir. Tez kapsamında denenen modellemelere ilişkin yazılımda yapılan bu ayarlamalar ve EDK yapısı için örnek analiz sonucu Ek 4’te verilmektedir. Yazılımda hedef bir hata sınırı konulması gerekmekte, ardından bu hata sınırına ne kadar tekrarlar sayısı ile ulaşılabileceği belirlenmelidir. Her bir tekrarlar adımında HFSS yazılımı geometrik yapıyı dört tane üçgen yüzü olan ve

tetrahedra olarak adlandırılan küçük yapılara bölmektedir. Ardından bir önceki tekrarlama adımıyla son adımı kıyaslayarak hatayı çıkarmakta ve her bir adımda hatayı azaltarak yapının parametrelerine ulaşmaktadır. Burada tarama şekli; hızlı, ayrık ve iç değerlendirme olarak 3 gruba ayrılmakta olup, tez kapsamında iç değerlendirme yöntemi kullanılmıştır.

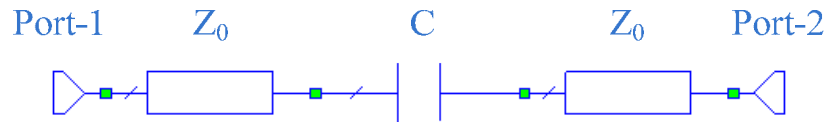
Şekil 4.1’de görülmekte olan, 20/180/20 μm olarak modellenen eşdüzlemsel dalga kılavuzu (EDK) yapısı her iki iletim hattı uzunluğu 475 μm olarak ve aralarında 50 μm açık devre bırakılarak sığal bir alan oluşturulmuştur. Burada $W=20 \mu\text{m}$, $S=180 \mu\text{m}$ ’dir (Şekil 4.2). H ise alttaş yüksekliğini ifade etmektedir. Modellemelerde taban pul olarak 500 μm kuartz pul, kapak pul olarak cam veya silisyum pul kullanılmıştır. Şekil 4.3’te tez kapsamında modellenmesi yapılan Model-2pml yapısı için AWR Microwave Office programı kullanılarak oluşturulan eşdeğer devre modeli görülmektedir. Modelde arada boşluk bulunan sinyal hattı Z_0 karakteristik empedansı, aradaki boşluk ise bir sığayla modellenmektedir. Sinyal hattı arasındaki boşluk, hattın birbirine bakan iki ucu arasında bir bağlaşım etkisi yaratmaktadır (Simons 2001). Bu boşluğun etrafında sinyal ve toprak hatları arasında oluşan saçaklanma etkisi, W çok küçük olduğundan ihmal edilmiştir. Oluşturulan eşdeğer devre modelinin devre elemanlarının değerleri; AWR Microwave Office programıyla ve HFSS ile elde edilen, S_{11} ve S_{21} genlik ve fazlarının uyumlandırılmasıyla elde edilmiştir.



Şekil 4.1 20/180/20 μm tasarlanmış EDK yapısı



Şekil 4.2 EDK yapısı hat uzunlukları

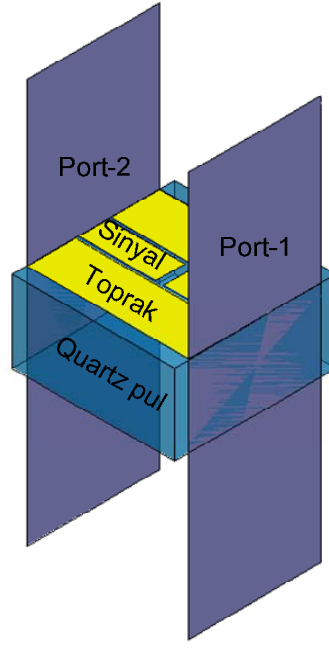


Şekil 4.3 20/180/20 μm EDK (Model-2pml) yapısı eşdeğer devresi

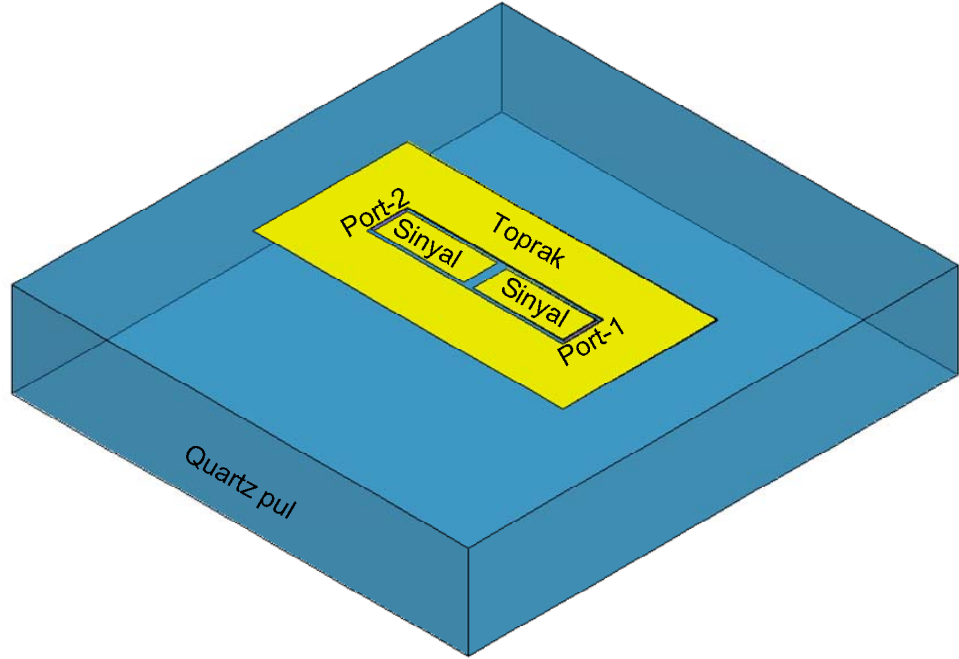
HFSS yazılımı ile modellemesi yapılan çizimlerle ilgili bilgiler Çizelge 4.1’de yer almaktadır. İlk modellemede dalga kapısı kullanılarak iki iletim hattının S_{21} araya girme kaybına bakılmıştır. Şekil 4.4’te dalga kapılı ve parça kapılı yapılar yer almaktadır. Dalga kapısı, bir arayüz üzerine yerleştirilen port tipidir. Bu arayüz tüm 3 boyutlu nesnelere ile arkaplan arasında mükemmel bir E sınırı olup, bu sınır hiçbir enerjinin giriş çıkışına izin vermez ve model yapısı ile dış dünya arasında bağlantı sağlar. S parametresini çözerken, HFSS yapısının doğal alanları tarafından uyarıldığını farzeder. HFSS her bir dalga kapısını uyararak, ilk olarak Port-1’i 1 Watt’a, Port-2’yi, 0 Watt’a; daha sonra, Port-1’i 0 watt’a diğer portları sırayla 1 watt’a çekerek çözüm oluşturur. Parça kapısı ise, 3D model için dahili port tipidir. Parça kapıları S parametresini doğrudan port üzerinde hesaplar. Karakteristik empedansı kullanıcı tarafından tanımlanan, sinyal hattından toprağa doğru dikdörtgen biçiminde yer alan kapı türüdür. Varsayılan sınır tüm kenarlarda mükemmel bir H sınırı olup, Z_s dalga empedansı karakteristiğine sahiptir. Parça kapısı dahili port olarak kullanıldığında, kaynağı kısa devre etmemesi için dalga kapılı yapının kaldırılması gereklidir. Yapıştırma halkasını, modellenen iletim hattı etrafından dolaştırabilmek için parça kapısı kullanılmıştır. Şekil 4.6’da görüldüğü gibi dalga kapısı yerine parça kapısı kullanılmasının S_{21} performansına etkisi ihmal edilecek kadar azdır.

Çizelge 4.1 Modellemeler ile ilgili tanımlamalar

Model Adı	Port tipi	PML	Yapıştırma halkası
Model 1	Dalga	-	-
Model 2	Parça	-	-
Model 2pml	Parça	+	-
Model 3	Parça	+	400 μm
Model 4	Parça	+	200 μm
Model 5	Parça	+	100 μm
Model 6	Parça	+	50 μm
Model 7	Parça	+	-
Model 8	Parça	+	100 μm



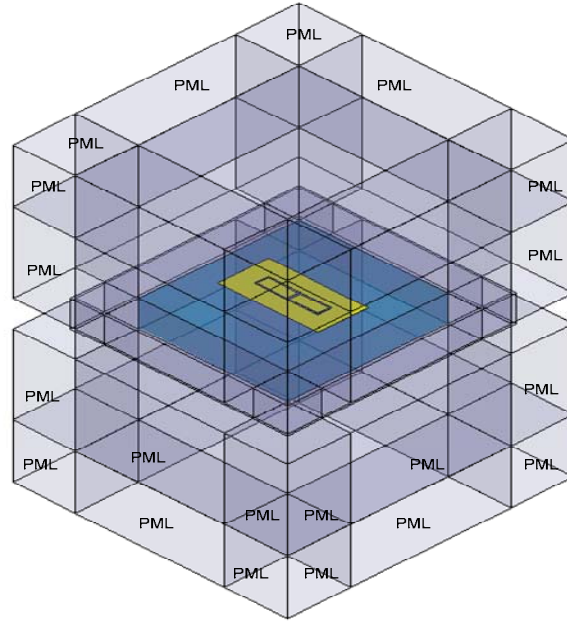
(a)



(b)

Şekil 4.4. a. Model-1 dalga kapı, b. Model-2 parça kapılı yapı

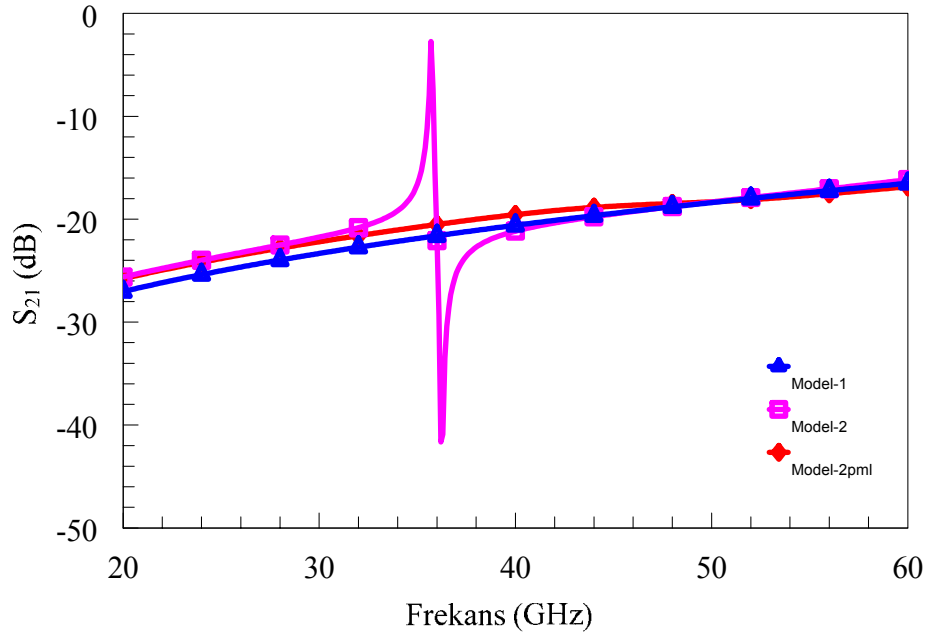
Model-2 parça kapılı yapı HFSS programı ile modellenerek S_{21} değeri incelendiğinde modelleme geometrisinin sınırlı tutulması gereksiniminin yarattığı etki frekans karakteristiğinde S_{21} değerinde ani bir atlama ile kendini göstermiştir. Bu sorunu ortadan kaldırmak üzere hattın çevresine Mükemmel Uyumlu Katman (*Perfect Matched Layer, PML*) (Berenger 1993, Berenger 1995) tanımlaması yapılmıştır. PML; elektromanyetik dalganın modellemeye ilişkin sınırlardan yansımalarını engellemek üzere yapının etrafında soğurucu bir katman tanımlamasına dayanır. Bu teknik, problemi Maxwell denklemleriyle çözmeye çalışır. Giden dalganın soğurulması için çeşitli teknikler vardır. Bunlardan ilki ışın sınırları, diğeri uyumlu katman olarak isimlendirilir. PML, uyumlu katman olarak isimlendirilen gruba dahil bir yöntemdir. Şekil 4.5'te Model-2'nin etrafında tanımlanan PML katmanları görülmektedir.



Şekil 4.5 Model-2'nin PML tanımlanmış hali (Model-2pml)

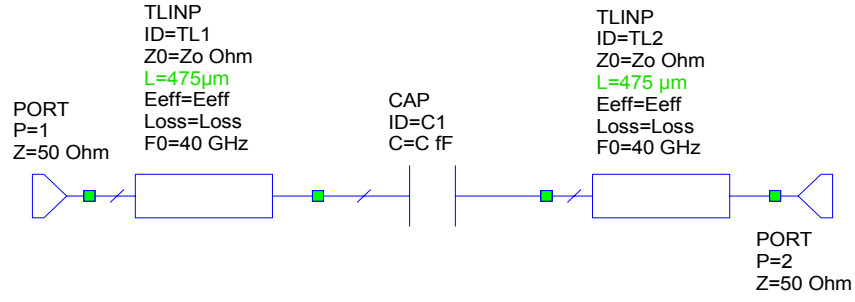
Grafiğin tüm bileşenlerinde frekans arttıkça araya girme kaybının azalması, hattın ortasındaki seri sığa etkisi gösteren boşluğun, geniş bantlı yüksek geçirgen filtre davranışını kanıtlar niteliktedir. Model-1, Model-2 ve Model-2pml yapılarının S_{21} değerleri incelenecek olursa PML kullanılmadığı durumda iletim hattının

modellenmesinde ortaya çıkan süreksizliklerin yarattığı etki frekansa bağlı değişimde, beklenmeyen bir atlama ile kendini gösterdiği Şekil 4.6’da görülebilir. Model 2’nin S_{21} değerinde 36 GHz civarlarında görülen bu etki, ilgili modelin etrafında PML katmanı tanımlanarak ortadan kaldırılmıştır. Tez kapsamında çizimleri yapılan tüm yapıların etraflarına, PML katmanları tanımlanmıştır. Tüm HFSS modellemelerinde incelenen sinyaller 20-60 GHz frekans aralığındadır.



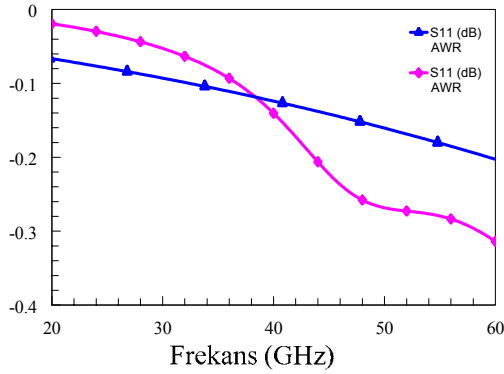
Şekil 4.6 PML'in etkilerinin incelenmesi

Şekil 4.1’de çizimi yapılan EDK yapısının, AWR Microwave Office programı kullanılarak oluşturulan eşdeğer devre modeli Şekil 4.7’de görülmektedir. Tez kapsamında HFSS yazılımı ile geometrik boyutlandırılması yapılmış modellemelerden elde edilen S parametreleri, AWR yazılımı ile çizimi yapılan eşdeğer devrenin S parametreleriyle eşitlenerek, eşdeğer devre elemanlarının değerleri bulunmaya çalışılmıştır.

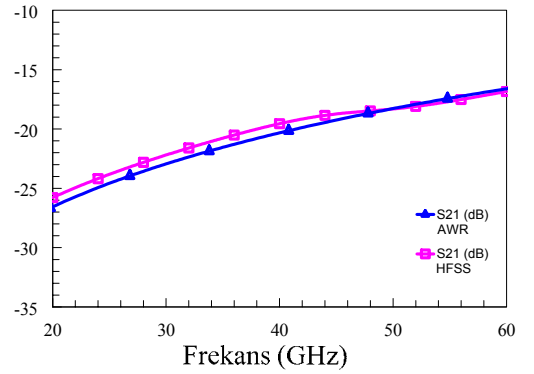


Şekil 4.7 Tez kapsamında incelenen Model-2pml yapısının eşdeğer devresi

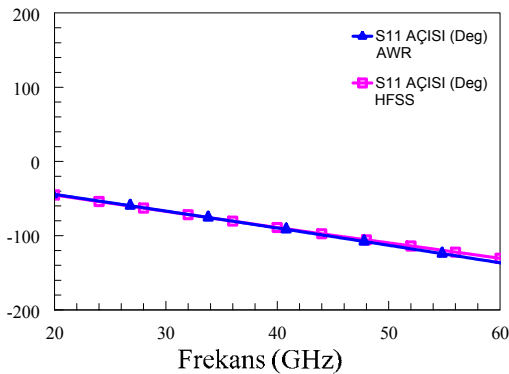
Model-2 pml eşdeğer devresi ile HFSS yazılımı ile elde edilen değerlerin karşılaştırması Şekil 4.8’de yer almaktadır. S_{11} ve S_{21} ’in genlik ve faz değerleri eşitlenmeye çalışarak iletim hattı boyunca kayıp, sığa, Z_0 , ϵ_{etkin} değerleri AWR Microwave Office programı ile hesaplanmış; frekans bandının merkez frekansında ($f_0=40$ GHz) sırasıyla kayıp, 87 dB/m; empedans, 52 Ω ; ϵ_{etkin} , 3.56 ve sığa, 3.72 fF olarak bulunmuştur.



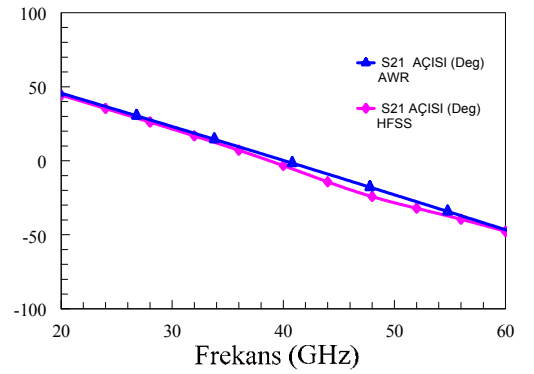
(a)



(b)



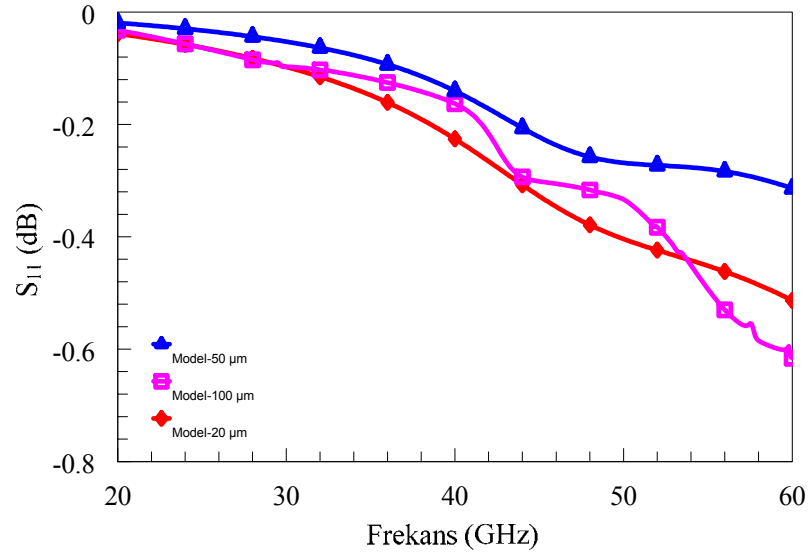
(c)



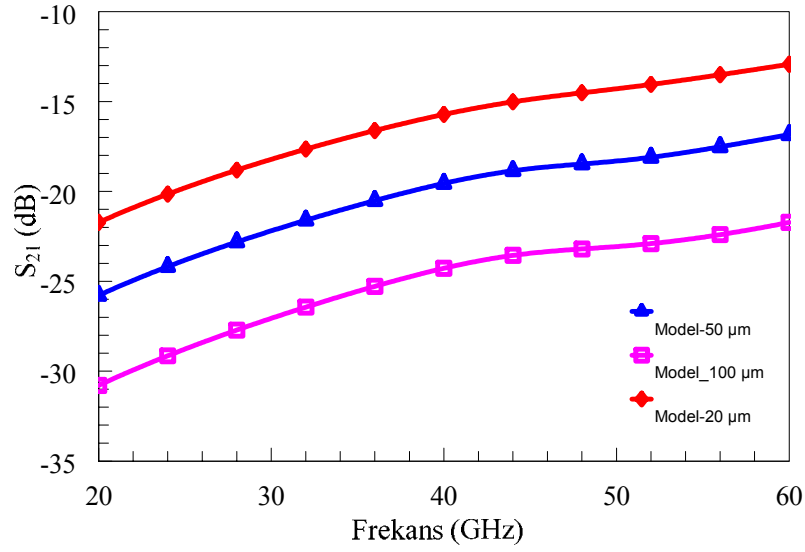
(d)

Şekil 4.8 Model-2pml yapısının eşdeğer devresi ile HFSS modelleme sonuçlarının karşılaştırılması

Şekil 4.9'da Model-2pml, Model-3, Model-4, Model-5 ve Model-6'da yer alan EDK yapısının ortasında bırakılan ve sığal bir etki oluşturan 50 µm mesafesinin artırılıp azaltılmasının etkileri incelenerek elde edilen S_{11} ve S_{21} değerleri görülmektedir. Açık devre uzunluğundaki artış, empedansı artırmakta, sığayı azaltmaktadır. Artan empedans daha fazla kayıp anlamına geldiğinden, açık devre uzunluğunun artışı S_{21} grafiğini, daha fazla kayıp ifade edecek biçimde aşağı çekmektedir. Frekansın etkisi ise $Z=1/j\omega C$ olması nedeniyle bir yüksek geçirgen filtre davranışını doğrulayacak biçimdedir. Aradaki mesafe artırılarak 100 µm mesafeye çıkartıldığında sığa değeri azalmakta ve buna bağlı olarak araya girme kaybı, incelenen 50 µm aralığa göre 5 dB kadar artmaktadır. Aradaki mesafe 20 µm olacak şekilde azaltıldığı durumda ise, sığa değeri artarak araya girme kaybı 5 dB kadar azalmaktadır (Şekil 4.9.b). Yansıma kaybı ise; en fazla etkinin gözlemlendiği 60 GHz frekansında 0,4 dB'den daha az fark oluşturmakta ve 50 µm boşluk bulunan yapı en iyi değere sahip model olmaktadır (Şekil 4.9.a)



(a)



(b)

Şekil 4.9 20/50/100 μm'nin: a.S₁₁, b.S₂₁ karşılaştırması

4.1.1 Tez kapsamındaki EDK yapısının elektromekanik hesaplaması

Tez kapsamında tasarlanan EDK temelli modellemelerde $H=500 \mu\text{m}$, $W=20 \mu\text{m}$, $S=180 \mu\text{m}$, $t=1 \mu\text{m}$ olarak seçilmiş ve taban pul olarak da $\epsilon_r=3,78$ olan kuvartz pul

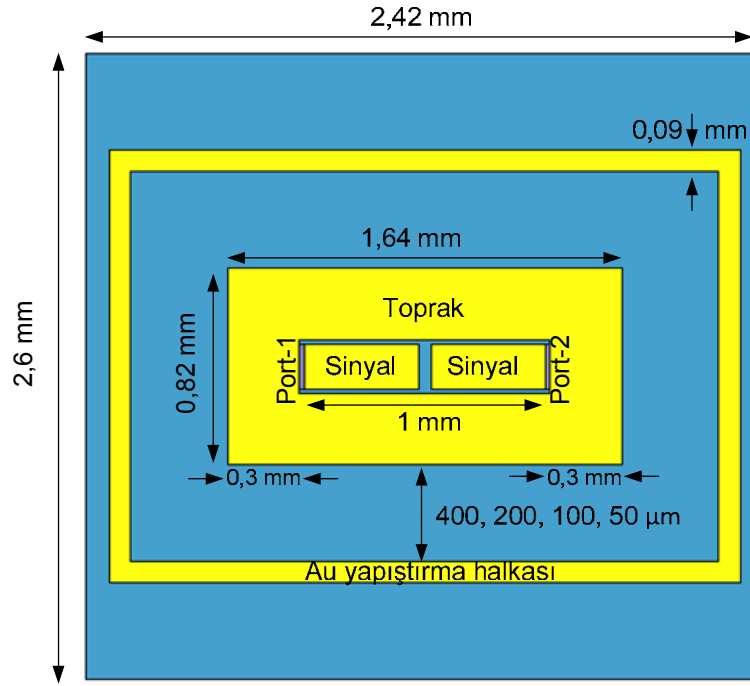
kullanılmıştır. Bu değerler için, karakteristik empedans ve etkin dielektrik sabiti değerleri Eşitlik 2.21 ve 2.23 formülleri ile $Z_0=52,25 \Omega$, $\epsilon_{\text{etkin}}=2,38$ olarak hesaplanır. Tez kapsamında incelenen tüm yapılarda Z_0 değeri 52Ω olacak şekilde boyutlandırmalar yapılmıştır. Tez kapsamında kullanılan kuvarz, cam ve silisyum malzemelerine ilişkin ϵ_r değerleri ve aynı EDK yapısı boyutları için Z_0 ve ϵ_{etkin} değerleri Çizelge 4.2’de listelenmiştir.

Çizelge 4.2 Çeşitli malzemelerin dielektrik sabiti değerleri ve tez kapsamında modellenen yapılar için karşılık gelen Z_0 değerleri

	ϵ_r	Modellenen yapılar için Z_0 değeri (Ω)	ϵ_{etkin}
Silisyum	11,9	32,05	6,33
Cam	4,6	48,36	2,78
Kuvarz	3,78	52	2,38

4.1.2 Yapıştırma halkasının EDK iletim hattı üzerindeki etkilerinin incelenmesi

Paketleme çalışmaları için gerekli yöntemlerden ısıl sıkıştırma ile altın-altın yapıştırma süreci için EDK iletim hattının etrafına altın yapıştırma halkası oluşturulması gerekmekte olup, modellemeler ile bu halkanın iletim hattı üzerine etkileri incelenmeye çalışılmıştır. Yapıştırma halkası metal olduğu için metalin EDK yapısında rezonans etkisi oluşturup oluşturmadığı araştırılmıştır. Bu amaçla yapıştırma halkasının iletim hattına uzaklığındaki değişimin etkilerini incelemek amacıyla, yapıştırma halkası hattın $400 \mu\text{m}$, $200 \mu\text{m}$, $100 \mu\text{m}$ ve $50 \mu\text{m}$ yakınından geçirilerek S_{21} değerleri incelenmiştir. Bunun nedeni S_{21} değerlerinin sinyalin port-1’den port-2’ye iletimi sırasında hattın ortasında yer alan ve sinyal özelliği gösteren açık devre bölümünün oluşturduğu araya girme kaybına (IL) ilişkin bilgi vermesidir. IL düz bir iletim hattının uçları arasında idealde 0 dB olmaktadır. Modellenen yapıda ise araya girme kaybı, ortadaki açık devre bölümünün etkisini yansıtacak biçimdedir. Bu etki seri sığaç nedeniyle bir yüksek geçiren filtre gibi olacaktır.

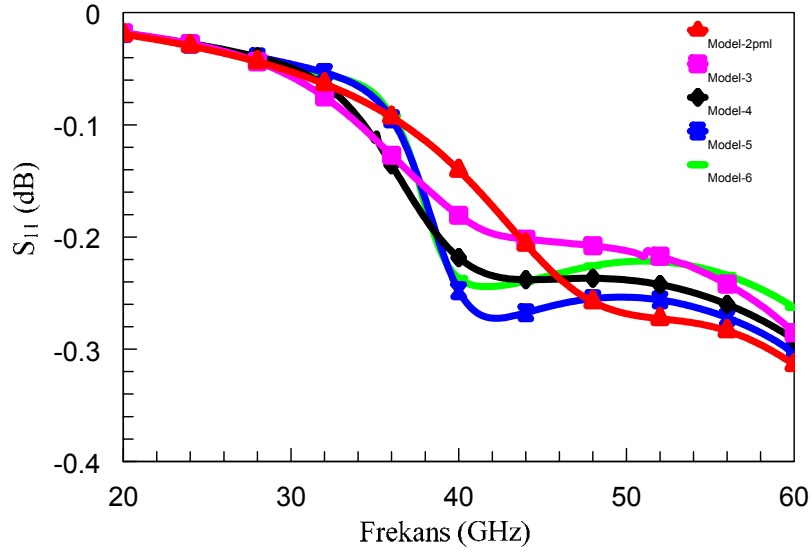


Şekil 4.10 Yapıştırma halkası ile çevrili Model-3, Model-4, Model-5 ve Model-6'nın şematik gösterimi

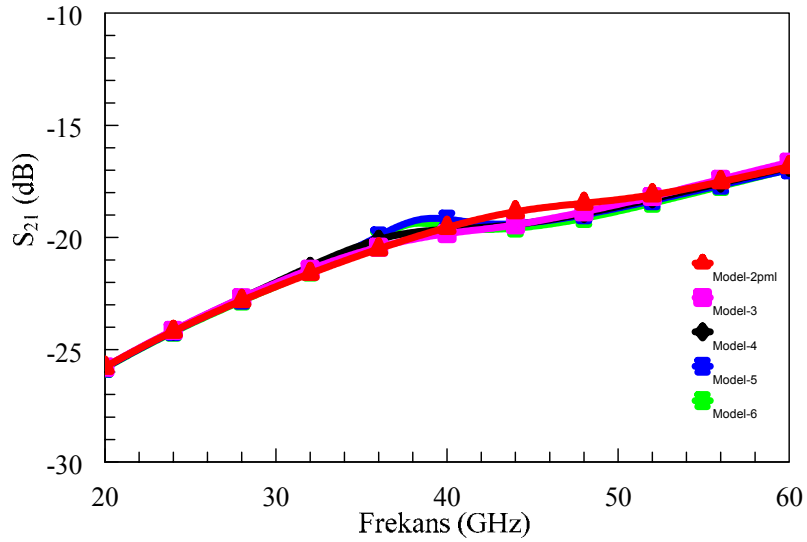
Şekil 4.10'da Model-3, Model-4, Model-5 ve Model-6'nın HFSS çizimleri ve boyutlandırması yer almaktadır. Bu modellerin HFSS simülasyonunda 0,1 GHz adımlarla 20-60 GHz aralığında içdeğerleme kullanılan çözümünde, maksimum tekrarlama sayısı 16, hedef hata toleransı 0,001 ve başlangıç dörtyüzlü sayısı 1161 olarak seçilmiş; çözüm sonunda elde edilen dörtyüzlü sayısı 22418 olmuş ve 0,0081 hata toleransına ulaşılmıştır.

Modeller incelendiğinde en fazla etkinin yapıştırma halkası 100 μm uzaklıktayken ve 40 GHz civarlarında ortaya çıktığı görülmektedir. Bu önemsenmeyecek kadar küçük etki yapıştırma halkasının uzunluğu ve halkanın EDK yapısına mesafesi ile ilişkilendirilmektedir. Aradaki mesafe azaldıkça halkanın da toprak hat gibi davranmaya başlaması nedeniyle, çok yakındaki etkilerinin daha az olduğu söylenebilir. Şekil 4.11.a'da yer alan S_{11} değerleri incelenecek olursa; etkinin önemsenmeyecek kadar az olduğu, 20-60 GHz frekans bandı boyunca 0,4 dB'den daha az fark olduğu görülmektedir. Şekil 4.11.b'de tüm modellerin S_{21} değerleri yer almaktadır. Burada en fazla etkinin gözlemlendiği 40 GHz frekansı değerlendirilecek olursa, yapıştırma

halkası yokken bu frekanstaki araya girme kaybının -20 dB seviyelerinde olduğu, halkanın mesafesinin etkisine bakıldığında ise en fazla etkinin görüldüğü 100 μm mesafe için (Model-5) araya girme kaybının -18 dB seviyelerinde olduğu görülür. Bu verilere dayanılarak, tüm frekans bandı incelendiğinde, metal halkanın iletim hattı üzerinde ihmal edilecek kadar küçük etkiler oluşturduğu söylenebilir.



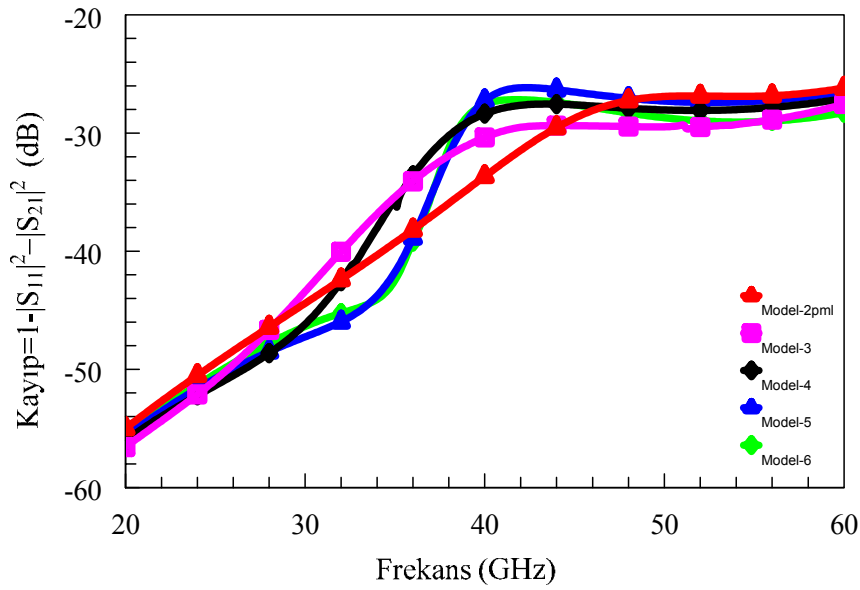
(a)



(b)

Şekil 4.11 Yapıştırma halkası ile çevrili modellerin: a.S₁₁, b.S₂₁ değerleri

Şekil 4.12’de yapıştırma halkası ile çevrili modellerin AWR yazılımında, Eşitlik 2.32 kullanılarak çizdirilmiş olan grafikleri görülmektedir. Grafikler incelendiğinde Model-3 ile Model-4’ün, Model-5 ile Model-6’nın kayıp değerlerinin birbirine yakın olduğu; Model-3 ile Model-4’ün 40-60 GHz aralığında, Model-5 ile Model-6’nın ise 20-40 GHz aralığında daha düşük kayıplı olduğu; 20-60 GHz bandının tümünde ise en düşük kayıp karakteristiğinin Model-2pml ile elde edildiği görülebilir. Ayrıca tüm grafiklerde beklendiği gibi yüksek geçirgen filtre davranışı gözlenmektedir. Dolayısıyla frekans yükseldikçe kayıp azalmaktadır.



Şekil 4.12 Yapıştırma halkası ile çevrili modellerin kayıp grafiği

4.1.3 Yapıştırma halkasının paralel anahtarlama yapısı üzerindeki etkileri

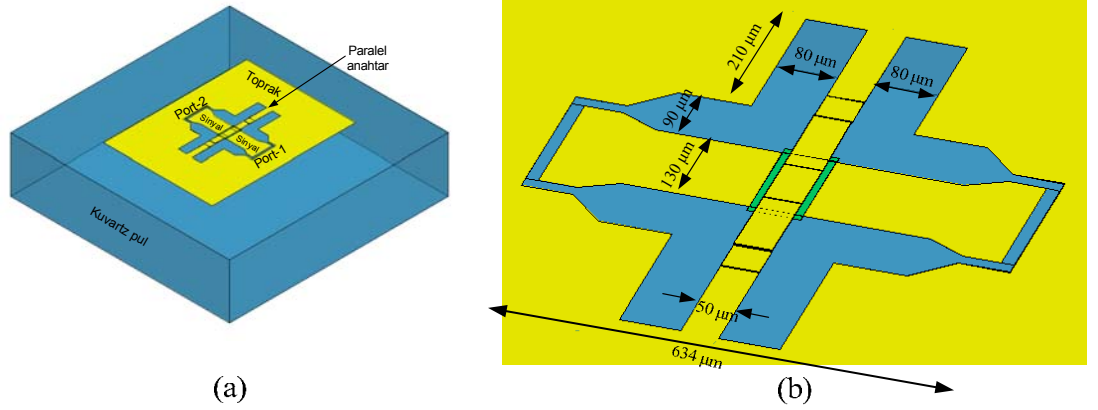
Şekil 4.13’te yer alan Paralel anahtarlama yapısında yukarı durum için (RF güç açık, DC kapalı) yansıma kaybı (RL) ve araya girme kaybı (IL) önemli olurken; aşağı durum için (RF güç kapalı, DC açık) yalıtım önem kazanmaktadır. Bunlarla ilgili detaylar 2. Bölüm’de yer almakta olup, idealde yukarı durumda RL $-\infty$ dB olması istenirken IL’un 0 dB olması istenir. Aşağı durumda ise yalıtım’ın $-\infty$ dB olması hedeflenir. Bu yüzden aşağıdaki formüllerden yola çıkarak;

Yukarı durum için: $RL=20.\log S_{11}$

Aşağı durum için: $Yalıtım=20.\log S_{21}$

değerleri incelenir.

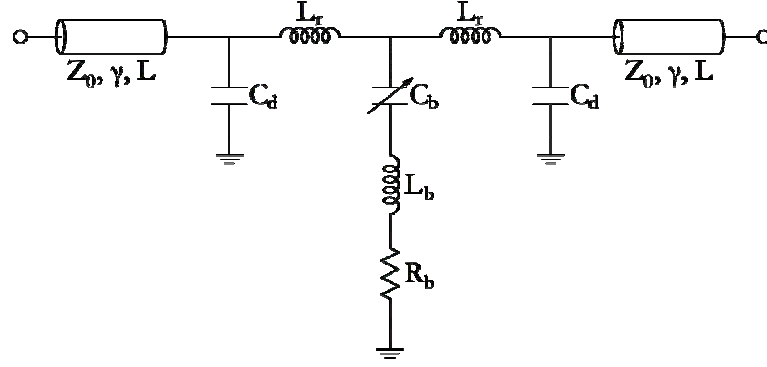
Yapıştırma halkasının paralel anahtarlama yapısı üzerindeki etkileri incelenirken 100 μm uzaklık dikkate alınarak HFSS yazılımı ile modelleme yapılmıştır. Paralel anahtarlama yapısının HFSS simülasyonunda 0,05 GHz adımlarla 20-60 GHz aralığında içdeğerleme kullanılan çözümünde, maksimum tekrarlama sayısı 12, hedef hata toleransı 0,01 ve başlangıç dörtyüzlü sayısı 4237 olarak seçilmiş; çözüm sonunda elde edilen dörtyüzlü sayısı 24958 olmuş ve 0,0023 hata toleransına ulaşılmıştır.



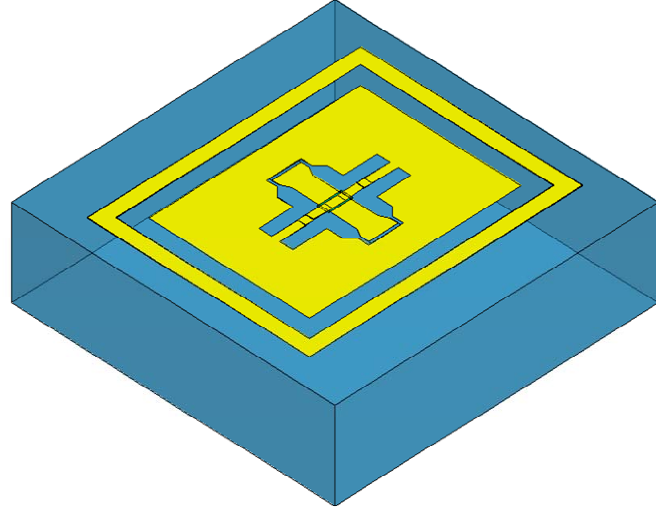
Şekil 4.13 Model-7 Paralel anahtarlamanın: a. yapısı, b. Boyutları

Şekil 4.13.a'da paralel anahtarlama yapısının HFSS modellemesi yer almaktadır. Bu anahtar yapısının tasarımı RF MEMS grubundan Çağrı Çetintepe tarafından yapılmış, yapıştırma halkasının etkilerini incelemek için HFSS çizimleri tarafımda yapılmıştır (Şekil 4.15). 90/130/90 μm EDK temelli yapı üzerine tasarlanmış paralel anahtar yapısının boyutları Şekil 4.13.b'de görülmektedir. Bu anahtar yapısında, toprak ile iletim hattı arasında mesafe artırılıp girintiler yaratılarak, bu bölgelerde yüksek empedans etkisi oluşturulmuştur. Şekil 4.14'te paralel anahtar yapısının eşdeğer devre modeli yer almakta olup, bu yüksek empedans etkisi bu bölgelerin süreksizlik indüktansını temsil etmektedir. Eşdeğer devre modelinde yer alan diğer bileşenler de verilecek olursa; C_b , L_b ve R_b , sırasıyla MEMS köprü sığa, indüktans ve direncini; C_d

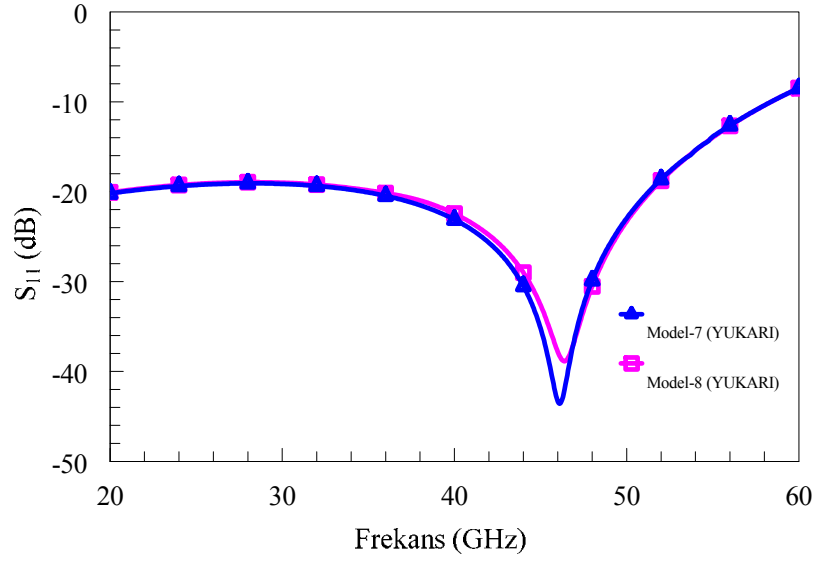
toprak plakası oyuklarından kaynaklanan süreksizlik sığasını temsil eder. Şekil 4.16.b S_{21} grafiğinde görülen 35,8 GHz rezonans frekansına ulaştıracak köprü indüktans değerlerinin belirlenmesi için, Çağrı Çetintepe tarafından çeşitli modelleme denemeleri yapılmıştır (Çetintepe 2010).



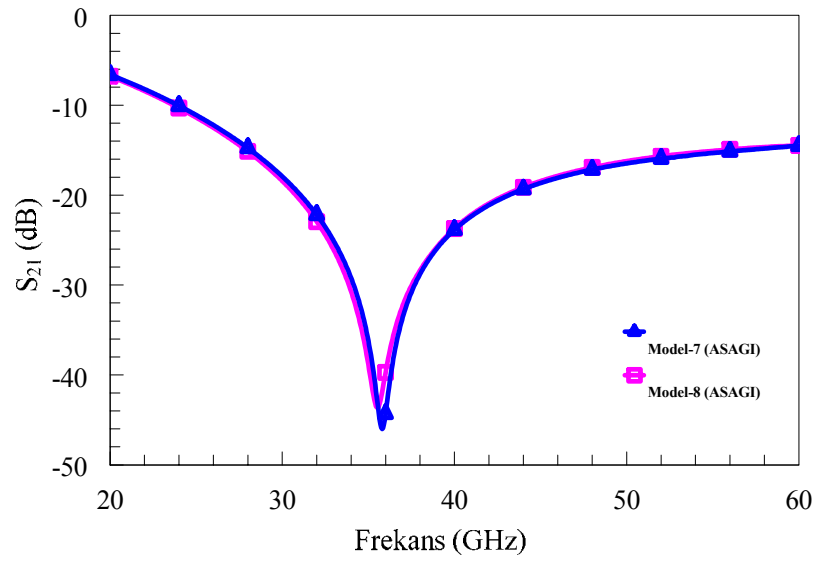
Şekil 4.14 Paralel anahtarlama yapısının eşdeğer devre modeli



Şekil 4.15 Model-8 100 μm yapıştırma halkası ile çevrili paralel anahtarlama yapısı



(a)



(b)

Şekil 4.16 Model-7 ile Model-8'in: a. yukarı durum S_{11} , b. aşağı durum S_{21} değerleri

Şekil 4.16.a'da paralel anahtarlama yapısının yukarı durum için S_{11} değeri ve Şekil 4.16. b'de aşağı durum için S_{21} değeri yer almaktadır. Yukarı durumda yansımaya kaybı (S_{11}) ve araya girme kaybı (S_{21}) ile aşağı durumda yalıtım (S_{21}) değerleri incelendiğinde yapıştırma halkasının paralel anahtarlama yapısının iletim hattına neredeyse hiç bir etkisinin olmadığı açıkça söylenebilir.

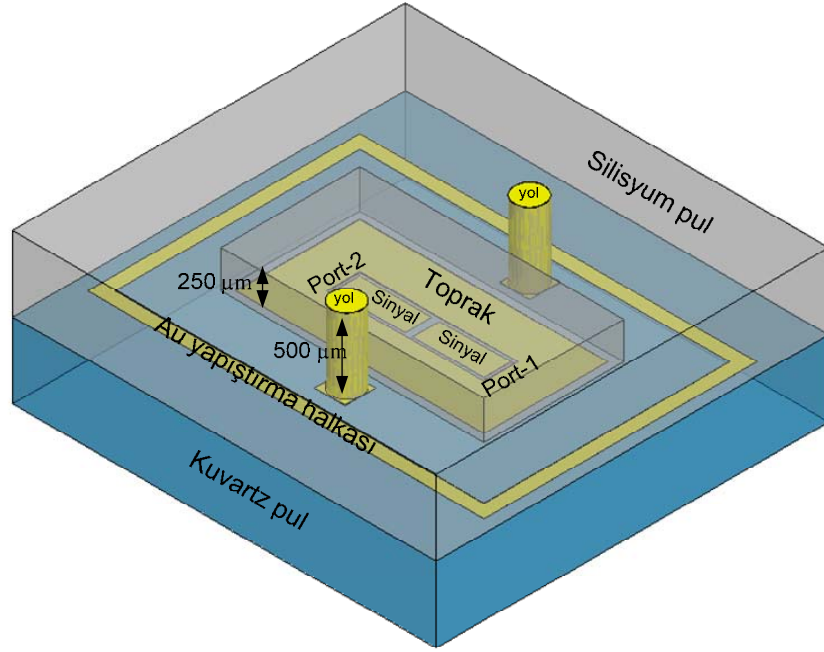
4.1.4 Kapak pulun ve dikey beslemelerin ilave edilmesi sonrası oluşan etkiler

HFSS modellemesi ile kapak pulun silisyum ($\epsilon_r=11.9$) veya cam ($\epsilon_r=4.6$) olması durumunda RF iletim hattının performansının nasıl etkilendiği incelenmiştir. Şekil 4.17’de silisyum kapak pul ve Şekil 4.18’de cam kapak pulun eklendiği HFSS çizimleri yer almaktadır. Burada, Model-3 yani etrafından 400 μm uzaklıkta yapıştırma halkası ile çevrelenen yapı üzerinde paketleme denemeleri yapılmıştır.

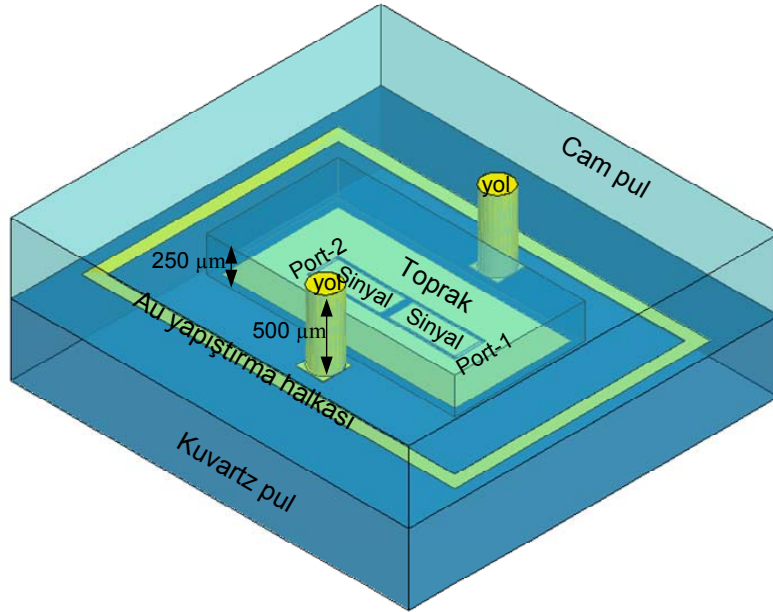
Kapak pulda RF iletim hattı üzerinde 250 μm oyuk bırakılmış ve DC hatlar için de 500 μm dikey besleme oyuklarının içerisi metalle doldurularak dış dünya bağlantıları oluşturulmuştur. Eklenen dikey metal beslemeler hatta az da olsa etkisinin olacağı düşünülerek modele dahil edilmiştir.

Oluşturulan modelin HFSS simülasyonunda 1 GHz adımlarla 20-60 GHz aralığında içdeğerleme kullanılan çözümünde, maksimum tekrarlama sayısı 14, hedef hata toleransı 0,01 ve başlangıç dörtyüzlü sayısı 9754 olarak seçilmiş; çözüm sonunda elde edilen dörtyüzlü sayısı 62673 olmuş ve 0,0079 hata toleransına ulaşılmıştır.

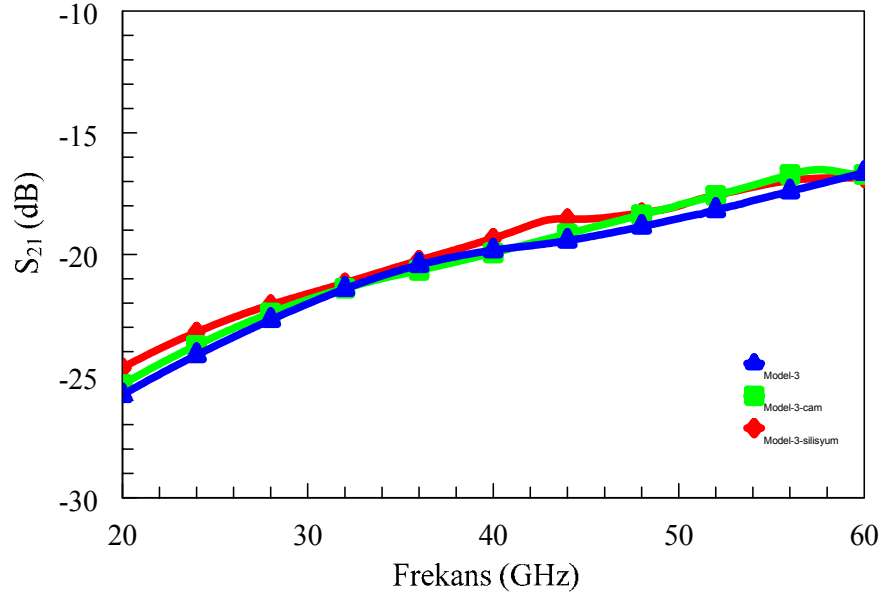
Gerek dikey besleme oyuklarının gerekse kapak pulun etkileri Şekil 4.19’da yer alan grafikte incelenecek olursa, hattın paketleme sonrası performansında önemsenecek kadar az etkilerinin olduğu görülmektedir. Şekil 4.19’daki grafikte farkın en yüksek olduğu 20 GHz frekansında araya girme kaybının 1,5 dB farklılık gösterdiği görülmektedir. Burada kapak pulun silisyum veya cam olmasının iletim hattının performansını etkilemeyecek kadar küçük bir fark oluşturduğu söylenebilir. İncelenen frekans aralığının maksimum ve minimum noktaları arasında, araya girme kaybı 8 dB farklılık göstermektedir. 60 GHz frekansında görülen -17 dB, en yüksek değer olmakla birlikte kabul edilebilir seviyededir (-15 dB’den düşüktür). Frekans arttıkça S_{21} ’in arttığı görüldüğünden, yapının performansının 20-60 GHz bandında, frekans düştükçe daha iyi olduğu söylenebilir.



Şekil 4.17 Silisyum kapak pul ile paketlenmiş EDK yapısı

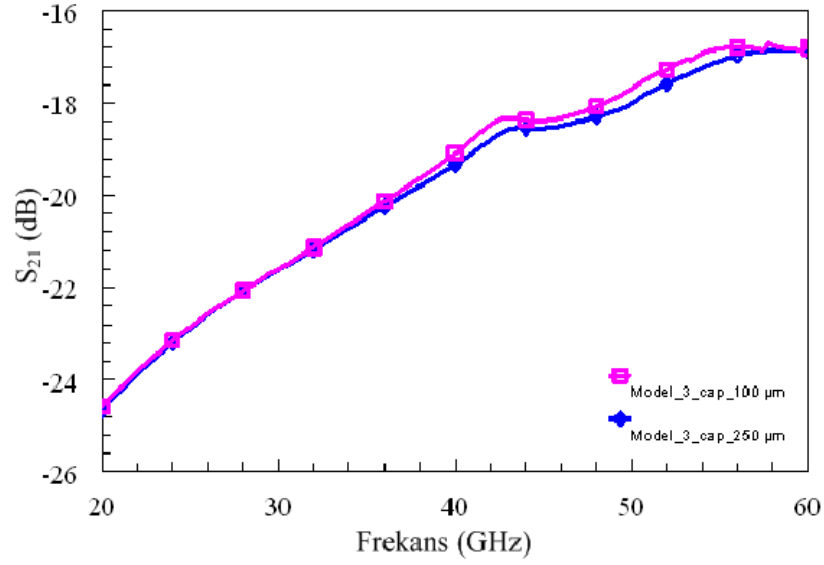


Şekil 4.18 Cam kapak pul ile paketlenmiş EDK yapısı



Şekil 4.19 Model-3 (yapıştırma halkası 400 µm uzakta iken) silisyum pul ve cam pulun RF iletim hattına etkileri

MEMS yapıların üzerinde bırakılan 250 µm oyuk çok yüksek olduğundan, RF hattın yeterince uzak olan kapak pulun materyal özelliklerinin etkisi önemini yitirmektedir. Şekil 4.20’de model yapılar da 250 µm bırakılan kapak pul üzerinde oyuk mesafesinin 100 µm olduğu durumda EDK iletim hattının nasıl etkilendiği incelenerek elde edilen S_{21} araya girme kaybı görülmektedir. Üretim aşamasında KOH ile elde edilen oyuk mesafesi 250 µm kadar yüksek olmakla birlikte, gelecek çalışmalarda kuru aşındırma yöntemleri ile aşındırma denemeleri yapılması durumunda daha az oyuk oluşturulmasının etkileri incelenmeye çalışılmıştır. Grafik incelendiğinde 20-40 GHz aralığında kapak puldaki oyuğun hiçbir etkisinin olmadığı, 40-60 GHz aralığında ise frekans arttıkça frekans aralığının maksimum ve minimum noktaları arasında, araya girme kaybının 1 dB farklılık gösterdiği görülmektedir.



Şekil 4.20 Kapak puldaki oyuk mesafesinin değiştirilmesi ile oluşan etkiler

4.2 RF MEMS Yapıları için Gömülü Yatay Beslemeli Paket Yapısı

4.2.1 Paket yapısının genel görünümü

RF MEMS yapıları için öngörülen gömülü yatay beslemeli paket yapısı Şekil 4.21'de yer almaktadır. Yapı taban pul ve kapak pul diye 2 ana kısma ayrılacak olursa taban pulda 3 maske, kapak pulda 3 maske kullanılmıştır.

Taban pul olarak standart RF MEMS sürecinde kullanılan kuvarz tabanlı pul kullanılmış ve ilk olarak altgeçiş metalinin serilmesi ve şekillendirilmesi sağlanmıştır (Şekil 4.21.a). Metal altgeçişin boyutları, altgeçişin RF hattın empedansına (52Ω) uyumlandırılması sağlayacak biçimde ayarlanmıştır. Bu boyutlar HFSS ile modellemeler yapılarak belirlenmiş olup bir sonraki bölümde detaylandırılacaktır. Metal altgeçişin serilmesinin ardından 2,65 görelî dielektrik sabitli BCB katmanından $5 \mu\text{m}$ kalınlıkta serilmiş ve bu katman RF sinyalin ölçüm noktaları açık bırakılacak biçimde şekillendirilmiştir (Şekil 4.21.b). Ayrıca BCB katmanı yerine dielektrik malzeme olarak

silisyum oksit de kullanılabilir. HFSS yazılımı ile silisyum oksit kalınlığı 3 µm alınarak gömülü yatay beslemeli paket yapısı tasarlanmış ve ayrıca incelenmiştir.

Daha sonra Şekil 4.21.c’de de görüldüğü gibi üst metal ve diğer RF hat metalların serilmesi ve şekillendirilmesi yer almaktadır. Paketlenecek olan RF MEMS yapılar ayrı olarak gömülü yatay beslemeli pulun üzerinde oluşturulur (Şekil 4.21.d).

Kapak pulda ise ilk olarak MEMS yapıların üzerine gelen kısımda 250 µm oyuk oluşturulması, daha sonra dış dünya bağlantı pencerelerinin 500 µm olacak şekilde açılması yer almaktadır (Şekil 4.21.e). Pulun her iki yüzeyindeki SiO₂ katmanı şekillendirildikten sonra, KOH ile anizotropik aşındırılma ile açıklıklar oluşturulmuştur. Asit temelli anizotropik aşındırma KOH, EDP gibi kimyasalların kullanıldığı V şeklinde belirli bir açı ile oyuk oluşmasını sağlayan bir aşındırma yöntemidir. Daha sonra kapak pul ve taban pulun birbirine yapıştırılması için kapak pulun iç kısmına metal serilerek dikdörtgen olarak şekil verilerek altın yapıştırma halkası oluşturulmuştur.

İkinci adımda ise kapak pulun ve taban pulun birbirine yapıştırılması sağlanmıştır (Şekil 4.21.f). Tez kapsamında denenen ısıl sıkıştırma ile altın-altın yapıştırma yönteminde Si veya cam pulların üzeri metal kaplanarak metallerin birbirleri arasında sıcaklığın da etkisiyle kimyasal bağ oluşturması sağlanır. Bu nedenle kullanılan metalin erime sıcaklığı önem arz etmektedir. Çok fazla ısıtılması metalin yanlara yayılmasına neden olacak ve yapışma olsa bile istenen süreç gerçekleştirilemeyecektir. Sıcaklığın düşük tutulması durumunda ise taban pul ve kapak pul birbirine yapışmayacaktır.

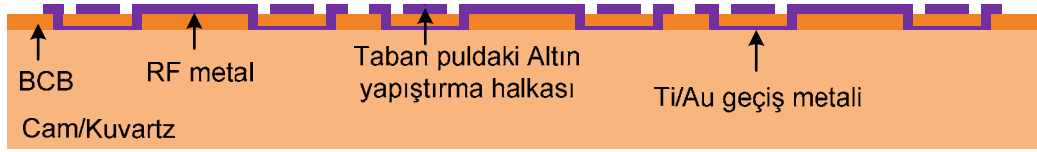
Yapıştırma işlemi ilk olarak boş pullarla denenmiş ve sürecin bu adımı RF sinyal dış dünyaya taşınmadan geliştirilmiş olup, detayları materyal ve yöntem kısmında anlatılmıştır. Denemeler sonrasında literatürde daha önce öngörüldüğü gibi (Min ve Rebeiz 2006) 365°C’de 60 dakika işlem gören pulların birbirine yapıştığı gözlemlenmiştir. Kapak ve taban pul hazırlandıktan sonra yapıştırma süreci sonrası örnekler birbirinden ayrılarak RF ölçümleri yapılacaktır.



(a) Altgeçiş metalinin serilmesi ve şekillendirilmesi



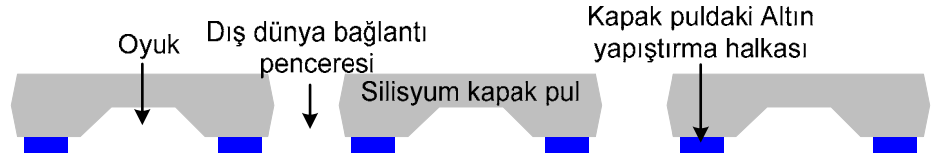
(b) BCB katmanının serilmesi ve şekillendirilmesi



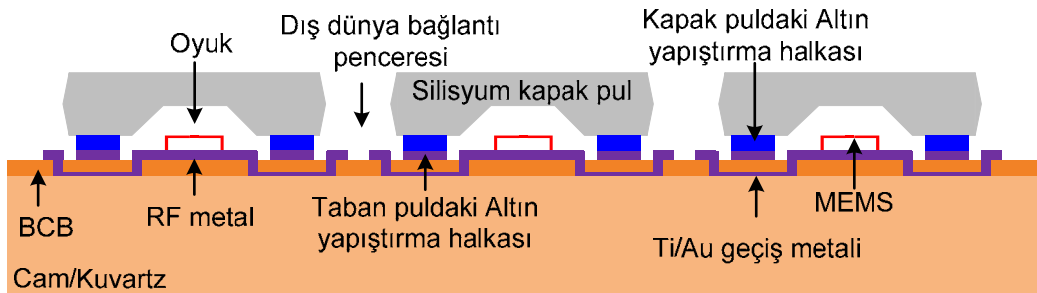
(c) Üst metal ve diğer RF hat metallere serilmesi ve şekillendirilmesi



(d) ODTÜ RF MEMS standart üretim adımlarının takip edilerek RF MEMS yapıların oluşturulması



(e) Silisyum kapak pulunun hazırlanması; altın halkaların serilmesi ve şekillendirilmesi



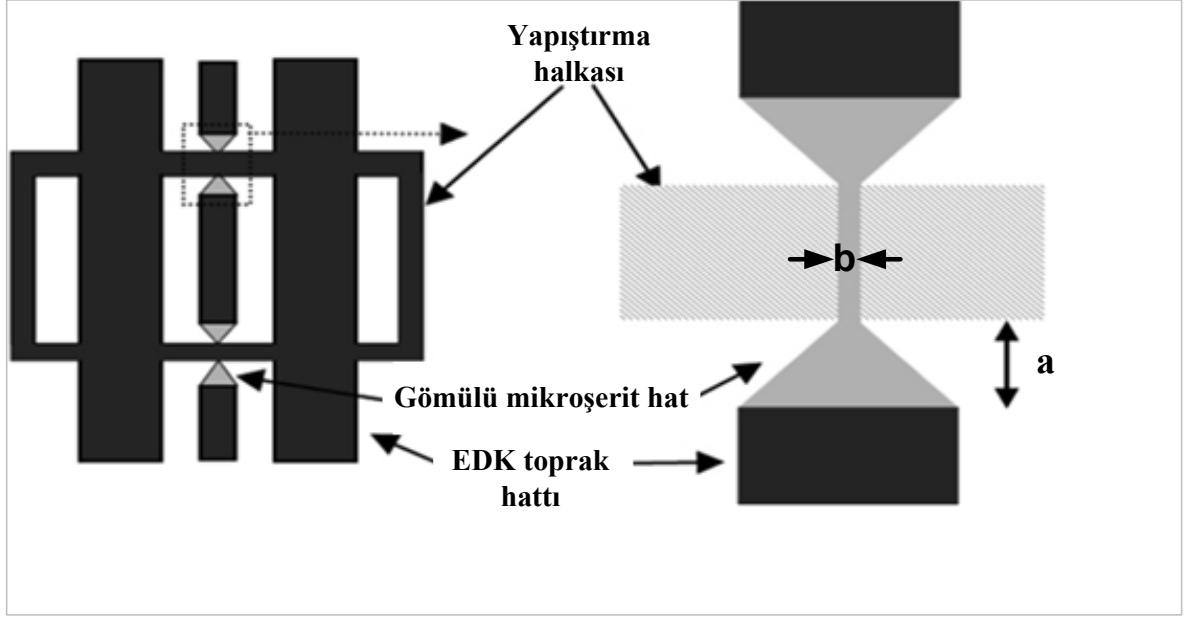
(f) Au-Au yapıştırma yöntemi ile kapak pulu ile taban pulunun yapıştırılması

Şekil 4.21 RF MEMS yapıları için öngörülen gömülü yatay beslemeli paket yapısı süreç akışı

4.2.2 Yapının modellenmesi

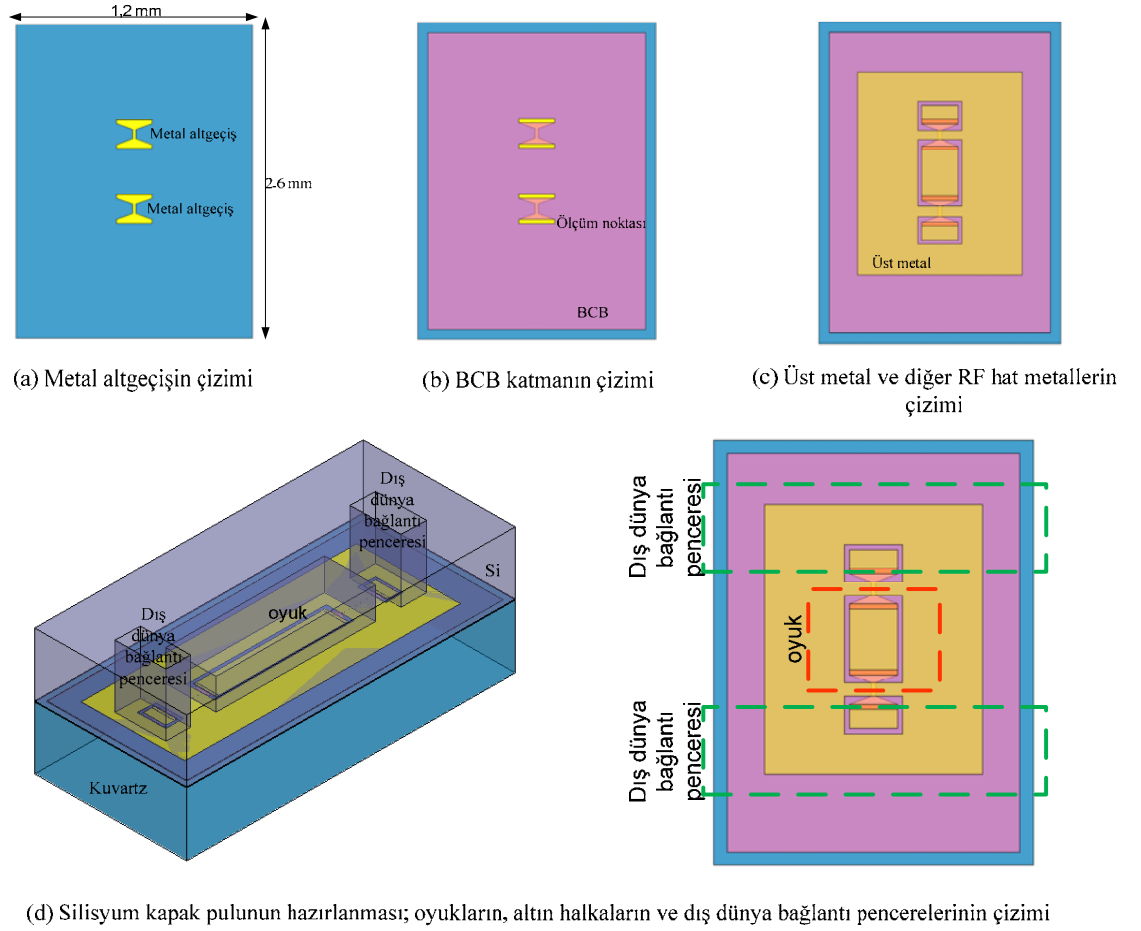
Şekil 4.22’de RF sinyalin paket dışına taşınması için gerekli arabağlantının nasıl oluşturulacağı resmedilmeye çalışılmıştır. RF sinyal 52 Ω empedanslı 20/180/20 EDK hattı üzerinden geçmektedir. Bir arabağlantının büyük ölçüde frekanstan bağımsız olması için yapıştırma arayüzü boyunca empedansının sabit kalması sağlanmalıdır (Morton, Papapolymerou 2006). Bu nedenle yapıştırma halkasının sinyal hattı üzerinden geçtiği yerlerde, RF sinyal hattında halkanın her iki yanına doğru incelen hat kullanılarak uyumlandırma sağlanmıştır. İncelen hat yapısının ucunda yer alan metal yapı ile yapıştırma halkası arasında 5 μm kalınlığında BCB serilerek oluşturulan mikroşerit hat yapısıyla, sinyal hattının paket yapısının içine herhangi bir kayba uğramadan taşınması sağlanmıştır. Bu mikroşerit hat yapısının boyu 200 μm olarak seçilmiş, yapının eni (b) ve incelen hat yapısının boyu (a) değişken tanımlanmıştır (Şekil 4.22). a ile b nin farklı değerleri için oluşturulan deneme modellerinden, en iyi performans gösterenlerin seçimi hedeflenmiştir. a değeri 20 μm ’den 60 μm ’ye 10 μm ; b değeri 6 μm ’den 24 μm ’ye 2 μm aralıklarla taratılarak HFSS tasarımları yapılan yapıya ilişkin 50 farklı modelin S_{21} ve S_{11} değerleri incelenmiş, en uygun modellerin seçimi yapılmaya çalışılmıştır. Literatürdeki benzer çalışmalar incelendiğinde sadece a değerinin değişken alınarak yapının tasarlandığı görülmektedir (Morton ve Papapolymerou 2004), (Morton ve Papapolymerou 2006), (Min ve Rebeiz 2006).

Arabağlantıya ilişkin HFSS simülasyonunda 1 GHz adımlarla 20-60 GHz aralığında incelenen modelin içdeğerleme kullanılan çözümünde, maksimum tekrarlama sayısı 10, hedef hata toleransı 0,01 ve başlangıç dörtyüzlü sayısı 7526 olarak seçilmiş; çözüm sonunda elde edilen dörtyüzlü sayısı 28834 olmuş ve 0,0018 hata toleransına ulaşılmıştır.



Şekil 4.22 RF MEMS yapıları için öngörülen gömülü yatay beslemeli yapının altgeçiş metalinin boyutlandırılması

HFSS ortamında modellenen paket yapısının çizim adımları Şekil 4.23'te yer almaktadır. İlk olarak metal altgeçiş 0,1 μm kalınlıkta (Şekil 4.23.a), BCB malzeme 5 μm kalınlıkta (Şekil 4.23.b), üst metal ve diğer RF hat metalleri 0,8 μm kalınlıkta (Şekil 4.23.c) çizilmiş ve en son olarak da kapak pul üzerindeki oyukların, altın halkaların ve dış dünya bağlantı penceresinin çizimi HFSS modeline ilave edilmiştir (Şekil 4.23.d).

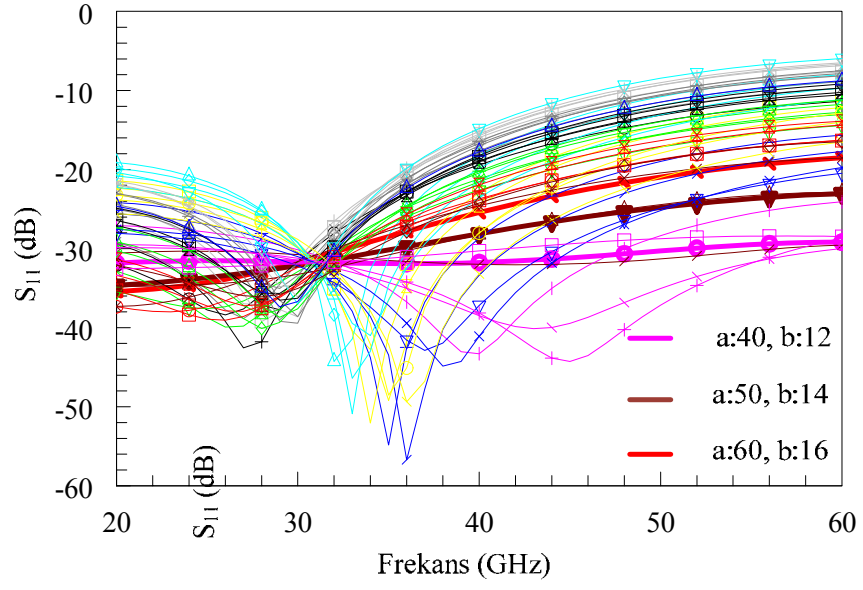


Şekil 4.23 Yapının HFSS ortamında çizim adımları

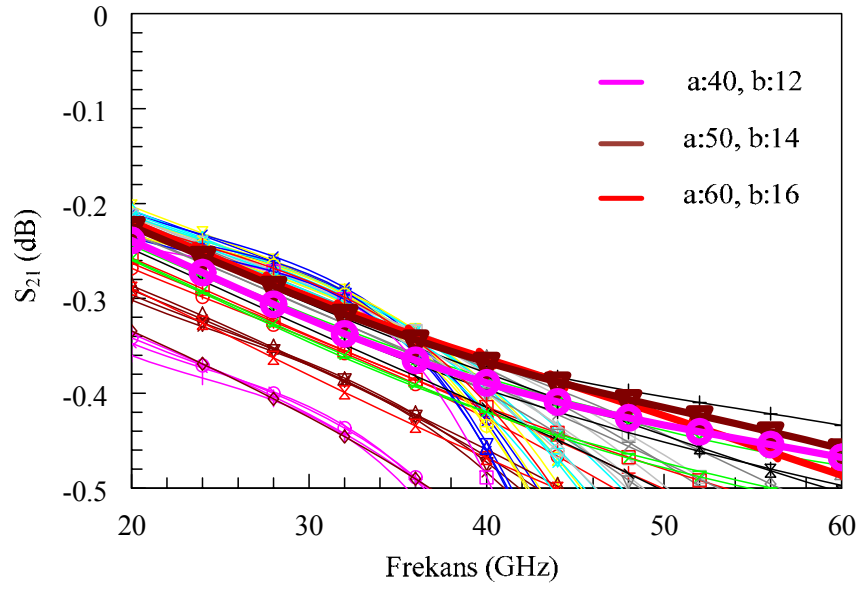
Çizimlerde görülen modele ilişkin S_{11} ve S_{21} değerleri incelenerek maske tasarımına geçilmiştir. Şekil 4.24'te yer alan grafiklerden yola çıkarak hem S_{11} hem de S_{21} 'in iyi olduğu duruma karşılık gelen a ve b değerleri maske hazırlanırken dikkate alınmıştır. (a=40, b=12); (a=50, b=14) ve (a=60, b=16) değerlerinin en iyi olmasından yola çıkarak maskeler bu 3 tasarıma göre çizilmiştir. Şekil 4.24'deki grafikler incelenirken 20-60 GHz band aralığı boyunca en az değişim gösteren modeller dikkate alınmıştır. Seçilen modellerdeki yavaş değişimin araya girme kaybında da yansıma kaybında da frekansa bağlı artış biçiminde olduğu görülmektedir. Şekil 4.25'te çözümlemesi yapılan 50 model içerisinde seçilen 8 farklı model yer almaktadır. Bu 8 model içerisinde de, yukarıda vurgulanan yaklaşım doğrultusunda en iyi çözüm sağlayan modellerin boyutlarının (a=40, b=12); (a=50, b=14) ve (a=60, b=16) olduğu görülmektedir. Şekil 4.25.a'daki S_{11} değerlerine bakıldığında en iyi performans gösteren modelin boyutlarının (a=40, b=12) olduğu söylenebilir.

Tüm frekans bandı boyunca yaklaşık -32 dB seviyesinde bir değerin yakınlarında seyrederek neredeyse sabit bir S_{11} grafiđi vermektedir (Şekil 4.25.a). İlgili boyutlara ilişkin S_{21} değerlerine bakıldığında en iyi performans gösteren grafikte ($a=50$, $b=14$) arasında 0,02 dB seviyesinde bir fark görülür ki, bu da ihmal edilecek kadar küçüktür (Şekil 4.25.b). Bu model için S_{21} değerleri -0,24 dB ile -0,48 dB arasında seyretmektedir. Bu durumda en uygun boyutların ($a=40$, $b=12$) olduğu rahatlıkla söylenebilir.

Bu boyutlar için ayrıca bir HFSS simülasyonu gerçekleştirilmiş, bu simülasyonda yakınsama 10'dan 16'ya artırılarak ve hedef hata toleransı ise 0,001 olarak değiştirilerek tekrar çözümlene yapılmış, başlangıç dörtyüzlü sayısı 7187 olarak seçilmiş; çözüm sonunda elde edilen dörtyüzlü sayısı 74481 olmuş ve 0,0048 hata toleransına ulaşılmıştır. Yakınsama ve hedef hata toleransının farklı olduğu ($a=40$, $b=12$) modeline ilişkin grafikler Şekil 4.25.c ve Şekil 4.25.d'de yer almaktadır. Grafikler incelendiğinde S_{21} her iki yakınsama için de aynı değerlerde seyretmekte, S_{11} ise 20-40 GHz aralığında 4 dB kadar artış, 40-60 GHz aralığında azalış göstermektedir. Merkez frekansı 40 GHz'de her iki yakınsama da eşit seviyelere gelmektedir. Bu değışikliđin çok fazla olmaması nedeniyle önceki simülasyondaki yakınsama parametrelerinin seçiminin, yakınsama için yeterli olduğu düşünölmüştür.

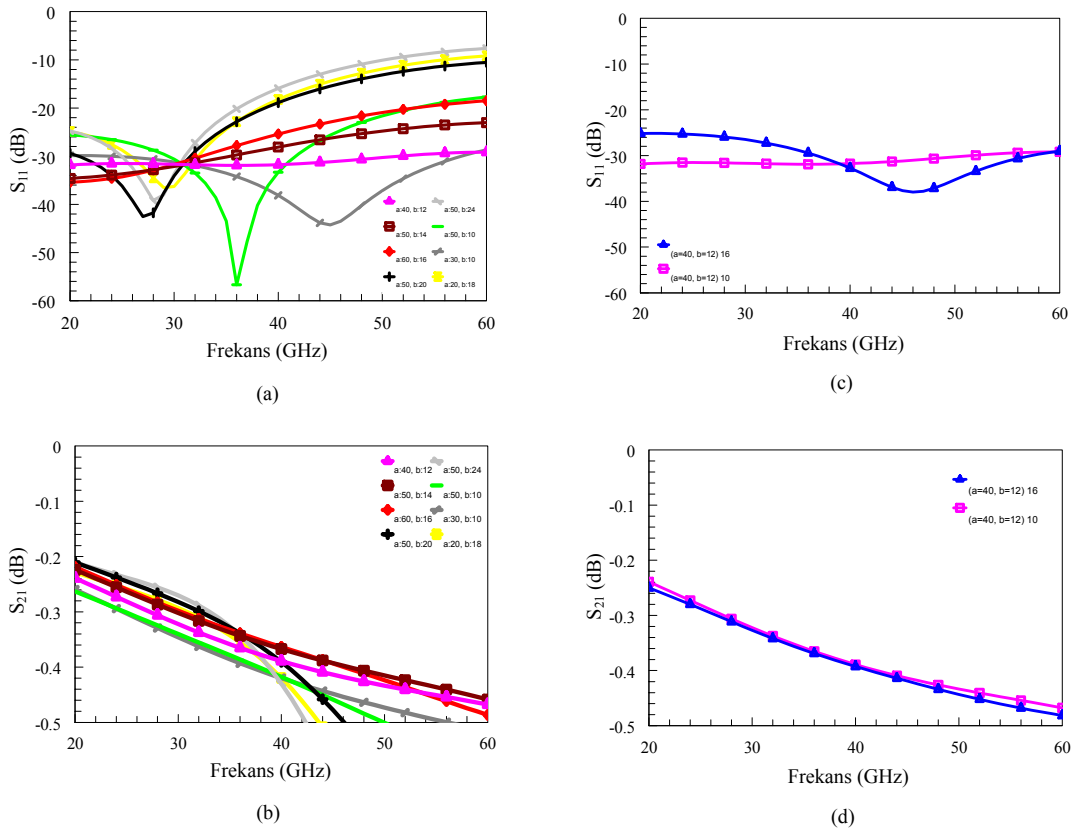


(a)



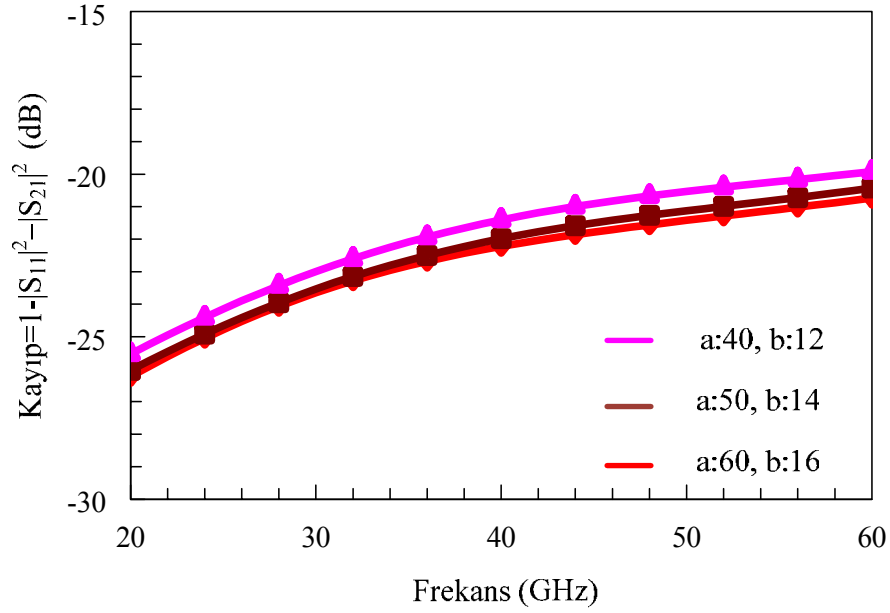
(b)

Şekil 4.24 Yatay beslemeli paket yapısının: a. S_{11} , b. S_{21} değerleri



Şekil 4.25 50 model içerisinde seçilen 8 modelin: a. S₁₁, b. S₂₁ değerleri ile (a=40, b=12) modeli için yakınsama değişimi ile elde edilen c. S₁₁, d. S₂₁ değerleri

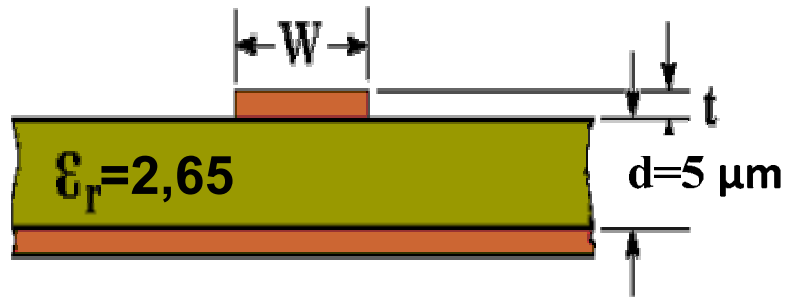
Yatay beslemeli paket yapısı tasarımında en iyi çözüm sağlayan üç modelin, AWR yazılımında Eşitlik 2.32 kullanılarak oluşturulan kayıp grafikleri Şekil 4.26'da görülmektedir. S₁₁ ve S₂₁ grafiklerine bakılarak en iyi olarak değerlendirilen modelin kayıp grafiği en yakın iki modelden yaklaşık 1 dB daha yüksek değerlerde seyretmektedir. (a:40, b:12) boyutlarına karşılık gelen bu modelde kayıp değerleri -26 dB'den -20 dB'ye doğru frekansla birlikte artış göstermektedir.



Şekil 4.26 Yatay beslemeli paket yapısında seçilen 3 modelin kayıp grafiği

4.2.3 Altgeçişe ilişkin elektromekanik hesaplamaların gerçekleştirilmesi

Şekil 4.27’de yer alan ve tez kapsamında tasarlanan mikroşerit hat yapısında ara malzeme olarak dielektrik sabiti $\epsilon_r=2,65$ olan BCB katmanı kullanılmıştır. Gerek tasarımda gerekse üretimde BCB’nin kalınlığı $d=5 \mu\text{m}$ olup, W değeri ise tasarımda 6 ile 24 μm arasında parametrik boyutlandırılmış, üretimde ise 12-14- ve 16 μm olarak 3 farklı tasarım ele alınmıştır.



Şekil 4.27 Geçiş kısmında yer alan Mikroşerit hat yapısı

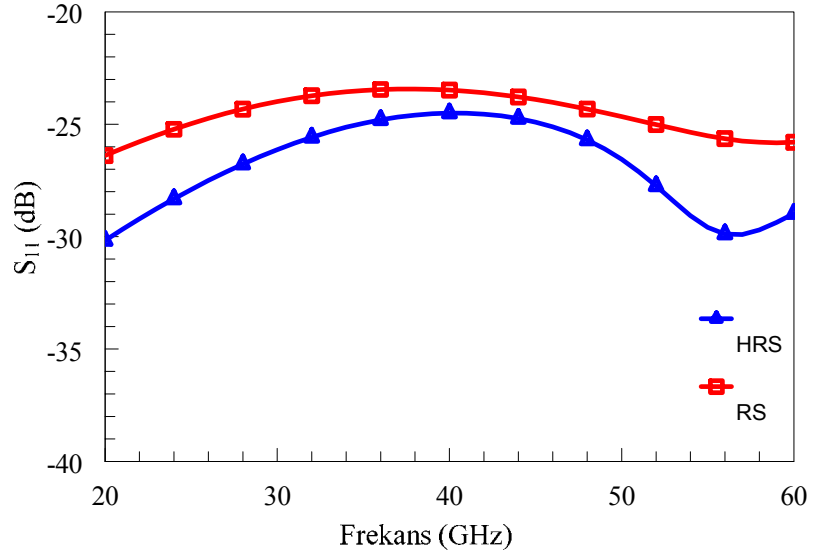
Seçilen bu a ve b değerleri tasarımda $W/d > 2$ koşulunu sağlamaktadır. Gömülü altgeçişin empedansı 52Ω EDK yapısının empedansı ile uyumlandırılmaya çalışıldığından Eşitlik 2.33 ve Eşitlik 2.34 kullanılarak W değeri aşağıdaki formüllerle bulunur:

İlk olarak Eşitlik 2.35'ten, $W/d > 2$ olduğundan $B = 6,98 \approx 7$ değerine ulaşılır. Eşitlik 2.34'den $Z_0 = 52 \Omega$ kullanılarak, $W/d = 2,58$ değeri bulunur.

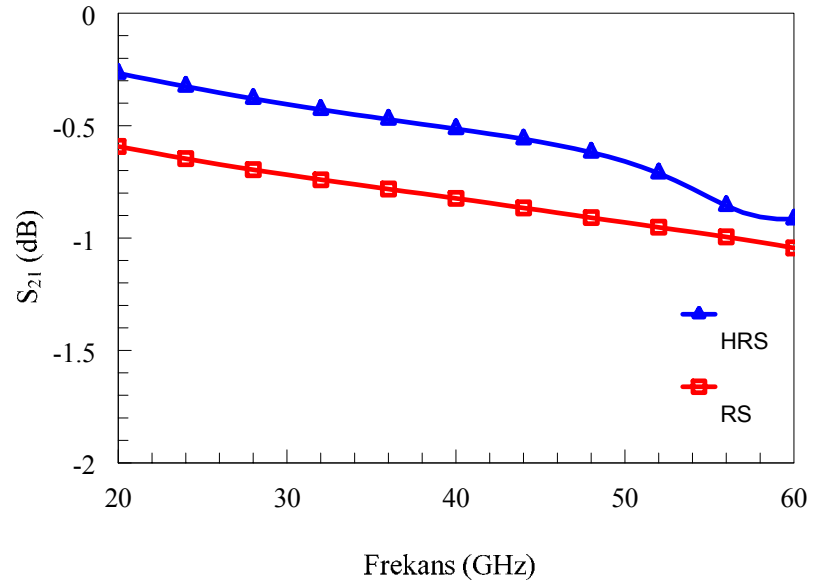
BCB malzeme kalınlığı $d = 5 \mu\text{m}$ olduğunda geçiş kısmının boyutu $W = 12,58 \mu\text{m}$ olarak bulunur. (HFSS modellemelerinde $W = b$ değeri ile ifade edilerek parametrik taraması yaptırılmıştır.) Hem Bölüm-2'de yer alan eşitlikler hem de HFSS yazılımı kullanılarak en uygun tasarım bulunmuş ve üretim aşamasına geçilmiştir.

4.2.4 Kapak pulun paket performansı üzerindeki etkilerinin incelenmesi

HFSS yazılımı ile kapak pul olarak yüksek dirençli silisyum pul (HRS) (özdirenç $= 10000 \Omega \cdot \text{cm}$) veya normal silisyum pul (RS) (özdirenç $= 1$ ile $10 \Omega \cdot \text{cm}$) kullanılması durumunda RF sinyalin değişimi de ayrıca incelenmiştir. İletkenlik değeri HRS pul için 0.01 S/m ; RS pul için 20 S/m olarak girilerek HFSS modellemeleri yapılmıştır. Aşağıda Şekil 4.28'de her iki pula ilişkin S_{11} ve S_{21} grafikleri yer almaktadır. S_{11} grafiklerine bakılarak her iki pulun da -20 dB kriterini sağladığı söylenebilir. Pulların S_{11} ve S_{21} değerlerinin frekansa göre değişimine bakıldığında, HRS pulun S_{11} değerlerinin en iyi olduğu frekanslar 20 GHz ve 56 GHz , en kötü olduğu frekans 40 GHz olarak göze çarpmakta, RS pulun en iyi ve en kötü S_{11} değerleri de aşağı yukarı aynı frekanslarda görülmekte, bununla birlikte RS pulun S_{11} değerlerinin frekans bağımlılığının daha az olduğu dikkati çekmektedir. S_{21} değerlerine bakıldığında, her iki pulun, frekans azaldıkça daha iyi performans gösterdiği söylenebilir. Her iki grafikte de en büyük farkın gözlemlendiği 20 GHz frekansı baz alınarak değerlendirme yapılacak olursa, HRS pulun yansıma kaybı yaklaşık 4 dB daha iyi (Şekil 4.28.a), araya girme kaybı değeri ise $0,35 \text{ dB}$ daha iyi (Şekil 4.28.b) olmaktadır. Ayrıca tüm frekans bandında HRS pulun S_{11} ve S_{21} karakteristikleri daha iyi olduğundan HFSS modelleme sonucuna göre, üretimde kapak pul olarak HRS pul kullanılmasına karar verilmiştir.



(a)



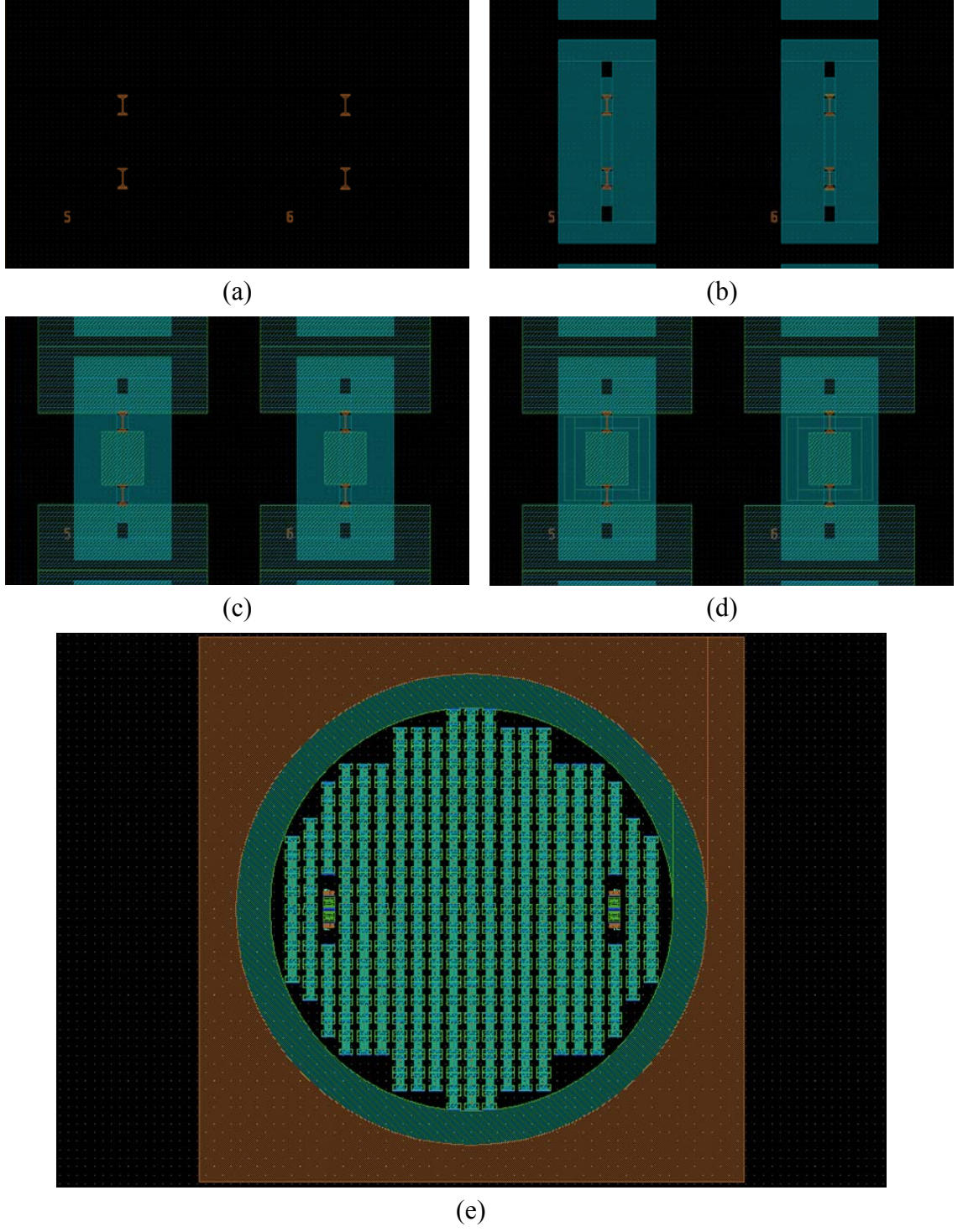
(b)

Şekil 4.28 Kapak pulun HRS veya RS pul olması durumunda: a. S₁₁, b. S₂₁ değerleri

4.2.5 Paket yapısının maskelerinin hazırlanması

Şekil 4.29’da tasarımı yapılan gömülü yatay beslemeli paket yapısının Cadence programı ile çizilmiş maskesi görülmektedir. Yapıda toplam 6 maske yer almaktadır. Üretim sonrası tek bir pul üzerinde 420 adet paketlenmiş yapı elde edilecektir. Maske

iziminde ilk olarak altgeiř metalinin ve BCB aıklıklarının izimi yapılmıřtır (řekil 4.29.a). Daha sonra EDK yapısının izimi řekil 4.29.b'de grldę gibi gerekleřtirilmiřtir. Bu ařamaya kadar olan maskeler taban pulun maskeleri olup, daha sonra kapak pulun maske izim ařamasına geilmiřtir. řekil 4.29.c'de dıř dnya baęlantı pencereleri ve oyukların maske izimine dahil edilmiř hali grlmektedir. En son olarak da altın yapıřtırma halkaları izilerek (řekil 4.29.d) maske retim ařamasına geilmiřtir. řekil 4.29.e'de tm maskeleri ieren taslak yer almaktadır.



Şekil 4.29 Gömülü yatay beslemeli paket yapısının maskeleri

4.3 Ölçüm Sonuçları

ODTÜ MEMS Merkezi Üretim Tesisleri'nde taban pulun üretimi tamamlanmış, ardından kapak pul üretimi tamamlanarak paketleme gerçekleştirilmiş ve paketleme öncesi ve sonrası ölçümler alınmıştır. Ölçüm sonuçları Şekil 4.30'da görülmekte olup, grafiklerde mavi ile gösterilen S parametresi HFSS yazılımı ile elde edilen, pembe ile gösterilen üretim sonrası taban pul ölçüm sonucu ve kırmızı ile gösterilen ise paketleme sonrası ölçüm sonucunu göstermektedir. Kahverengi grafik ise HFSS modellemesinde benzerleri karşılaştırılarak bulunan ve 6 µm fark olan yapıyı göstermektedir. Grafikler incelendiğinde HFSS yazılımı ile elde edilen S parametreleri ile, ölçüm sonuçlarının farklı olduğu görülmüştür. Ölçümler tekrarlanarak ve kalibrasyonları yapılarak tekrar alınmış ve bir değişim gözlemlenmemiş olup, ölçüm ayarları ve kalibrasyon bilgileri Ek 5'te yer almaktadır. Üretilen üç yapının ölçüm sonuçları ile, tasarım aşamasında parametrik tanımlanarak incelenen 50 model içerisinde benzerleri ve (a=40, b=12) modeli için yakınsama artırılarak elde edilen HFSS çözümleri karşılaştırılarak aşağıdaki iki varsayıma ulaşılmıştır:

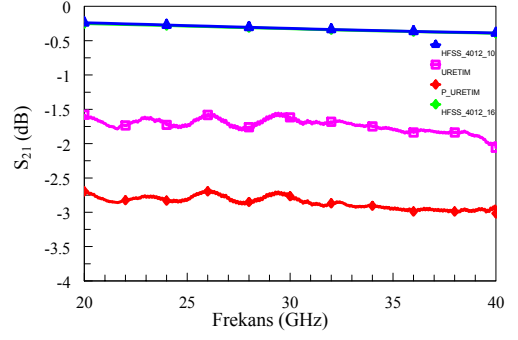
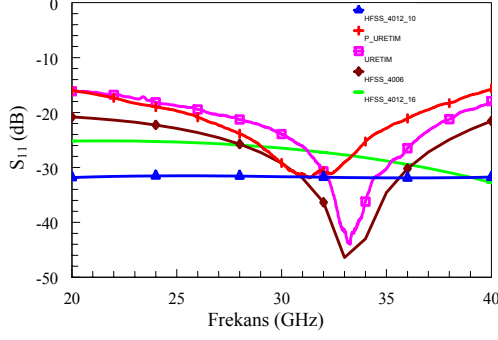
1) Ölçüm sonuçları ile yakınsaması artırılarak elde edilen modelin karşılaştırılması

Ölçüm sonuçları ile 16 tekrarlamalı HFSS çözümü karşılaştırıldığında tüm frekans bandı boyunca yakın davranış gösterdiği, HFSS çözümünün yansıma kaybının ölçüm sonuçlarına 5 dB kadar daha yakınlığı, araya girme kaybının ise hemen hemen aynı olduğu görülmektedir.

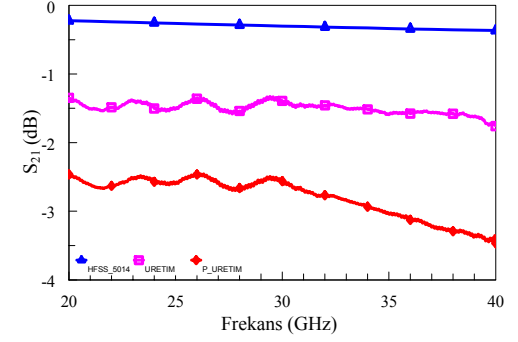
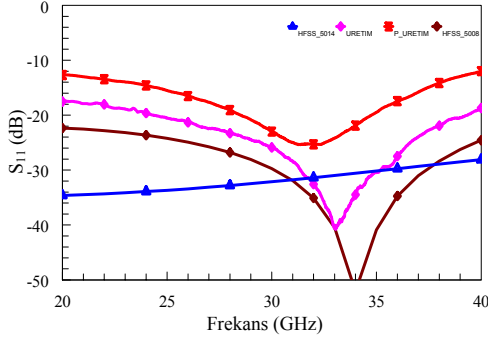
2) Ölçüm sonuçları ile parametrik tarama ile elde edilen 50 modelin karşılaştırılması

Grafiklerde parametrik tarama ile elde edilen 50 model içerisinde benzerleri karşılaştırılarak bulunan ve 6 µm fark olan yapı incelendiğinde geçiş kısmının b değerinin üretimi yapılan üç model içinde 6 µm daha az olduğu görülmüştür (kahverengi eğri). Bu farkın nedeni, üretim sırasında aşındırma işlemi sırasında metalin kenarlarında aşırı soyulma oluşması ve bu soyulmanın mikroşerit yapıda altgeçiş metalinin eni olarak belirlenen b değerinde 6 µm kadar azalma yaratmasıdır. Bu sonuçlara göre, daha sonra üretim adımının tekrarlanmasıyla aşındırma sürecinin dikkatle gerçekleştirilmesi gerektiği ve metalin kenarlarında oluşan soyulmanın

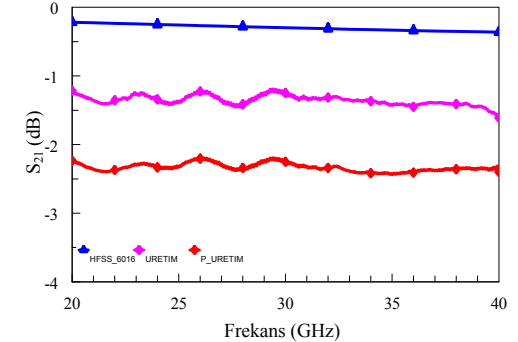
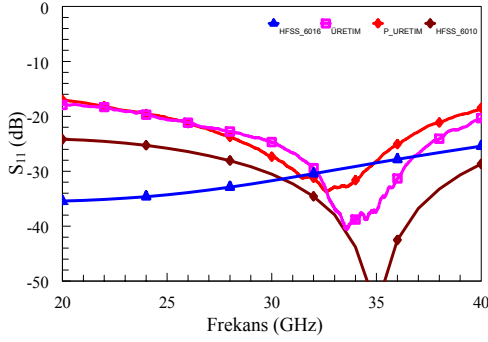
engellenmesiyle, tasarım ve üretim arasında oluşabilecek farkın önüne geçilerek, tasarımla uyumlu ölçüm sonuçları elde edilebileceği düşünülmüştür.



(a)



(b)



(c)

Şekil 4.30 Üretimi yapılan pulun paketleme öncesi, paketleme sonrası ölçüm sonuçları ve HFSS yazılımı ile elde edilen S parametreleri karşılaştırması

a. (a=40, b=12) yapısı, b. (a=50, b=14) yapısı, c. (a=60, b=16) yapısı

5. TARTIŞMA VE SONUÇ

Bu tezde, RF MEMS yapıları için pul seviyesinde paketleme çalışmaları araştırılmıştır. Paket yapısı içerisindeki RF sinyalin paket dışına taşınması için gerekli gömülü yatay beslemeli paket yapısının geliştirilmesi üzerinde yapılan çalışmaların ardından elde edilen sonuçlar şu şekilde özetlenebilir:

- Literatür taraması sonrası RF MEMS yapıları için uygun yapıştırma süreci seçilip, ısı sıkıştırma ile altın altın yapıştırma süreci ODTÜ MEMS Merkezi Tesislerinde gerçekleştirilmiştir. Bu kapsamda çeşitli yapıştırma denemeleri yapılmış ve başarılı sonuca 365°C'de 60 dakikalık süreç ile ulaşılmıştır. Bu üretim aşaması ilk olarak boş pullar ile denenmiş olup RF MEMS EDK yapısı paketlenirken yapının 365°C ısıya dayanıklılığı değerlendirilmiştir.
- Bir eşdüzlemsel dalga kılavuzu yapısının etrafında yapıştırma halkası olması durumunda iletim hattının nasıl etkileneceğini araştırmak için HFSS yazılımı kullanılarak tez kapsamında çeşitli modelleme denemeleri yapılmıştır. Paketleme çalışmaları için gerekli yöntemlerden altın-altın yapıştırma süreci için EDK iletim hattının etrafına altın yapıştırma halkası oluşturulması gerekmekte olup, modellemeler ile bu halkanın iletim hattı üzerine etkileri incelenmiştir. Bu amaçla iletim hattının 400 µm, 200 µm, 100 µm ve 50 µm yakınından yapıştırma halkası geçirilerek S_{11} ve S_{21} değerleri incelenmiştir. Sonuç olarak metal hattın iletim hattına etkisinin mesafe ile değişiminin önemsenmeyecek kadar az olduğu kanısına varılmıştır.
- RF sinyalin paket dışına taşınması için iletim hattı üzerinden metal geçirilmesi gerektiğinden, geçiş kısmında gömülü besleme yaklaşımı izlenmiş ve o bölgede mikroşerit yapı tasarlanarak altgeçişin empedansı ile iletim hattının empedansı incelenen hat yapısı kullanılarak uyumlanmıştır. Tasarlanan mikroşerit yapının boyutları değişken tanımlanarak 50 farklı modelleme yapılmış ve en iyi çözüm sağlayan modeller tez kapsamında değerlendirilmiş ve maske çizimleri yapılmıştır.

- Mikroşerit yapının en iyi çözümlerlerinden 3 tanesi için maske çizim aşamasına geçilerek taban pul için 3, kapak pul için ise 3 adet olmak üzere 6 adet maskenin çizimleri yapılmıştır.
- Çizimlerin ardından üretim aşamasına geçilmiş yatay beslemeli paket yapısının ODTÜ MEMS Merkezi Tesisleri'nde üretimi tamamlanmış ve ölçüm sonuçları değerlendirilmiştir. Bu teknoloji ile RF MEMS yapıları için ısı sıkıştırma ile altın-altın yapıştırma yöntemi kullanılarak geliştirilmiş paketleme yapısının, RF MEMS paketleme yapıları için önemli bir alternatif oluşturacağı öngörülmektedir.

Tezden elde edilen sonuçlara göre, gelecekte şu çalışmalar üzerinde durulabilir:

- Üretim aşamasında mikroşerit yapının ara katmanı olarak dielektrik malzeme kullanılması gerekmiş ve üretimde BCB dielektrik malzemesi kullanılmıştır. Aynı maske seti ile BCB yerine SiO_2 kullanılarak da RF sinyalin performansı değerlendirilebilir. SiO_2 , BCB malzemesine göre yarı sızdırmaz paket yapısı için daha uygun olduğundan bu deneme RF MEMS yapıların paketlenmesinde alternatif oluşturmaktadır.
- Üretim aşamasında paket içerisinde eşdüzlemsel dalga kılavuzu (EDK) yapısı bulunmaktadır. Bundan sonraki araştırma konusu olarak RF MEMS anahtarların paket içerisine yerleştirilmesi ve sığa, çekme voltajı gibi Bölüm-2'de anlatılan parametrelerinin de paketleme sonrası etkileri araştırılabilir.
- RF MEMS cihazlar için geliştirilen yatay beslemeli paket yapısının diğer MEMS ürünler için uygunluğu araştırılabilir ve bu doğrultuda çalışmalar üzerinde durulabilir.

Bu tez kapsamında MEMS teknolojisi için büyük önem arz eden paketleme konusu üzerinde çalışılmıştır. Üretim süreci hala devam etmekte olup, ölçüm sonuçlarına göre gelecekte yapılabileceği öngörülen çalışmalar, RF MEMS anahtar yapılarına uygulanacaktır.

KAYNAKLAR

- Anoryoumus. 2009a. "First High Volume Via Process for Packaging and Integration of MEMS/CMOS," web sitesi: www.silexmicrosystems.com, erişim tarihi: 09/09/2009
- Anoryoumus. 2009b. Web sitesi: www.bsac.eecs.berkeley.edu, Erişim tarihi: 08/04/2009
- Anoryoumus. 2009-2. Web sitesi: www.allvia.com, Erişim tarihi:18/10/2009
- Bartek, M., Foerster, J. A. and Wolffenbuttel, R.F. 1997. "Vacuum Sealing of Microcavities using Metal Evaporation," Sensors and Actutors A: Physical, vol. 61, pp. 364–368
- Berenger, J.P. 1993. "Perfectly Matched Layer for the Absorption of Electromagnetic Waves," Journal of Computational Physics 114,185-200
- Berenger, J.P. 1995. "Three-Dimensional Perfectly Matched Layer for the Absorption of Electromagnetic Waves," Journal of Computational Physics 127,363-379
- Brown, W.D. and Ulrich, R. K. 2006. "Advanced Electronic Packaging," Hoboken: NJ: Wiley
- Browne, J. 1987a. "Broadband Amps Sport Coplanar Waveguide," Microwaves RF, Vol.26, No. 2, pp. 131—134
- Browne, J. 1987b. "Coplanar MIC Amplifier Bridges 0.5 To 18.0 GHz," Microwaves RF, Vol. 26, No. 6, pp. 194—195
- Browne, J. 1992. "Broadband Amp Drops through Noise Floor," Microwaves RF, Vol. 31, No. 2, pp. 141—144
- Clayton, R. P. 2006. "Introduction to Electromagnetic Compatibility," Hoboken, NJ: John Wiley & Sons

- Çetintepe, Ç. 2010. “Development of MEMS Technology Based Microwave and Milimeter Wave Components,” ODTÜ Elektrik-Elektronik Mühendisliği Yüksek Lisans Tezi
- Ernest, B. 1978. “Fabrication of Novel Three-dimensional Microstructures by Anisotropic Etching of (100) and (110) Silicon,” IEEE Transaction on Electron Devices, Vol.ED-25, No.10
- Feynman, R. 1959. “There’s Plenty of Room at the Bottom,” *Proceedings of the Annual Meeting of the American Physical Society*, Pasadena, CA
- Fooks, E.H. and Zakarevicius, R.A. 1990. “Microwave Engineering using Microstrip Circuits”
- Gevorgian S., Linner L.J.P. and Kollberg E.L. 1995. “CAD Models for Shielded Multilayered CPW,” IEEE Trans. Microwave Theory Tech., Vol. 43, No. 4, pp. 772—779.
- Goldsmith, C., Randall, J., Eshelman, S., Lin, T.H., Denniston, D., Chen, S. and Norvell, B. 1996. “Characteristics of Micromachined Switches at Microwave Frequencies,” IEEE Int. Microwave Symp. Digest, pp. 1141 -1144.
- Greig, W. J. 2006. “Integrated Circuit Packaging, Assembly, and Interconnections,” New York: Springer
- Howe, D.R. and Cutkosky, M.R. 1998. “Dynamic Tactile Sensing,” Seventh CISM-IFTToMM Symposium on the Theory and Practice of Robots and Manipulators, Italy
- Jakobsen, H., Taklo, M.M.V., Storås, P., Schjølberg-Henriksen, K. and Hasting, H.K. 2004 “Strong, High-Yield and Low-temperature Thermocompression Silicon Wafer-Level Bonding with Gold,” IEEE J. Microelectromech. Systems, pp. 884—890
- Jourdain, A., Ziad, H., Mor, P. and Tilmans, H. A. C. 2003. “Wafer Scale 0-Level Packaging for RF MEMS Devices using BCB” DTIP of MEMS&MOEMS

- Ko, W.H., Suminto, J.T. and Yeh, G.J. 1985. "Bonding Techniques for Microsensors," *Micromachining and Micro-packaging for Transducers*, vol.20, pp. 41-61 Elsevier Science Publishers, B.V.
- Leedy, K.D., Strawser, R.E., Cortez, R. and Ebel, J.L. 2007. "Thin-film Encapsulated RF MEMS Switches," *J. Microelectromech. Systems*, vol. 17, no.2, pp. 304-309
- Maluf, N. and Williams, K. 2004. "An Introduction to Microelectromechanical Systems Engineering," Norwood, MA: Artech House
- Min, B.W. and Rebeiz, G. 2006. "A Low-loss Silicon-on-Silicon DC-110 GHz Resonance Free Package," *IEEE Transactions on Microwave Theory and Techniques*, vol. 54, No. 2.
- Morton, M.A., Wang, G. and Papapolymerou, J. 2006. "Wafer-scale Packaging of RF MEMS for 50-90 GHz," *IEEE Silicon Monolithic Integrated Circuits in RF Systems*,
- Morton, M. A. and Papapolymerou, J. 2004. "Wide-band Finite Ground Coplanar (FGC) Interconnects for On-chip Packaging of RF MEMS Switches used in Smart Antennas and Phased Arrays," *IEEE Antennas and Wireless Propagation Letters*, Vol. 3 no. 1 pp. 239-242
- Morton, M. A., Wang, G. and Papapolymerou, J. 2006. "Wafer-scale Packaging of RF MEMS for 50-90 GHz," *Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*.
- Najafi, K. 2001. "Wafer Bonding," Center for Wireless Integrated Microsystem (WIMS) A Course Taught at the University of Michigan
- Pozar, D.M. 1998. "Microwave Engineering" University of Massachusetts at Amherst
- Premachandran, C.S. 2002. "MEMS Vacuum Packaging Requirements and Challenges," *Circuits Assembly: The journal of Surface Mount and Electronics Assembly*

- Rebeiz, G. M. and Muldavin, J. B. 2001. "RF MEMS Switches and Switch Circuits" IEEE Microwave Magazine pp.59-71
- Rebeiz, G.M. and Tan, G.L. 2003. "Introduction: RF MEMS for Microwave Applications," RF MEMS theory, design, and technology, pg.1-20 Hoboken, NJ: John Wiley & Sons
- Rebeiz, G. M. and Tan, G.L. 2003. "MEMS Switch Fabrication and Packaging," RF MEMS Theory Design and Technology pg 157-182
- Sağiroğlu, E. 2008. "Mikro Elektro Mekanik (MEMS) Sistemler için Vakum Paketleme," Ankara Üniversitesi Fizik Mühendisliği Anabilim dalı Doktora Tezi
- Simons, R.N. 2001. "Coplanar Waveguide Circuits, Components and Systems," NASA Glenn Research Center Cleveland, Ohio
- Stark, B. and Najafi, K. 2004. "A Low-temperature Thin-film Electroplated Metal Vacuum Package," *J. Microelectromech. Syst.*, vol. 13, pp. 147–157
- Topallı, K. 2007. "A Monolithic Phased Array using RF MEMS Technology," ODTÜ Elektrik-Elektronik Mühendisliği Doktora Tezi
- Veyres, C. and Hanna, V.F. 1980. "Extension of the Application of Conformal Mapping Techniques to Coplanar Lines with Finite Dimensions," *Int. J. Electron.*, Vol. 48, No. 1, pp. 47—56.
- Wen, C.P. 1969. "Coplanar Waveguide: A Surface Strip Transmission Line Suitable for Nonreciprocal Gyromagnetic Device Applications," *IEEE Trans. Microwave Theory Tech.*, Vol. 17, No. 12, pp. 1087—1090
- Yao, J.J. and Chang, M. F. 1995. "A Surface Micromachined Miniature Switch for Telecommunications Applications with Signal Frequencies from DC up to 40 GHz," *The 8th International Conference on Solid-State Sensors and Actuators Digest*, , pp. 384-387.

- Yao, Z.Y., Chen, S., Eshelman, S., Denniston, D. and Goldsmith, C. 1999. "Micromachined Low-loss Microwave Switches," IEEE J. Microelectromech. Systems, Vol. 8, No. 2, pp. 129—134.
- Zavracky, P.M., Majumder, S. and McGruer, N.E. 1997. "Micromechanical Switches Fabricated using Nickel Surface Micromachining," IEEE J. Microelectromechanical Systems, Vol. 6, No. 1, pp. 3—9.

EKLER

EK 1 Termal Oksit Üretim Akış Diyagramı

EK 2 Taban pul Üretim Akış Diyagramı

EK 3 Kapak pul Üretim Akış Diyagramı

EK 4 HFSS yazılımı analiz yöntemler

EK 5 Ölçüm ayarları ve kalibrasyon bilgileri

EK 1 Termal Oksit Üretim Akış Diyagramı

Yüzey Temizleme

RCA1 :5:H₂O, 8.57 lt
:1:NH₄OH, 1.71 lt 12 lt 80 °C 15 min.
:1:H₂O₂, 1.71 lt

RCA2 :6:H₂O, 9 lt
:1:HCl, 1.5 lt 12 lt 80 °C 15 min.
:1:H₂O₂, 1.5 lt

HF :4:H₂O, 8.8 lt
:1:HF, 2.2 lt 11 lt 0°C 20 sec.

Load wafers

Heat ON

Start DRY 1000 (O₂) for 20 minutes

Start WET 1000 (O₂, H₂) for 10 h. 08 m.05 sec.

Stop WET 1000 (H₂)

After 20 min. Stop DRY 1000 (O₂)

Start DRY 1000 (N₂)

Finish Heat OFF

Unload after 9 hours

EK 2 Taban Pul Üretim Akış Diyagramı

Pul Temizleme:	Piranha solution (H ₂ SO ₄ :H ₂ O ₂ 1:1.2) DI water rinse, 15 min Dry by N ₂
Yüzey pürüzlendirme:	Soak the wafer in BHF 30 secs DI-water rinse& Dry by N ₂
Metal Kaplama:	Dehydration, N ₂ , 110°C 10 min Ti target: 2'10 ⁻³ mbar, 300 W, 70 secs Au target: 20'10 ⁻³ mbar, 100 W, 250 secs (0.1 µm)
Litografi:Maske-1	Dehydration, N ₂ , 110°C 10 min. Primer(HMDS), 500rpm 7 sec. + 4000rpm 30 sec. S1813 PR, 500rpm 7 sec. + 4000rpm, 30 sec. Softbake 115 °C, 90 sec., hotplate Align & Expose, 4 sec. Develop, MF-319, 55 sec. DI-Water Rinse, 1 min +1 min. Dry by N ₂ Hardbake @ 110°C, 10 min O ₂ plasma at Nanoplas, descum 120
Metal Aşındırma:	Etch in Au Etchant for ~45 secs DI-water rinse& Dry by N ₂ Etch in Ti Etchant for ~2 min DI-water rinse& Dry by N ₂
Fotorezist Çıkarma:	PRS 2000 bath 15 min. DI-water rinse& Dry by N ₂
Litografi:Maske-2	Dehydration, N ₂ , 110°C 10 min. AP3000, 500rpm 7 sec. + 3300rpm 20 sec. BCB4024, 500rpm 7 sec. + 3300rpm, 30 sec. (0.5 µm) Softbake 115 °C, 90 sec., hotplate Align & Expose, 16 sec. Develop, MF-319, 3 min.

DI-Water Rinse, 1 min +1 min.
 Dry by N₂
 Hardbake @ 250°C, 60 min.

Metal Kaplama: Dehydration, N₂, 110°C 10 min
 Ti target: 2'10⁻³ mbar, 300 W, 70 secs
 Au target: 20'10⁻³ mbar, 100 W, 1900 secs (0.8 μm)

Litografi:Maske-3 Dehydration, N₂, 110°C 10 min.
 Primer(HMDS), 500rpm 7 sec. + 4000rpm 30 sec.
 S1813 PR, 500rpm 7 sec. + 4000rpm, 30 sec.
 Softbake 115 °C, 90 sec., hotplate
 Align & Expose, 4 sec.
 Develop, MF-319, 55 sec.
 DI-Water Rinse, 1 min +1 min.
 Dry by N₂
 Hardbake @ 110°C, 10 min
 O₂ plasma at Nanoplas, descum 120

Metal Aşındırma: Etch in Au Etchant for ~1 min 15 secs
 DI-water rinse& Dry by N₂
 Etch in Ti Etchant for ~2 min
 DI-water rinse& Dry by N₂

Fotorezist Çıkarma: PRS 2000 bath 15 min.
 DI-water rinse& Dry by N₂

EK 3 Kapak Pul Üretim Akış Diyagramı

Termal oksitleme:

Double side oxide thickness: 12000 Å

Litografi:

Maske-1 ve Maske-2

Dehydration, N₂, 110°C 10 min.

Primer(HMDS), 500rpm 7 sec. + 4000rpm 30 sec.(Double side)

S1813 PR, 500rpm 7 sec. + 4000rpm, 30 sec.(Double side)

Softbake 115 °C, 90 sec., hotplate(Double side)

Align & Expose, 4 sec. (Double side; Mask-1, Mask-2)

Develop, MF-319, 55 sec.

DI-Water Rinse, 1 min +1 min.

Dry by N₂

Hardbake @ 110°C, 10 min

O₂ plasma at Nanoplas, descum 120

Oksit aşındırma:

BHF

Fotorezist çıkarma:

PRS 2000 bath 15 min.

DI-water rinse& Dry by N₂

Anisotropik aşındırma(Pad window-cavity):

20% weight KOH solution at 72°C

Metal Kaplama:

Dehydration, N₂, 110°C 10 min

Ti target: $2 \cdot 10^{-3}$ mbar, 300 W, 70 secs

Au target: $20 \cdot 10^{-3}$ mbar, 100 W, 1900 secs (0.8 µm)

Litografi:Maske-3

Dehydration, N₂, 110°C 10 min.

Primer(HMDS), 500rpm 7 sec. + 4000rpm 30 sec.

S1813 PR, 500rpm 7 sec. + 4000rpm, 30 sec.

Softbake 115 °C, 90 sec., hotplate

Align & Expose, 4 sec.
Develop, MF-319, 55 sec.
DI-Water Rinse, 1 min +1 min.
Dry by N₂
Hardbake @ 110°C, 10 min
O₂ plasma at Nanoplas, descum 120

Metal Aşındırma:

Etch in Au Etchant for ~1 min 15 secs
DI-water rinse& Dry by N₂
Etch in Ti Etchant for ~2 min
DI-water rinse& Dry by N₂

Fotorezist Çıkarma:

PRS 2000 bath 15 min.
DI-water rinse& Dry by N₂

EK 4 HFSS Yazılımı Analiz Yöntemleri

	EDK	Anahtar	Kapak pul	a=40; b=12	50 model
Maksimum tekrarlamaya sayısı	16	12	14	16	10
Hedef hata toleransı (Mag.Delta S)	0,001	0,01	0,01	0,001	0,01
Ulaşılan hata toleransı (Mag.Delta S)	0,0081	0,0023	0,0079	0,0048	0,018
Frekans adımı (GHz)	0,1	0,05	1	1	1
Frekans aralığı (GHz)	20-60	20-60	20-60	20-60	20-60
Tekrarlamaya başlangıç boyutu (Dörtüzlü sayısı)	1661	4237	9754	7187	7526
Tekrarlamaya bitiş boyutu (Dörtüzlü sayısı)	22418	24958	62673	74481	28834
Tarama şekli	İç değerlendirme	İç değerlendirme	İç değerlendirme	İç değerlendirme	İç değerlendirme

HFSS Profili

Project: EDK
 Design: model_002 pml
 Solution setup: Setup1

Task	Real Time	CPU Time	Memory	Information
----	-----	-----	-----	-----
Start				Time: 07/31/2009
14:31:49, Host EVRİM-URETIM, HFSS Version 10.0				Desired RAM limit
not set.				
mesh3d_init	00:00:01	00:00:01	38.5 M	1203 tetrahedra
Mesh Refinement				Lambda Based
wave_1_seed_FT	00:00:01	00:00:00	37.3 M	1508 tetrahedra
Mesh Refinement				Port Adapt
LumpPort1_solve	00:00:00	00:00:00	6.65 M	16 triangles
LumpPort1_adapt	00:00:00	00:00:00	7.06 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.66 M	16 triangles
LumpPort2_adapt	00:00:00	00:00:00	7.06 M	26 triangles
wave_adapt	00:00:00	00:00:00	6.74 M	1508 tetrahedra
wave_adapt_3d_FT	00:00:01	00:00:00	37.4 M	1661 tetrahedra
Adaptive Pass 1				Frequency: 60
GHz				
LumpPort1_solve	00:00:00	00:00:00	6.62 M	18 triangles
LumpPort2_solve	00:00:01	00:00:00	6.59 M	16 triangles
adapt_part1	00:00:00	00:00:00	9.61 M	1661 tetrahedra
Solver CSS	00:00:01	00:00:01	24.9 M	8984 matrix,
5MB disk				
adapt_part2	00:00:00	00:00:00	8.88 M	1661 tetrahedra
Adaptive Pass 2				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:00	00:00:00	37.5 M	1968 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.63 M	18 triangles
LumpPort2_solve	00:00:01	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:00	00:00:00	10.1 M	1968 tetrahedra
Solver CSS	00:00:01	00:00:01	30.1 M	10922 matrix,
6MB disk				
adapt_part2	00:00:01	00:00:00	9.55 M	1968 tetrahedra

Adaptive Pass 3				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:00	00:00:00	37.7 M	2352 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.64 M	18 triangles
LumpPort2_solve	00:00:00	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:01	00:00:00	11 M	2352 tetrahedra
Solver CSS	00:00:02	00:00:02	42.9 M	13304 matrix,
7MB disk				
adapt_part2	00:00:00	00:00:00	10.4 M	2352 tetrahedra
Adaptive Pass 4				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:00	00:00:00	37.8 M	2785 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.64 M	18 triangles
LumpPort2_solve	00:00:00	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:01	00:00:00	12 M	2785 tetrahedra
Solver CSS	00:00:03	00:00:03	50.8 M	15938 matrix,
9MB disk				
adapt_part2	00:00:00	00:00:00	11.3 M	2785 tetrahedra
Adaptive Pass 5				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:00	00:00:00	38 M	3305 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.64 M	18 triangles
LumpPort2_solve	00:00:00	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:01	00:00:01	13.1 M	3305 tetrahedra
Solver CSS	00:00:03	00:00:03	57.9 M	19192 matrix,
10MB disk				
adapt_part2	00:00:00	00:00:00	12.4 M	3305 tetrahedra
Adaptive Pass 6				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:01	00:00:00	38.3 M	3948 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.63 M	18 triangles
LumpPort2_solve	00:00:00	00:00:00	6.6 M	16 triangles
adapt_part1	00:00:02	00:00:01	14.5 M	3948 tetrahedra
Solver CSS	00:00:06	00:00:05	76.3 M	23078 matrix,
13MB disk				
adapt_part2	00:00:01	00:00:00	13.8 M	3948 tetrahedra
Adaptive Pass 7				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:01	00:00:00	38.6 M	4698 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.64 M	18 triangles
LumpPort2_solve	00:00:00	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:02	00:00:01	16.2 M	4698 tetrahedra
Solver CSS	00:00:07	00:00:07	88.6 M	27634 matrix,
15MB disk				
adapt_part2	00:00:01	00:00:00	15.3 M	4698 tetrahedra
Adaptive Pass 8				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:01	00:00:00	39 M	5601 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.64 M	18 triangles
LumpPort2_solve	00:00:01	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:01	00:00:01	18.3 M	5601 tetrahedra

Solver CSS	00:00:09	00:00:09	108 M	33068 matrix,
18MB disk				
adapt_part2	00:00:01	00:00:00	17.2 M	5601 tetrahedra
Adaptive Pass 9				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:01	00:00:01	39.5 M	6712 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.65 M	19 triangles
LumpPort2_solve	00:00:00	00:00:00	6.6 M	16 triangles
adapt_part1	00:00:03	00:00:02	20.8 M	6712 tetrahedra
Solver CSS	00:00:12	00:00:12	128 M	39762 matrix,
22MB disk				
adapt_part2	00:00:01	00:00:01	19.5 M	6712 tetrahedra
Adaptive Pass 10				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:02	00:00:01	40.2 M	8009 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.65 M	19 triangles
LumpPort2_solve	00:00:00	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:02	00:00:02	23.6 M	8009 tetrahedra
Solver CSS	00:00:19	00:00:19	173 M	47474 matrix,
26MB disk				
adapt_part2	00:00:01	00:00:01	22.2 M	8009 tetrahedra
Adaptive Pass 11				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:01	00:00:01	40.9 M	9531 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.71 M	22 triangles
LumpPort2_solve	00:00:00	00:00:00	6.6 M	16 triangles
adapt_part1	00:00:03	00:00:02	26.8 M	9531 tetrahedra
Solver CSS	00:00:25	00:00:25	207 M	56616 matrix,
31MB disk				
adapt_part2	00:00:01	00:00:01	25.4 M	9531 tetrahedra
Adaptive Pass 12				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:02	00:00:01	41.8 M	11362 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.71 M	22 triangles
LumpPort2_solve	00:00:00	00:00:00	6.6 M	16 triangles
adapt_part1	00:00:03	00:00:03	30.9 M	11362 tetrahedra
Solver CSS	00:00:29	00:00:30	241 M	67590 matrix,
38MB disk				
adapt_part2	00:00:01	00:00:01	29.2 M	11362 tetrahedra
Adaptive Pass 13				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:02	00:00:01	42.9 M	13501 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.73 M	23 triangles
LumpPort2_solve	00:00:00	00:00:00	6.61 M	16 triangles
adapt_part1	00:00:05	00:00:04	35.5 M	13501 tetrahedra
Solver CSS	00:00:43	00:00:42	305 M	80208 matrix,
45MB disk				
adapt_part2	00:00:02	00:00:01	33.6 M	13501 tetrahedra
Adaptive Pass 14				Frequency: 60
GHz				

mesh3d_adapt_FT	00:00:04	00:00:03	44.1 M	15978 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.73 M	23 triangles
LumpPort2_solve	00:00:00	00:00:00	6.6 M	16 triangles
adapt_part1	00:00:05	00:00:04	41.1 M	15978 tetrahedra
Solver CSS	00:00:50	00:00:50	355 M	95178 matrix,
53MB disk				
adapt_part2	00:00:03	00:00:02	38.8 M	15978 tetrahedra
Adaptive Pass 15				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:05	00:00:04	45.4 M	18921 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.73 M	23 triangles
LumpPort2_solve	00:00:00	00:00:00	6.68 M	20 triangles
adapt_part1	00:00:06	00:00:05	47.1 M	18921 tetrahedra
Solver CSS	00:01:10	00:01:10	443 M	112750 matrix,
63MB disk				
adapt_part2	00:00:03	00:00:02	45 M	18921 tetrahedra
Adaptive Pass 16				Frequency: 60
GHz				
mesh3d_adapt_FT	00:00:05	00:00:05	47.1 M	22418 tetrahedra
LumpPort1_solve	00:00:00	00:00:00	6.78 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.66 M	20 triangles
adapt_part1	00:00:07	00:00:06	54.5 M	22418 tetrahedra
Solver CSS	00:01:36	00:01:36	546 M	133714 matrix,
75MB disk				
adapt_part2	00:00:03	00:00:03	52.2 M	22418 tetrahedra
				Adaptive Passes
did not converge.				
Solution Sweep1				Interpolating
Sweep				
				From 20 GHz to 60
GHz, 400 Steps				
Frequency: 60 GHz				Frequency has
already been solved.				
Frequency: 20 GHz				Full Solution # 2
LumpPort1_solve	00:00:00	00:00:00	6.82 M	27 triangles
LumpPort2_solve	00:00:01	00:00:01	6.68 M	20 triangles
adapt_part1	00:00:08	00:00:06	54.6 M	22418 tetrahedra
Solver CSS	00:01:36	00:01:35	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:02	00:00:01	37.3 M	22418 tetrahedra
Frequency: 40 GHz				Full Solution # 3
LumpPort1_solve	00:00:00	00:00:00	6.78 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.7 M	20 triangles
adapt_part1	00:00:07	00:00:06	54.6 M	22418 tetrahedra
Solver CSS	00:01:36	00:01:35	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:02	00:00:01	37.4 M	22418 tetrahedra
				Interpolation
Error: S Matrix error 4.91087 %				
Frequency: 50 GHz				Full Solution # 4
LumpPort1_solve	00:00:00	00:00:00	6.78 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.7 M	20 triangles
adapt_part1	00:00:07	00:00:06	54.6 M	22418 tetrahedra

Solver CSS	00:01:36	00:01:36	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:01	00:00:01	37.3 M	22418 tetrahedra Interpolation
Error: S Matrix error 0.706865 %				
Frequency: 55 GHz				
Full Solution # 5				
LumpPort1_solve	00:00:00	00:00:00	6.79 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.66 M	20 triangles
adapt_part1	00:00:08	00:00:07	54.6 M	22418 tetrahedra
Solver CSS	00:01:42	00:01:38	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:02	00:00:01	37.3 M	22418 tetrahedra Interpolation
Error: S Matrix error 0.245649 %				
Frequency: 30 GHz				
Full Solution # 6				
LumpPort1_solve	00:00:00	00:00:00	6.79 M	27 triangles
LumpPort2_solve	00:00:01	00:00:01	6.7 M	20 triangles
adapt_part1	00:00:07	00:00:06	54.6 M	22418 tetrahedra
Solver CSS	00:01:40	00:01:39	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:01	00:00:01	37.3 M	22418 tetrahedra Interpolation
Error: S Matrix error 0.0699751 %				
Frequency: 25 GHz				
Full Solution # 7				
LumpPort1_solve	00:00:00	00:00:00	6.83 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.69 M	20 triangles
adapt_part1	00:00:09	00:00:07	54.6 M	22418 tetrahedra
Solver CSS	00:01:39	00:01:38	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:02	00:00:01	37.3 M	22418 tetrahedra Interpolation
Error: S Matrix error 0.00193573 %				
Frequency: 45 GHz				
Full Solution # 8				
LumpPort1_solve	00:00:00	00:00:00	6.79 M	27 triangles
LumpPort2_solve	00:00:00	00:00:00	6.71 M	20 triangles
adapt_part1	00:00:08	00:00:07	54.6 M	22418 tetrahedra
Solver CSS	00:01:37	00:01:37	546 M	133714 matrix,
75MB disk				
solve_part2	00:00:02	00:00:01	37.4 M	22418 tetrahedra Interpolation
Error: S Matrix error 1.72453E-014 %				
Interpolating				
sweep converged				
Elapsed time				
Total	00:20:22	00:19:29		00:21:14
14:53:03, Status: Normal Completion				Time: 07/31/2009

EK 5 Ölçüm Ayarları ve Kalibrasyon Bilgileri

Yapıların ölçümleri için bir vektör devre çözümleyicisi olan Agilent E8361A cihazı kullanılmıştır. Cihaz 10 MHz- 40 GHz frekansları arası ölçüm yapabilecek kapasitesiye sahip olup, elektromanyetik modellemeleri yapılmış olan ve tez kapsamında üretilen yapıların frekans bandını kapsayabilmektedir. Ölçümlerde yapının doğru S parametrelerini çıkarabilmek amacıyla kalibrasyon yapılması gerekmektedir ve kalibrasyon için SOLT (Short-Open-Load-Thru) (Kısa devre-Açık devre-50 Ω sonlandırma-Kısa iletim hattı) tekniği kullanılmıştır. Teknik, önce tepkileri iyi bilinen kısa devre, açık devre gibi standart yapıların ölçümüne ve bu ölçüm sonuçlarına göre ölçümü yapılmak istenen yapıda oluşan hataların matematiksel olarak atılmasına dayanmaktadır. Tez kapsamındaki ölçümlerde prob istasyonu üreticisi firma (Cascade Microtech) tarafından verileri temin edilen SOLT kalibrasyon birimi üzerindeki standart yapıların ölçümüyle kalibrasyon yapılmış, hatalar ise Agilent E8361A cihazı içinde bulunan gömülü yazılım sayesinde matematiksel olarak atılmıştır. Cihaz, bu ölçümlerdeki hata atma kısmını kendisi yapmakta olup, sadece ölçülen o standart yapılarla alakalı parasitik kapasitans ya da indüktans gibi değerlerin cihazın içindeki yazılıma belirtilmesi sağlanmaktadır.

Aynı cihaz ile başka kalibrasyon yöntemleri de mevcut olup, gerçek ölçüm şartlarında kalibrasyon yapmayı sağlayan bir yöntem TRL (Thru-Reflect-Line) yöntemidir. Burada kalibrasyon için kullanılacak yapılar doğrudan pul üzerine kullanıcı tarafından çizilmekte ve üretimde kalibrasyon için kullanılacak yapı doğrudan kendi üretim pulunun üzerinde üretilmektedir. Daha pek çok kalibrasyon yöntemi yer almakta olup, kullanılan cihazda sadece SOLT ve TRL kalibrasyon yapma yetenekleri bulunmaktadır.

ÖZGEÇMİŞ

Adı Soyadı : Evrim EROL ÖZÇAKIR

Doğum Yeri : Tokat

Doğum Tarihi : 11.11.1974

Medeni Hali : Evli

Yabancı Dili : İngilizce

Eğitim Durumu :

Lise : Turhal Lisesi-TOKAT (1991)

Lisans : Ankara Üniversitesi Fen Fakültesi Elektronik Mühendisliği
Bölümü (1996)

Yüksek Lisans : Ankara Üniversitesi Fen Bilimleri Enstitüsü Elektronik
Mühendisliği Anabilim Dalı (2010)

Çalıştığı Kurumlar ve Yıl:

Planlama Mühendisi, Türk Telekom Genel Müdürlüğü, 1997-2007

Üretim Mühendisi, Orta Doğu Teknik Üniversitesi Mikroelektro Mekanik Sistemler
Merkezi, 2007-